

お客様各位

## 資料に記載された社名の変更について

2008年3月21日をもって、富士通のLSI事業は、富士通マイクロエレクトロニクス株式会社へ承継されました。

したがって、本資料に記載された「富士通」および「富士通株式会社」などの社名は全て「富士通マイクロエレクトロニクス株式会社」に変更されておりますので、ご理解いただけますよう、お願い致します。

また、関連資料におきましては、社名以外の内容について変更はございません。

なお、富士通マイクロエレクトロニクス製品に関する詳細は、以下の窓口へお問い合わせください。

---

### お問い合わせ先

#### 富士通エレクトロニクス株式会社

〒163-0731 東京都新宿区西新宿 2-7-1 新宿第一生命ビル

<http://jp.fujitsu.com/fei/>

電子デバイス製品に関するお問い合わせは、こちらまで、

 **0120-198-610**

受付時間: 平日 9時～17時(土・日・祝日、年末年始を除きます)

携帯電話・PHSからもお問い合わせができます。

※電話番号はお間違えのないよう、お確かめのうえおかけください。

---

2008年3月21日

富士通マイクロエレクトロニクス株式会社

# FRAM ガイドブック



# FRAM ガイドブック

富士通株式会社



## はじめに

FRAM は、DRAM や SRAM の低電圧・高速ランダムアクセス性能と Flash Memory や EEPROM のデータの揮発特性を併せ持ちながら、従来とは異なる記憶方法により低消費電力で動作する記憶媒体です。

富士通の半導体技術の粋を結集した FRAM は、無線通信技術や信頼度の高いセキュリティ技術を使った非接触型スマートカードや新携帯情報機器等の未来の社会インフラやシステムに欠かすことのできない理想的なメモリです。

## 本書の目的と対象読者

本書の目的は、FRAM の概要を理解していただくことです。特に、技術的な疑問を解決し、DRAM や Flash Memory などの他の既存メモリとの違いや FRAM がどのようなアプリケーションに適しているかを示しています。

また、製品に関するご質問は、弊社営業担当部門またはサポート部門へお問い合わせください。

## 本書の全体構成

本書は以下の 1 章から 7 章により構成されています。

### 第 1 章 概要

FRAM の概要について記述しています。

### 第 2 章 技術解説

FRAM の技術面について簡単に解説しています。

### 第 3 章 富士通の FRAM 製品の紹介

富士通の FRAM 製品の紹介を記述しています。

### 第 4 章 アプリケーション

FRAM の用途について記述しています。

### 第 5 章 セキュリティ技術

スマートカードで適用しているセキュリティ技術について記述しています。

### 第 6 章 顧客サポートについて

FRAM のビジネスモデルについて記述しています。

### 第 7 章 FRAM グリーン化の取り組み

グリーン化の取り組みについて記述しています。

- 本資料の記載内容は、予告なしに変更することがありますので、ご用命の際は当社営業担当部門にご確認ください。
- 本資料に記載された動作概要や応用回路例は、半導体デバイスの標準的な動作や使い方を示したもので、実際に使用する機器での動作を保証するものではありません。従いまして、これらを使用するにあたってはお客様の責任において機器の設計を行ってください。これらの使用に起因する損害などについては、当社はその責任を負いません。
- 本資料に記載された動作概要・回路図を含む技術情報は、当社もしくは第三者の特許権、著作権等の知的財産権やその他の権利の使用権または実施権の許諾を意味するものではありません。また、これらの使用について、第三者の知的財産権やその他の権利の実施ができることの保証を行うものではありません。従いまして、これらの使用に起因する第三者の知的財産権やその他の権利の侵害については、当社はその責任を負いません。
- 本資料に記載された製品は、通常の産業用、一般事務用、パーソナル用、家庭用などの一般的用途に使用されることを意図して設計・製造されています。極めて高度な安全性が要求され、仮に当該安全性が確保されない場合、社会的に重大な影響を与えかつ直接生命・身体に対する重大な危険性を伴う用途(原子力施設における核反応制御、航空機自動飛行制御、航空交通管制、大量輸送システムにおける運行制御、生命維持のための医療機器、兵器システムにおけるミサイル発射制御をいう)、ならびに極めて高い信頼性が要求される用途(海底中継器、宇宙衛星をいう)に使用されるよう設計・製造されたものではありません。したがって、これらの用途にご使用をお考えのお客様は、必ず事前に当社営業担当部門までご相談ください。ご相談なく使用されたことにより発生した損害などについては、責任を負いかねますのでご了承ください。
- 半導体デバイスはある確率で故障が発生します。当社半導体デバイスが故障しても、結果的に人身事故、火災事故、社会的な損害を生じさせないように、お客様は、装置の冗長設計、延焼対策設計、過電流防止対策設計、誤動作防止設計などの安全設計をお願いします。
- 本資料に記載された製品が、「外国為替および外国貿易法」に基づき規制されている貨物または技術に該当する場合には、本製品を輸出するに際して、同法に基づく許可が必要となります。

## 目次

第1章 概要 .....	1
1.1 FRAM とは？ .....	2
1.2 FRAM の歴史 .....	2
1.3 FRAM と他のメモリの特長比較 .....	2
1.4 FRAM の構造と強誘電体薄膜材料 .....	4
第2章 技術解説 .....	5
2.1 FRAM のセル構造 .....	6
2.2 強誘電体材料 .....	7
2.3 FRAM のプロセスフロー(CMOS プロセスとの組合せ) .....	9
2.4 セルの動作原理 .....	10
2.5 セルへのデータ書込み, 読出し .....	12
2.6 強誘電体の信頼度 .....	14
第3章 富士通の FRAM 製品の紹介 .....	15
3.1 FRAM 単体メモリ .....	16
3.2 FRAM 内蔵セキュアプロセッサ .....	17
3.3 FRAM 内蔵スマートカード用 LSI .....	18
3.4 RFID タグ用 LSI .....	19
3.5 FRAM 内蔵カスタム IC .....	20
第4章 アプリケーション .....	21
4.1 非接触型スマートカードとは？ .....	22
4.2 電力電送と RF 技術について .....	22
4.3 リーダ/ライタ .....	25
4.4 非接触型スマートカードのマーケット .....	25
4.5 バッテリバックアップについて .....	26
第5章 セキュリティ技術 .....	27
5.1 セキュリティ .....	28
5.2 楕円曲線暗号方式と RSA 暗号方式について .....	28
第6章 顧客サポートについて .....	29
6.1 ファーム開発サポート .....	30
6.2 チップ供給 .....	30
6.3 COT サポート .....	31
6.4 ウェーハマニュファクチャリングサービス .....	32
第7章 FRAM グリーン化の取組み .....	35
7.1 はじめに .....	36
7.2 富士通の指定有害物質規制の取組み .....	36
7.3 FRAM の鉛フリー化の取組み .....	41
7.4 今後の取組み .....	43
参考文献 .....	44





# 第 1 章

## 概要

本章では、FRAM（Ferroelectric RAM）の概要を解説します。

FRAM の基礎的な知識や他メモリとの違いについて学ぶことができます。

### 1.1 FRAM とは？

FRAM とは強誘電体薄膜 (Ferroelectric film) を利用したメモリです。強誘電体膜は、外部から印加した電界によって分極し、外部電界を取り去っても分極が残る (この分極を残留分極とよびます) 特性があります。この特性を利用した FRAM は、電源を切ってもデータが消えない性質 (この性質を不揮発性とよびます) が有ります。印加する電界の方向を変えることにより、強誘電体の分極方向が変わり、これによってデータを書き換えることができます。分極は、強誘電体結晶を構成する原子の変位によって起こる極めて速い現象です。よって、FRAM はデータの読み書きが非常に速い優れたメモリです。

### 1.2 FRAM の歴史

強誘電体の分極電荷で半導体の表面電荷を制御する実験に最初に成功したのは、スタンフォード大学の Moll 氏と垂井氏です (1963 年発表)。1974 年には、S. Y. Wu 氏等がシリコン上の MOS (Metal Oxide Si) トランジスタの絶縁物を強誘電体膜で構成したメモリを報告しました。1987 年には Krysalis 社が強誘電体の反転電流を検出する方式を発表しました。MOS トランジスタと強誘電体容量 (強誘電体キャパシタ) を重ねた構造になっています。同様な方式は 1988 年に Ramtron 社において、FRAM としてはじめて製品化されました。FRAM テクノロジーの進展に応じてメモリの容量とその構造も変化してきました。富士通では、1999 年から FRAM の量産を開始し、2003 年 10 月現在 1 億チップ以上を出荷しています。

### 1.3 FRAM と他のメモリの特長比較

半導体メモリには、外部から電源を供給し続けないと記憶データが消えてしまう揮発性メモリと外部電源を切っても記憶データを保持できる不揮発性メモリの 2 種類に大きく分けることができます。

揮発性メモリには DRAM (Dynamic Random Access Memory) や SRAM (Static Random Access Memory) があります。DRAM は、安価なメモリですが、データを保持するために常にデータの書換え (リフレッシュ) 動作が必要です。そのため、大容量を必要とするシステムに適しています。SRAM は、高速に読み書きができ、リフレッシュ動作が不要ですが、DRAM よりも大きな面積が必要です。このため、比較的小 / 中容量向きで、MPU (Micro Processing Unit) やシステムに組み込まれて使用されています。SRAM の中には、電源が切れている時や不意の電源切断に対応するため、後述の EEPROM (Electrically Erasable and Programmable Read Only Memory) でデータをバックアップする NVRAM (Non-volatile RAM) や、電池で電源をバックアップする BBSRAM (Battery Back-up SRAM) もあります。

不揮発性メモリには、読出し専用の ROM (Read Only Memory) と、データの書換えが随時可能な RAM (Random Access Memory) があります。さらに、ROM はデータを書換え可能なものと不可能なものに分類できます。書換え不可能な ROM の代表には MASK ROM があります。MASK ROM は、一般にその製造工程でデータが書き込まれて出荷されます。書込み可能な ROM には、EEPROM や Flash Memory があります。これらのメモリでは、ユーザがデータを書き込む場合が一般的です。一方、不揮発性の RAM には、前述の NVRAM や BBSRAM がありますが、これらは 2 種類のメモリの組み合わせや、電池でバックアップするなど、見かけ上の不揮発性メモリです。FRAM は、これ自体で RAM としても ROM としても機能する理想的なメモリです。

FRAM と他メモリの特長比較について表 1.1 に示します。

表 1.1 FRAM と他メモリの特長比較

項目	FRAM 2T/2C, 1T/1C 型	FRAM SRAM 型	EEPROM	Flash Memory	EPROM	MASK ROM	DRAM	SRAM	
データ保持	不揮発	不揮発	不揮発	不揮発	不揮発	不揮発	揮発	揮発	
データ保持期間	10 年	10 年	10 年	10 年	10 年	無限大	-	1 年 (電池駆動)	
セル構成	2T/2C, 1T/1C	6T4C	2T	1T	1T	1T	1T/1C	6T 4T+2R	
読出し時間	110 ns	SRAM と 同等	200 ns	<120 ns	<150 ns	<120 ns	70 ns	70 ~ 85 ns *4	
書き込み電圧	3.3 V	3.3 V	20 V (内部昇圧)	12 V (内部昇圧)	12 V (内部昇圧)	不要	3.3 V	3.3 V	
データの 書換え	方法	重ね書き	重ね書き	消去あるいは 書き込み	消去あるいは 書き込み	書き込みと 紫外線消去の組み 合わせ	不可 (工程書き込み)	重ね書き	重ね書き
	サイクル	180 ns	SRAM と 同等	10 ms (バイト単位)	1 s *2 (セクタ単位)	書き込み *3	-	70 ns	70 ~ 85 ns
データの消去動作	不要	不要	必要 (バイト消去)	必要 (セクタ消去)	必要 (紫外線消去)	0.5 ms (バイト単位)	不可	不要	
書換え回数	PZT:10 <sup>8</sup> ~ 10 <sup>12</sup> SBT:>10 <sup>12</sup> *1	無限大	100,000	100,000	100	不可	無限大	無限大	
データ保持電流	不要	不要	不要	不要	不要	不要	必要	必要	
待機時電流	5 μA	SRAM と 同等	20 μA	5 μA	100 μA	30 μA	1000 μA	7 μA	
読出し動作時電流	4 mA	SRAM と 同等	5 mA	12 mA	40 mA	40 mA	80 mA	40 mA	
書き込み動作時電流	4 mA	SRAM と 同等	8 mA	35 mA	40 mA	-	80 mA	40 mA	

2T/2C: 2 トランジスタ /2 キャパシタ

1T/1C: 1 トランジスタ /1 キャパシタ

6T/4C: 6 トランジスタ /4 キャパシタ

1T: 1 トランジスタ

2T: 2 トランジスタ

6T: 6 トランジスタ

4T+2R: 4 トランジスタ + 2 負荷素子

\*1: FRAM - 書換え回数: 読出しの場合は、破壊読出しになるため、読出しと再書き込みの合計回数。

\*2: Flash Memory - 書換えサイクル: チップ内部でのプリプログラミング時間を除く。

\*3: EPROM - 紫外線消去: 2537 Å の紫外線, 照射量 -10 ~ 15 Ws/cm<sup>2</sup>, 15 ~ 20 分

\*4: バッテリバックアップタイプ SRAM を前提とした時間。

### 1.4 FRAM の構造と強誘電体薄膜材料

現在 FRAM で使用されている強誘電体膜には、PZT ( $\text{Pb}(\text{Zr},\text{Ti})\text{O}_3$ ), SBT ( $\text{SrBi}_2\text{Ta}_2\text{O}_9$ ) などが知られています。PZT は、圧電素子としてプリンタなどに広く使われ、古くからその性質が知られており、また分極量が大きいことから量産性に優れた材料の一つです。一方、SBT は最近 FRAM への応用が研究開発され始めた強誘電体材料で、分極量は小さいですが、書換え可能回数が比較的多いといわれています。

メモリセルの回路構成は、信頼性の高い 2 トランジスタ 2 キャパシタ (2T/2C) 方式、高集積化が可能な 1 トランジスタ 1 キャパシタ (1T/1C) 方式があります。これらは、比較的容量の大きい FRAM を構成する場合に用いられます。また、SRAM 回路に強誘電体キャパシタを組み込んで不揮発性にした 6 トランジスタ 4 キャパシタ方式 (6T/4C) の FRAM もあります。これは、富士通が世界に先駆けて製品化したものです。この 6T/4C FRAM は面積が大きくなりますが、SRAM と同等の速度で動作させることができます。さらに、トランジスタのゲート部分に強誘電体薄膜を用いる 1 トランジスタ (1T) 方式の FRAM も開発中です。これは、極めて積化の高い FRAM が実現できることが期待されています。

## 第2章

## 技術解説

本章は、FRAM（Ferroelectric RAM）の技術について簡単に解説しています。

FRAMの基礎的な技術について学ぶことができます。

### 2.1 FRAM のセル構造

強誘電体膜を不揮発性メモリセルとして集積化した構造の代表的なものには、大きく2種類、(1) 1T/1C 型 (2T/2C 型)、(2) MFSFET 型があります。現在製品化という点で先行しているのは、2T/2C 型 FRAM 方式です。

#### (1) 1T/1C 型 (2T/2C 型) : 1 Transistor/1Capacitor (2Tr/2Cap)

この構造は DRAM セルと同様、データを保持する蓄積容量 (C) と、それにアクセスするトランジスタ (T) で構成されます。DRAM セルとの違いは、蓄積容量の材料が、シリコン酸化膜やシリコン窒化膜といった常誘電体に替わって、強誘電体で構成される点にあります。したがって、このセル構造を持つ FRAM の技術は、DRAM セル技術との類似性が非常に高く、比較的容易に集積化が可能となります。

セル情報の読出しは、セルに電圧を印加したときの分極量の変化に伴う分極電流を読む方式 (詳細は「2.5 セルへのデータ書込み、読出し」を参照) となります。したがって、必然的にセル情報は読出しサイクルごとに壊れる破壊読出しとなり、同一サイクル内での再書込みが必要となります。

#### (2) MFSFET 型 : Metal Ferroelectric Semiconductor FET

この構造はゲート酸化膜をシリコン酸化膜から強誘電体膜に替えることにより実現できます。セルへの書込みは、ゲート電極と基板間に電圧を印加し、強誘電体膜を分極反転させ、その分極方向によりトランジスタの閾値が変化することを利用します。所定のゲート電圧を印加した時、分極方向に応じたドレイン電流の大小として、セル情報を取り出すことが可能となり、EEPROM や Flash Memory の設計技術との整合性が高くなります。また、非破壊読出しが可能な点とセル面積が小さくなる点が、この方式の大きな特長としてあげられます。

しかし、シリコン基板と強誘電体界面での結晶不整合などの問題から、トランジスタの閾値を安定して制御することが難しく、また強誘電体膜の特性劣化が著しいため、不揮発性が失われてしまい、製品化には至っていません。これら問題点を解決するため、フローティングゲート上に強誘電体膜を成長させる MFMS (Metal Ferroelectric Metal Insulator Semiconductor) も提案されていますが、電圧分割による分極量低下などの困難が伴い、加えて集積化が難しいといった問題点もあり、今後の課題となっています。

## 2.2 強誘電体材料

### ■ ペロブスカイト構造と PZT

多くの強誘電体は化学式  $ABO_3$  で表され、中央付近に小さいほうの金属元素を含んだ酸素八面体の構造をしています。 $ABO_3$  型の強誘電体結晶はペロブスカイト型、イルメナイト型、タングステンブロンズ型に分類されます。FRAM の電荷蓄積用の候補にあがっている強誘電体のほとんどは、図 2.1 に示すようなペロブスカイトに属します。正方晶系のペロブスカイト構造では、立方格子の一つの(001)方向に格子が伸び、他の2方向には縮みます。伸びた方向では、正イオン(A, B)、負イオンと価電子の変位に基づき、正と負の電荷の重心が分離しており、自発双極子モーメントが生じています。この自発双極子モーメントの単位あたりの大きさが自発分極 ( $C/cm^2$ ) です。伸びた方向が c 軸  $\langle 001 \rangle$  方向であり、縮んだ方向が a 軸  $\langle 100 \rangle$  と b 軸  $\langle 010 \rangle$  方向です。自発分極は c 軸の方向に現れます。

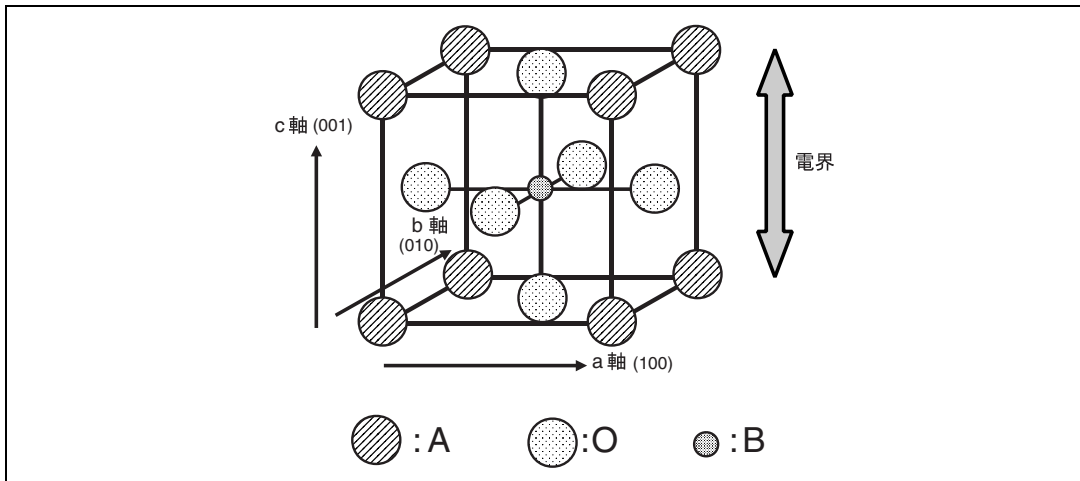


図 2.1 ペロブスカイト構造

代表的な強誘電体材料はペロブスカイト構造の PZT です。PZT は  $PbZrO_3$  と  $PbTiO_3$  の固溶体であるところから、各々の陽イオンの頭文字をとって、一般に PZT と呼称されています。PZT 材料の特長として、各種イオン (La など) の添加により、その材料特性が大きく変化することが上げられます。ペロブスカイト型化合物 PZT:  $Pb(Zr,Ti)O_3$  の結晶構造を図 2.2 に示します。

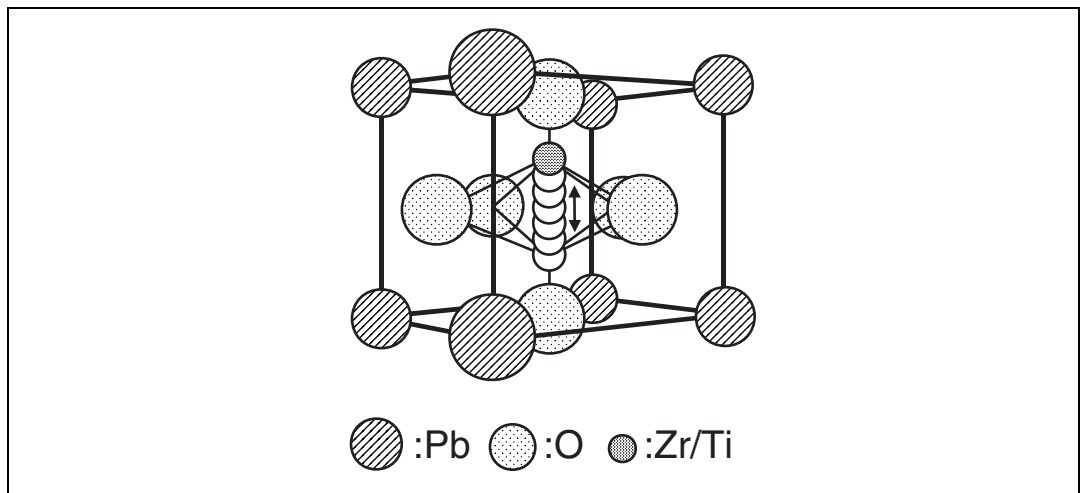


図 2.2 PZT ( $Pb(Zr,Ti)O_3$ ) 結晶構造



■ 他の強誘電体材料

FRAM用の強誘電体薄膜キャパシタ材料としては、これまでPZTの研究が最も多く行われてきました。これは、PZTが大きな残留分極値(2Pr)を有している上に、比較的容易に強誘電性が得られることやFRAMとして用いるのに適当な抗電界値(Ec)を持っているためです。これに対して、Bi層状化合物であるSBT: SrBi<sub>2</sub>Ta<sub>2</sub>O<sub>9</sub>は、Ecが小さく、薄膜化による動作電圧の低減が可能な上に、10<sup>12</sup>回の分極反転後も疲労がほとんど見られないという特長があります。

SBTの結晶構造を図2.3に示します。

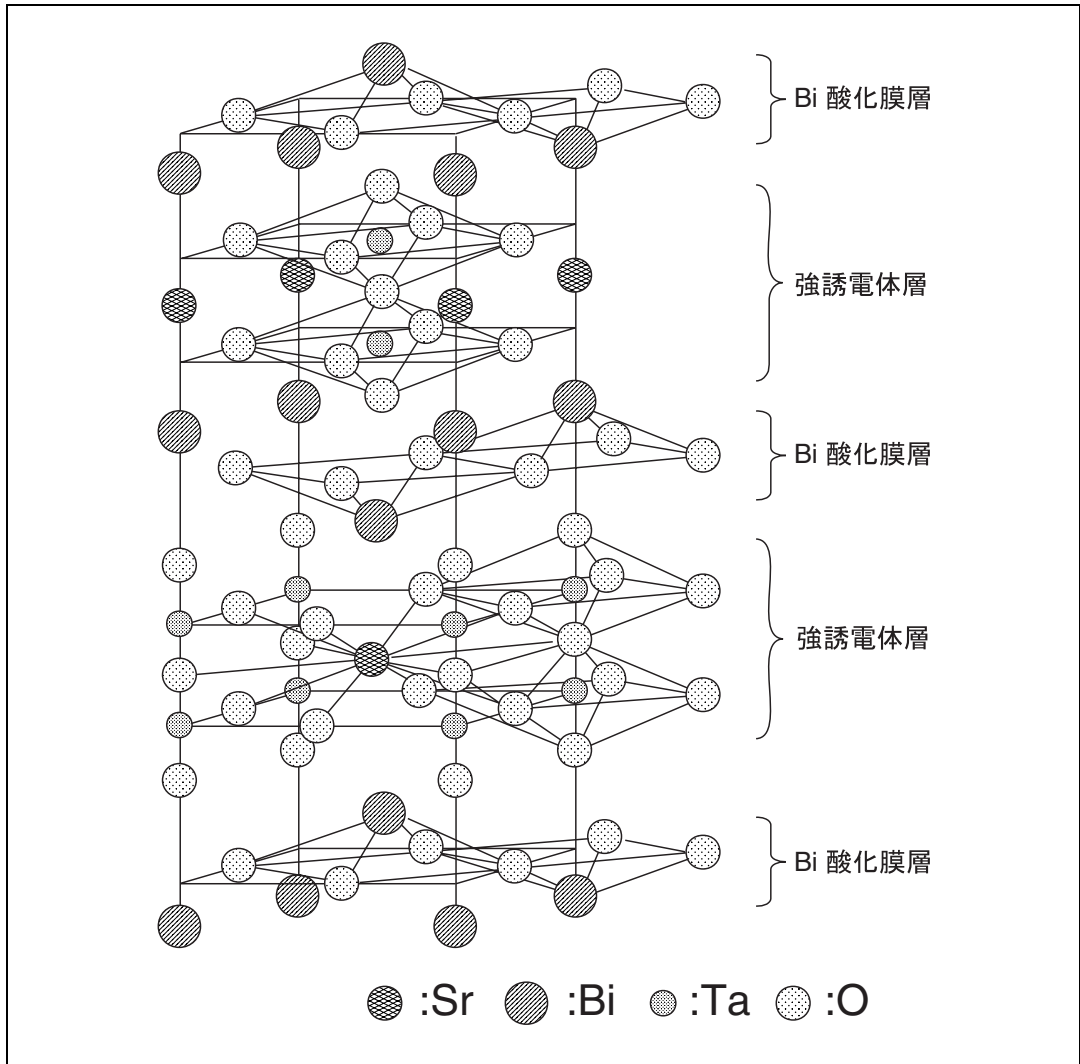


図 2.3 SBT (SrBi<sub>2</sub>Ta<sub>2</sub>O<sub>9</sub>) 結晶構造

## 2.3 FRAM のプロセスフロー（CMOS プロセスとの組合せ）

FRAM のメモリセル断面図とプロセスフローの概略を図 2.4 に示します。まず始めに、通常の CMOS プロセスで、トランジスタを形成します。その後、 $\text{SiN}$ 、 $\text{SiO}_2$  を堆積させます。次に、FRAM 特有のプロセスで、下部電極と上部電極で強誘電体を挟みキャパシタを形成し、トランジスタのプラグと強誘電体キャパシタを結線します。最後に通常の CMOS ロジックデバイスと同等の配線やカバー膜プロセスへと進みます。

以上のようなプロセスフローから FRAM プロセスの最大の特長は、CMOS ロジックプロセスとの相性が良く、CMOS プロセスを大きく変更せずに FRAM キャパシタを搭載できます。

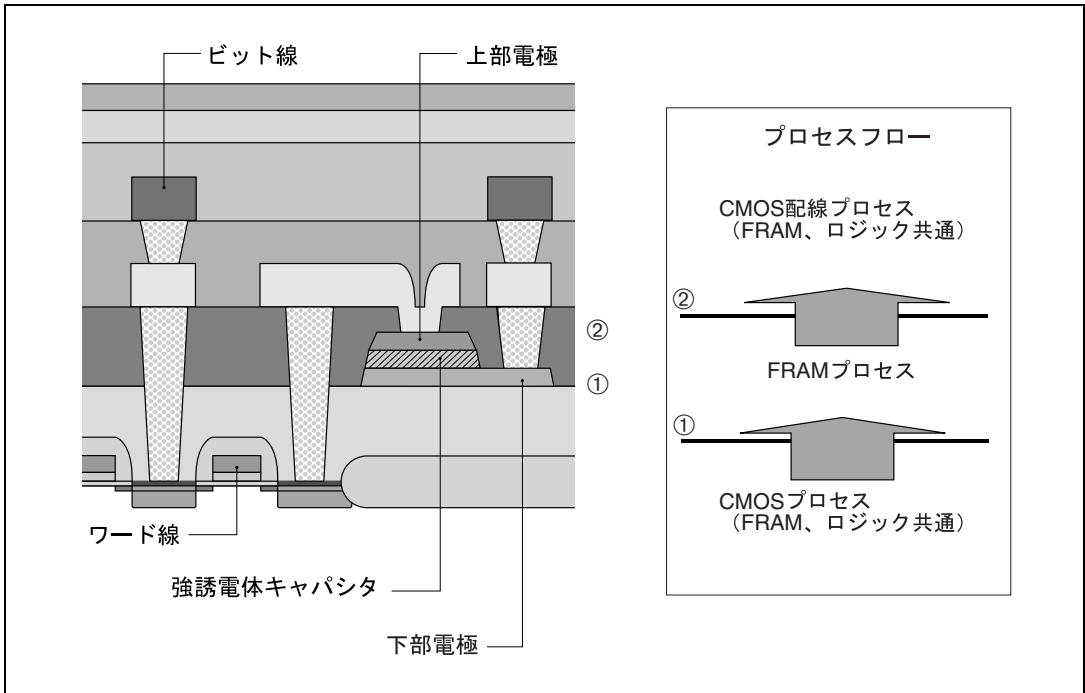


図 2.4 FRAM のメモリセル断面図とプロセスフロー

## 2.4 セルの動作原理

FRAMは、強誘電体材料を使用し、強誘電体のもつ分極現象を利用したメモリです。FRAMセルの動作原理を理解するには、強誘電体の特性、すなわち分極電荷量 $Q$ の電圧依存が示すヒステリシス特性と強誘電体キャパシタの分極状態とを対応させて見ていくことが基本となります。

強誘電体キャパシタに印加する電圧を $V_f$ 、上部電極に対して下部電極の電位が高くなる方向をプラス(+)にとれば、ヒステリシス曲線と強誘電体キャパシタに蓄積される電荷との関係を図「ヒステリシス曲線と強誘電体キャパシタの分極状態」に示します。

図2.5において、ヒステリシス曲線上の6点、すなわち $V_f=0V$ で残留分極量 $\pm Pr$ をもつ分極状態の異なるA、D点、 $V_f=+/-V_c$ で分極量が0になるB、E点、および $V_f=+/-V_{cc}$ のC、F点について、各点での強誘電体キャパシタの状態を示しています。

ここで、電圧を $0V \rightarrow +V_{cc}$ 、 $0V \rightarrow -V_{cc}$ へ印加していくと、分極状態は、A点 $\rightarrow$ B点 $\rightarrow$ C点、D点 $\rightarrow$ E点 $\rightarrow$ F点へと、それぞれの点を結ぶ曲線を描きながら分極状態が変化していきます。一方、電圧を $+V_{cc} \rightarrow 0V$ 、 $-V_{cc} \rightarrow 0V$ へ印加した場合のそれぞれの分極状態は、C点 $\rightarrow$ D点、F点 $\rightarrow$ A点へと変化しますが、分極方向は反転せず分極量のみわずかに減少します。C、F点での分極量をそれぞれ $Q_s$ 、 $-Q_s$ とし、この点を飽和分極量といいます。

これらの強誘電体特性をメモリに適合させるには、二つの分極状態を"0","1"に対応させて、上向きの分極量を"0"、下向きの分極量を"1"とします。また、強誘電体キャパシタに印加する電圧を $0V$ (電源をオフ状態)にすると分極状態は、図2.5のようなヒステリシス曲線でのD、A点、すなわち、残留分極量 $+Pr$ 、 $-Pr$ となりデータの保持が可能となります。

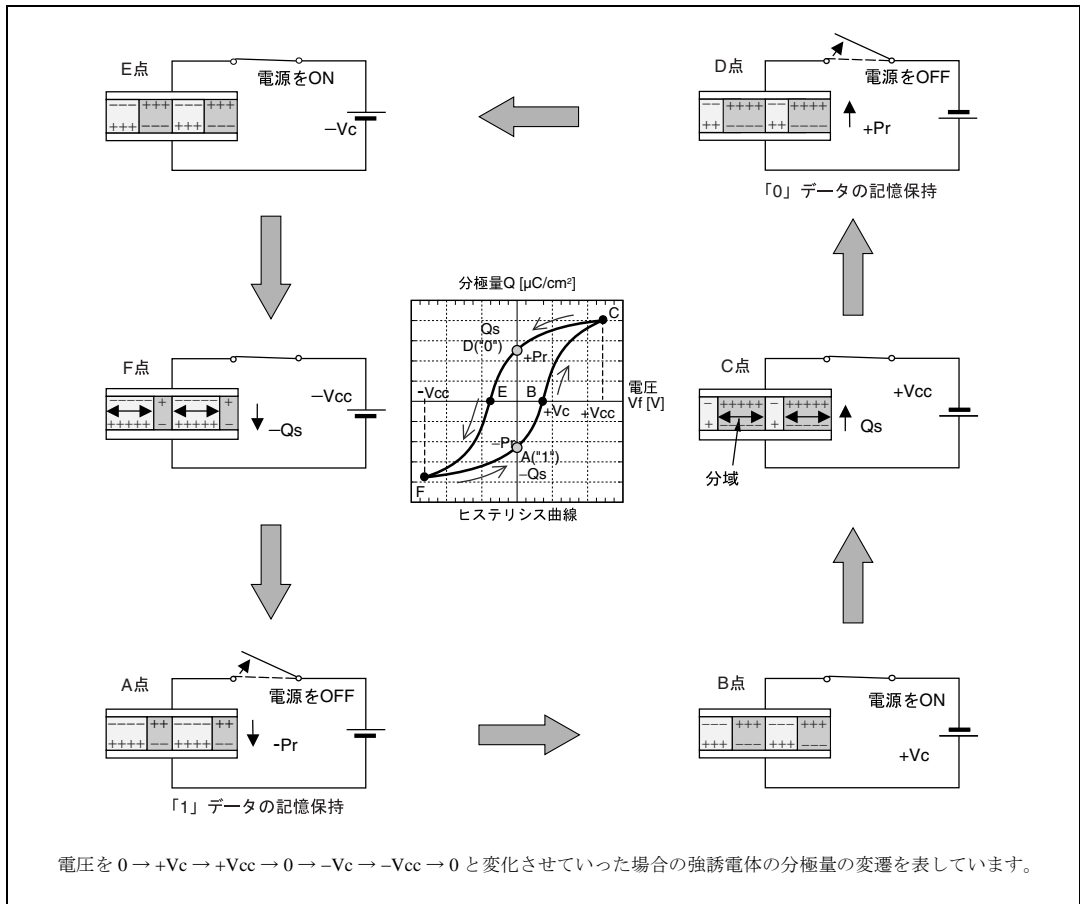


図2.5 ヒステリシス曲線と強誘電体キャパシタの分極状態

### ■ リラクゼーション（緩和）特性

ここまで強誘電体キャパシタのヒステリシス特性は、時間依存を無視して、滑らかで連続する曲線として描いてきましたが、実際は図 2.6 に示すような曲線が観測されます。すなわち、 $V_f = 0 \text{ V}$  の残留分極点から、時間依存で  $A' \rightarrow A$ 、または  $D' \rightarrow D$  のように分極量の落ち込みが観測されます。これは、リテンション特性が長時間レンジでの  $Q$  の劣化であるのに対して、短時間での  $Q$  の減少としてみる事ができます。このことは、ヒステリシス特性は、 $D' \rightarrow C \rightarrow D'$  または  $A' \rightarrow F \rightarrow A'$  の軌跡を描かず、時間に依存して  $D \rightarrow C \rightarrow D' \rightarrow D$  または  $A \rightarrow F \rightarrow A' \rightarrow A$  のように描くことを示しています。

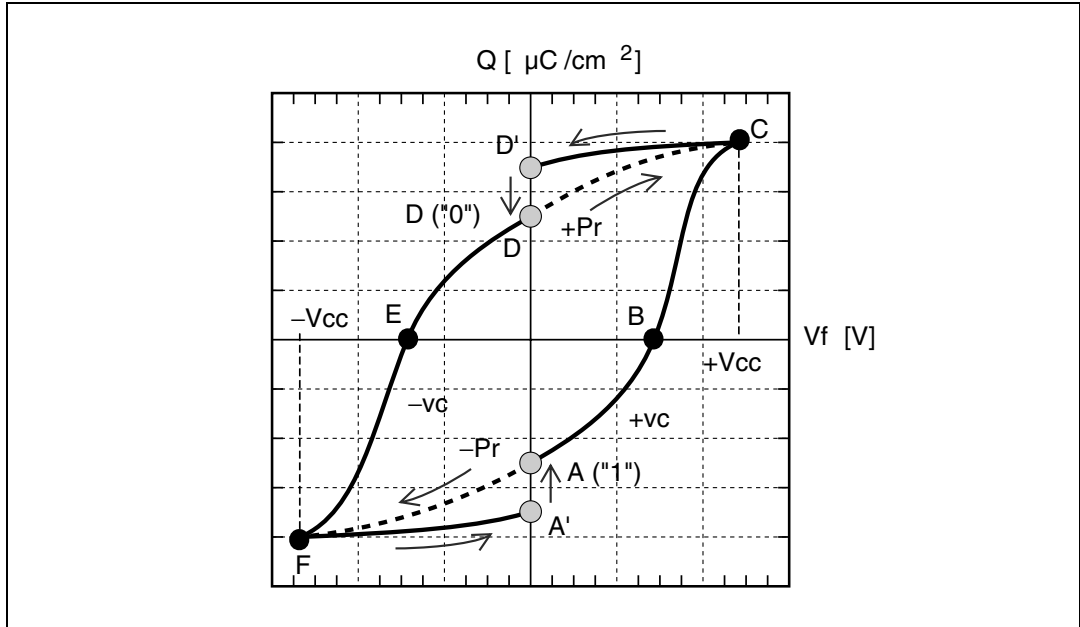


図 2.6 ヒステリシス曲線

### 2.5 セルへのデータ書込み, 読出し

#### ■ 書込み動作

"1" および "0" のデータをセルへ書き込むには、強誘電体キャパシタの両電極間に、+Vcc もしくは -Vcc の電圧を印加します。図 2.7 において、1T/1C セルでの実際の書込みは、WL (ワード線) を選択状態 (トランジスタをオン状態) にして BL (ビット線) と PL (プレート線) の間に電圧 (Vcc) を印加すれば、強誘電体キャパシタに電圧が加わり、所定のデータが書き込まれます。"0" データを書き込む場合は、BL = 0 V, PL = Vcc に、"1" データの場合は、BL = Vcc, PL = 0 V にします。

書込み後のデータは、選択ワード線が非選択 (トランジスタオフ状態) になっても保持され、揮発性データとなります。

これら二つのデータの状態が「2.4 セルの動作原理」で説明したように印加電圧を取り去っても分極量が残る残留分極 (+Pr, -Pr) の状態を意味します。

#### ■ 読出し動作

"1" あるいは "0" 状態のデータをセルから読み出すには、WL を選択する前に、まず BL を 0 V にプリチャージしハイインピーダンス状態に保ちます。その後、WL を選択して PL に Vcc を印加し、強誘電体に所定の電圧を加えることで読出しが行われます。図 2.7 に示すように、もしセルが "0" データを保持していた場合は、分極反転しない比較的小さな電荷移動 ( $j_0$ ) によって BL が DVL にチャージアップされます。他方セルが "1" データを保持していた場合は、分極反転することにより大きな電荷移動 ( $j_1$ ) が起こり BL が DVH にチャージアップされます。この DVH と DVL の間に設定された基準電位 (Vref) を持つセンス・アンプを BL に接続しておくことにより、Vref より低い電位の DVL はより低い 0 V に、Vref より高い電位の DVH はより高い Vcc まで増幅することができます。

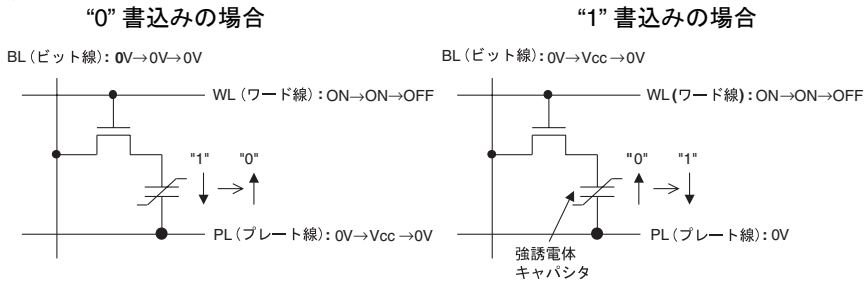
増幅後の強誘電体キャパシタのバイアス状態は、"0" 読出しでは、BL = 0 V, PL = Vcc であるので、Vf = +Vcc ("0" 書込みと同じ状態)、"1" 読出しでは、BL = Vcc, PL = Vcc であるので 0 バイアス (Vf = 0 V) となっています。

#### ■ 読出し後の再書込み動作

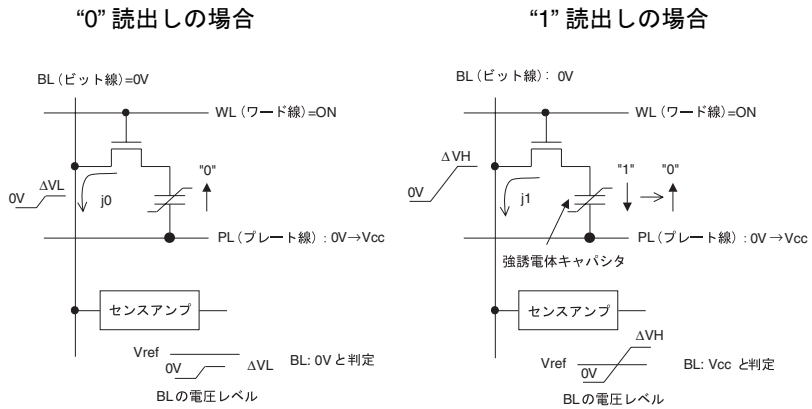
"1" データの読出しの場合においては、分極反転によりデータは破壊されて、"0" データの状態になっているため、再び "1" データの書込みを行い、読出し前の正しいデータに戻しておく必要があります。

"1" データの読出し後には、BL 電位が Vcc になっています。このとき PL 電位を 0 V にすることによって、"1" データの再書込みが行われます。その後、WL をオフにすると、強誘電体キャパシタは 0 バイアスとなり、"1" データを保持し、元の "1" データに戻ったこととなります。"0" データの読出しでは、分極反転が発生しませんので、データは破壊されず、読出し後も "0" データを保持しています。

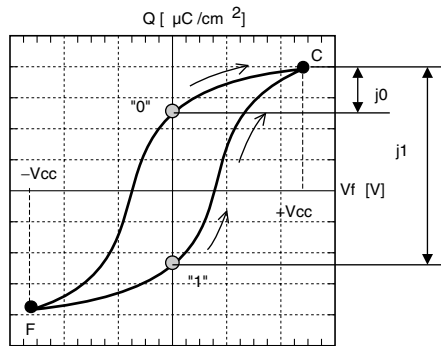
・ 書込み動作



・ 読出し動作



・ ヒステリシス曲線



・ 読出し後の再書込み動作

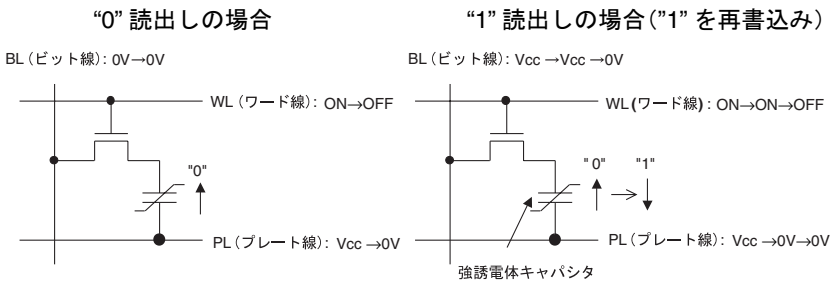


図 2.7 1T/1C 型セルの書込み・読出しの基本動作

## 2.6 強誘電体の信頼度

FRAM のセルに使用している強誘電体材料には、データ保持の信頼性に影響する二つの代表的な特性があります。

### 1) データリテンション（保持）特性

データリテンション特性とは、図 2.8 に示すように、分極量  $Q$  が時間  $t$  の経過とともに減少（劣化）して行くものです。この特性によって不揮発性メモリとしてのデータ保持能力が決まります。この特性は温度による加速試験が可能です。この特性は材料によるところが大きく、設計的には強誘電体キャパシタに書き込む電圧を最適化することによって改善することができます。当社 FRAM の設計においては、そのための回路的工夫がなされています。

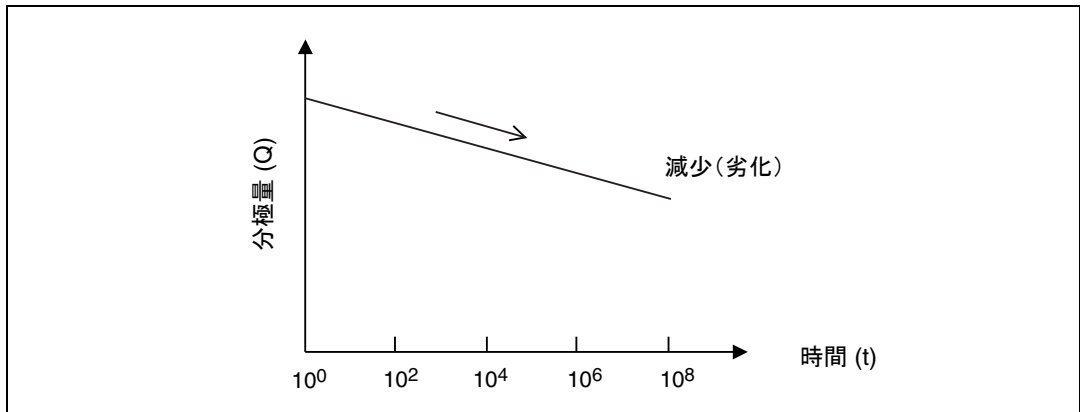


図 2.8 データ保持特性

### 2) ファティグ（疲労）特性

ファティグ（疲労）特性とは、分極反転を繰り返しているうちに分極量  $Q$  が減少（劣化）していくものです。図 2.9 にその様子を示します。図中の横軸（サイクル数）は分極反転回数です。ファティグ特性は、その動作電圧に強く依存し、低電圧で動作させるほど、その劣化は緩やかになります。よって、今後の FRAM デバイスの低電圧化に伴い、ファティグ特性はさらに向上します。

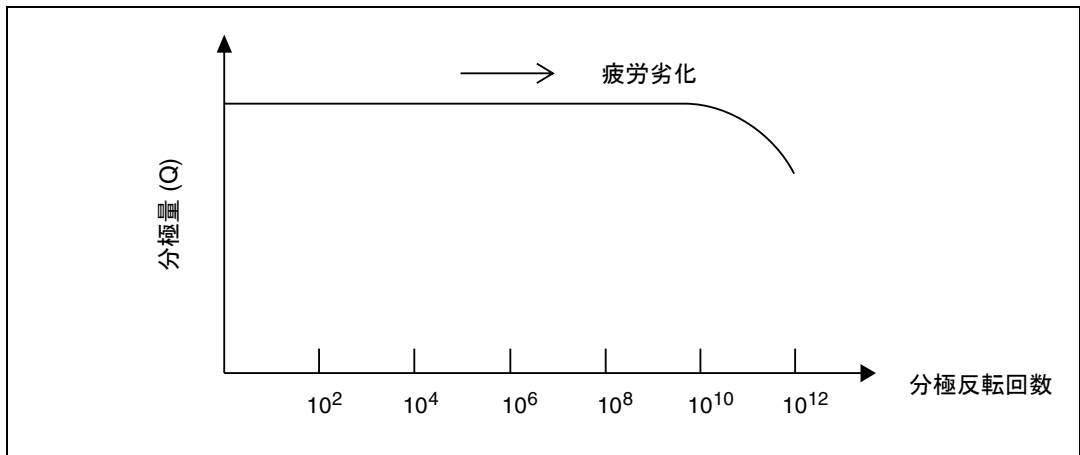


図 2.9 疲労特性

## 第3章

### 富士通の FRAM 製品の紹介

本章は、FRAM 単体メモリなどの富士通の各種 FRAM 製品について簡単に紹介しています。



### 3.1 FRAM 単体メモリ

富士通では、不揮発性・高速書き換え・低消費電力・書き換え回数が多い、といった FRAM の特長を生かした単体メモリを商品化しています。携帯機器・事務機・デジタル家電・その他多くの分野でお使いいただけます。

#### i. SRAM と比較して

富士通の単体 FRAM は、SRAM と互換性の高い擬似 SRAM I/F を採用しているため、SRAM を容易に置き換えることが可能です。FRAM で SRAM を置き換えることにより、下記のようなメリットがあります。

##### (1) トータルコストの削減

- ・メンテナンス負荷の軽減: バッテリー交換不要
- ・装置の小型化: 電池ソケット等の部品不要
- ・製造工程削減: ソケット等の部品組み込み不要

バッテリーバックアップされた SRAM を用いたシステムでは、電池は通常 1～10 年程度の周期で交換するのが一般的ですが、その前に電池寿命となる場合も考えられるため、常に電池状態の管理をする必要があります。また、電池が液漏れを起こす場合もあります。SRAM を FRAM に置き換えることにより、電池のメンテナンスの煩わしさや液漏れの問題から開放されます。また、SRAM と電池の他に電池ソケットや逆流防止ダイオードなどの部品、および基板上にもそれに応じた面積が必要ですが、FRAM は 1 チップでそれらの代替となるため、FRAM の使用は装置小型化や製造工程の削減にも貢献します。

##### (2) 環境対応

- ・電池の廃棄不要
- ・製造負荷削減

使用済みの電池は産業廃棄物となること、FRAM の製造工程における環境負荷は、SRAM と電池やソケット等を製造する際の環境負荷と比較して、CO<sub>2</sub> 排出量換算で半分以下であることなど、環境面においても電池が不要になることのメリットは非常に大きいものとなります。

#### ii. EEPROM/Flash メモリと比較して

EEPROM や Flash メモリのような既存の不揮発性メモリと比較すると、FRAM は高速・低消費電力・書き換え可能回数が多い、の 3 点が主な特長です。FRAM で EEPROM や Flash メモリを置き換えることにより、下記のようなメリットがあります。

##### (1) トータルコストの削減

- ・製品の長寿命化・部品点数の削減: 書き換え可能回数が多い
- ・工場出荷時のデータ書き込み時間の短縮: 高速書き込み

製品固体ごとにパラメータを書き込むような場合では、EEPROM や Flash メモリを使用する場合と比較して、書き込み時間の削減による製造・出荷の効率化につながります。

##### (2) 搭載製品の性能向上

- ・低消費電力のため、バッテリー駆動機器では長時間使用可能
- ・高速書き込みによるトランザクションの向上
- ・書き換え回数が多いため、高頻度に記録できる。

EEPROM や Flash メモリでは、書き込み時に内部で高電圧が必要で消費電力が大きくなりますが、FRAM は高電圧不要で低消費電力です。このため、バッテリー駆動機器には EEPROM などと比べ長時間使用が可能です。また、非常に短時間にデータを書き込まなければならない用途では、FRAM を使用することにより従来 EEPROM をはるかに上回る多くの情報を保存できます。装置の状態や履歴を管理する場合にも、EEPROM や Flash メモリよりも頻繁にデータを記録することにより精度の向上が期待できます。

今後、さらに容量やインターフェースなどのバリエーションを拡大し、ラインナップ化をすすめていきます。

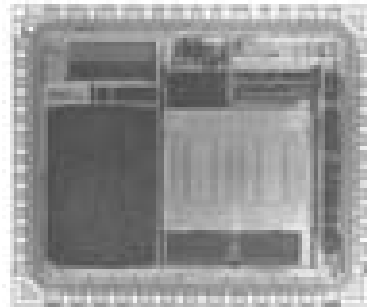
### 3.2 FRAM 内蔵セキュアプロセッサ

インターネットの急激な普及に伴い、e コマースやバーチャルショップ、バーチャルオフィスなどが注目を集めています。これらの実用化に際しては、公開鍵暗号を用いたセキュリティシステムが必須となっています。

FRAM 内蔵セキュアプロセッサは、当社 8 ビットマイクロコントローラとともに、公開鍵暗号の一つである楕円曲線暗号コプロセッサと FRAM とをワンチップ化したものです。コプロセッサにより、ソフト処理に比べて 1000 倍以上の高速処理が可能です。また、FRAM の採用により、セキュリティチップに不可欠なセキュリティ関連情報の書換えが、従来の EEPROM などと比べて高速・低消費電力で可能であり、書換え可能回数も飛躍的に多くなります。

FRAM 内蔵セキュアプロセッサでは、秘密情報をチップから外部に出すことなく、暗号/署名処理を可能としています。したがって、モバイル端末やデジタル家電、スマートカードでのセキュアシステムの実現に大きく貢献すると予想されます。

なお、公開鍵暗号方式については、「第5章 セキュリティ技術」を参照してください。



8 Bit CPU + FRAM 4 KByte + 暗号コプロセッサ

動作周波数 3.58 MHz

最小命令実行時間 0.28  $\mu$ s

楕円曲線暗号に対応

・ Key 長 239 bit (max)

・ 署名処理関数、暗号処理関数、鍵交換関数をファームウェア化

8 bit CPU

4 KByte FRAM

32 KByte Mask ROM

1 KByte SRAM

図 3.1 セキュリティLSI(モバイル端末用途)

### 3.3 FRAM 内蔵スマートカード用 LSI

現在の IC カード（スマートカード）のデータ保存用メモリには、主に EEPROM が使用されていますが、EEPROM に比べて書込み速度約 1 万倍、書込み消費電力約 1/400、書換え回数 10 万倍という優れた特長を持つ FRAM を採用したスマートカード用 LSI を実現しました。

多目的スマートカード用 LSI チップは、0.35 ミクロン FRAM 技術を採用することで、32 ビット RISC プロセッサと 32 キロバイト FRAM、接触・非接触通信インタフェース、暗号用コプロセッサを 1 チップに搭載しました。

32 ビット RISC プロセッサを搭載したことで、マルチアプリケーション管理が行える OS を搭載できます。32 キロバイトの FRAM を搭載したことにより、複数のアプリケーションの高速かつ低消費電力での実行と、データ保存が可能です。通信インタフェースとして、ISO/IEC 規格準拠の接触 (ISO/IEC 7816 class A)・非接触 (ISO/IEC 14443 Type-B) を搭載しました。1 チップで接触・非接触両対応のコンビネーション・カードを実現できます。さらに、認証機能のための暗号回路として楕円曲線暗号 (ECC)、DES、RSA などを搭載することにより、高いセキュリティレベルを実現し、インターネットなどを通じた電子商取引に要求される情報の暗号化や公開鍵による個人認証に対しても安全なシステムを実現できます。

多目的スマートカード用 LSI は、FRAM の特長である高速・低消費電力・高頻度書換え回数を活かし、スマートカードに必須とされる機能を 1 チップに集積することで、ブロードバンド・インターネット時代のニーズに応えるものといえます。

マルチアプリケーションまでは必要ないというケースについては、8 ビットマイコンを搭載したスマートカード用 LSI もございます。

4 キロバイトの FRAM を搭載しており、FRAM の高速・低消費電力・高頻度書換え回数という特長は同様に活かされるものとなります。

### 3.4 RFID タグ用 LSI

RFID タグは, ”データの書き込みが可能”, ”複数同時読取が可能”, ”様々な形状に加工可能” な点で優れており, バーコードでは実現不可能だった新たなシステムを生み出すキーパーツとして注目されております。

富士通は, RFID タグ用 LSI 「MB89R118」を量産中で,

- ①国際標準規格 ISO/IEC 15693 対応
  - ②大容量 (2K Byte) データの読み書きが可能
  - ③タグへの高速読み書きが可能
  - ④約 100 億回の読み書きが可能
- な点に主な特長がございます。

また今後は世界に先駆けて確立した FRAM 量産技術をベースに, UHF 帯も視野に入れ, 「FerVID family™」として幅広く製品展開する予定です。

### 3.5 FRAM 内蔵カスタム IC

富士通ではRAMとROMの長所を兼ね備えたFRAMを内蔵したカスタムICを提供しております。多くの設計者にとって「特別な書き込み動作を必要とせず、高速でランダムアクセス可能な不揮発性メモリ」＝“不揮発性RAM”が理想ですが、従来のRAMは揮発性であり、ROMは書き込みが低速・煩雑でしたが、FRAMを内蔵することによってRAMとROMの区別が不要となり開発負荷の軽減、利便性の向上が実現できます。また、当社ASICと同様の設計環境が利用できるためROM・RAM・暗号マクロ・MCUコアなどの各種IPを搭載することが可能です。

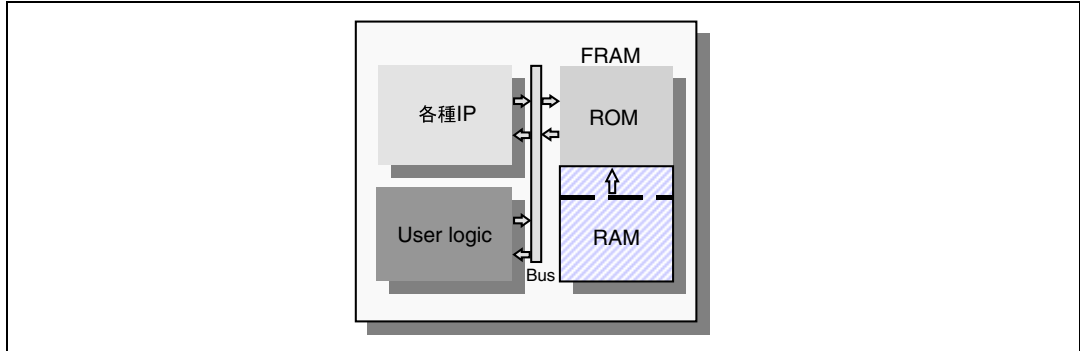




図 3.2 FRAM 内蔵カスタム IC

FRAM 内蔵カスタム IC は、FRAM の特長である不揮発性・高速書換え・低消費電力・高書換え耐性を生かし、セキュリティ機能の内蔵や識別情報・環境変数の格納など家電・事務機・携帯端末をはじめとする様々なアプリケーションでご利用頂けます。

- ・高速書換え
- ・高書き換え耐性



FRAM



- ・不揮発性（データ保持10年）
- ・低消費電力

**FRAM マクロの活用用途**

- ・製品識別情報、ID コードの格納
- ・セキュリティ用暗号鍵の格納
- ・各種メカニカルパラメータ格納
- ・バックアップデータ格納
- ・履歴管理 / ヒストリーデータ格納
- ・Boot-up プログラム / データ格納

図 3.3 FRAM マクロ活用用途

## 第4章

## アプリケーション

本章は、FRAM のアプリケーションについて解説しています。

主に、現在、スマートカード分野におけるデータメモリとして FRAM の需要が立ちあがっています。

### 4.1 非接触型スマートカードとは？

データの受け渡しを非接触で行えるカードを非接触型スマートカードといいます。

私達の生活の中では、既に磁気カード（キャッシュカード、クレジットカード、テレフォンカード、乗車券など）が日常化されています。さらに、記憶容量を大容量化し、かつデータの読み書きを可能にする LSI チップをカードに埋め込んだスマートカードが注目されています。その代表的な応用例が乗車券と電子マネーです。数年前より世界各地で実証実験が行われ、既に実用化もされています。スマートカードは、蓄えられる情報の多さと読み書きや多目的に扱えるなどの自由度があり、セキュリティ管理も優れたものとなっています。特にデータの受け渡しを非接触で行う非接触型スマートカードが、移動しながら使える利便性から注目されてきました。

まず、情報のやり取りを電氣的接点を通して行う接触型カードが、小銭のハンドリングを排除する目的で導入されました。電子マネーとよばれるものは、この接触型スマートカードがほとんどです。しかし、乗車券目的のカードでは、現在使用されている磁気式の場合、リーダ/ライタとの摩擦から改札ラッチの故障が頻発に起きています。そこでこの問題点を解決するため、非接触型のスマートカードが登場しました。カードをかざすだけで改札を通過できるという利用者にとっての利便性が非接触型スマートカードの登場を促しました。

### 4.2 電力電送と RF 技術について

スマートカードには電池がありません。そのため、外部から電源を供給する必要があります。電力電送の方式は、大きく分けると接触型と非接触型があります。

接触型スマートカードは、リーダ/ライタから直接、金メッキ端子（電氣的接点）を通して電力を得ています。一方、非接触型スマートカードは、リーダ/ライタからの電波をアンテナ（コイル）で受信し、RF (Radio Frequency) 回路で駆動電圧を得ています。

非接触型には無線通信方式と光通信方式がありますが、スマートカードには無線通信方式が一般的であり、中でも 13.56MHz 帯の電波を使った電磁誘導方式の利用が進んでいます。通信距離が数十 cm に及ぶ方式を利用することもあるため、メモリアクセスについても低電圧かつ低消費電流動作が要求されます。EEPROM では、データの書換えを行うために昇圧回路が必要となるばかりでなく、書換えにも多くの時間を要しています。FRAM は、非常に書換え時間が早く、低電圧で動作するため、低消費電力動作にも適しています。

また、強誘電体のコンデンサを内蔵することができるため、外付けコンデンサを必要とせず、部品の削減が可能となり、コストダウンを図ることが可能となります。

通信には、送信装置から受信装置方向のみの単方向通信方式、送信と受信を切り換えて通信を行う半二重方式、および同時に双方向の通信を行う全二重方式の 3 種類がありますが、現行はリーダ/ライタ Talk first とよばれるリーダ/ライタのリクエストに対して、スマートカードが返答するといった半二重方式が一般的に使われています。

変調方式については、ASK 変調度 10%、ASK 変調度 100%、BPSK、FSK などの方式が用いられており、スマートカードのように限られたサイズで低消費電力に対応した方式となっています。

変調符号には、NRZ、マンチェスタ、モディファイドミラー、Pulse Width、Pulse Position の 5 種類の方式が採用されています。

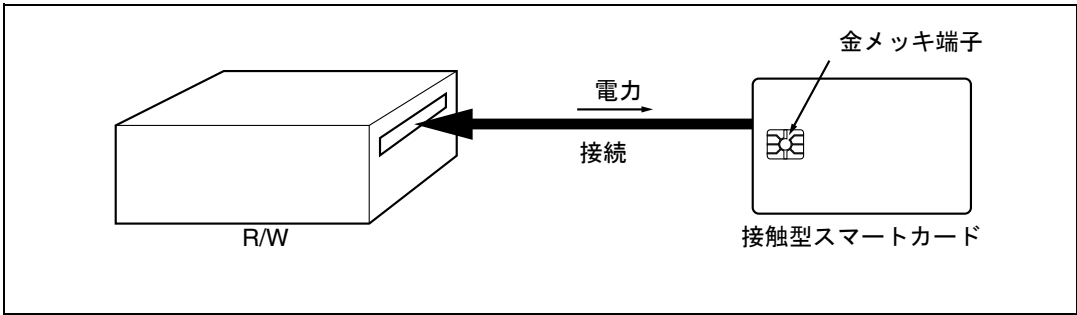


図 4.1 接触型スマートカードの電力電送

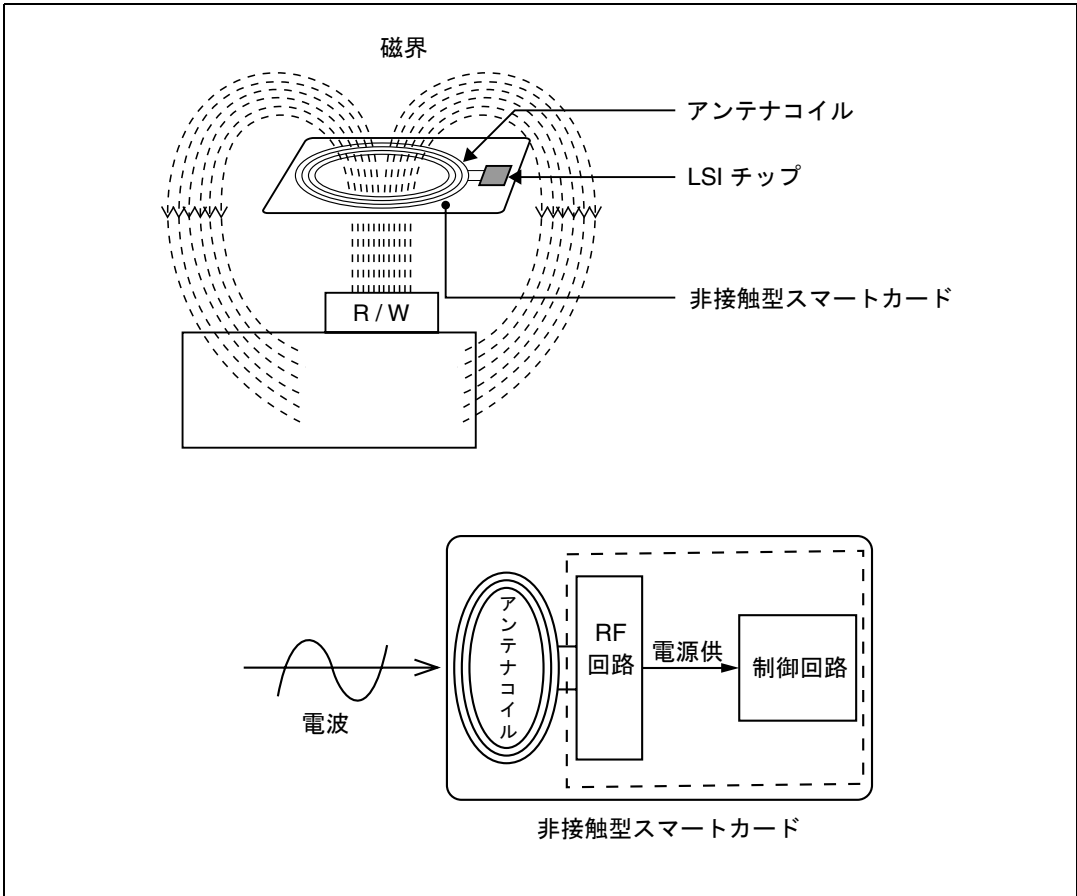


図 4.2 非接触型スマートカードの電力電送



表 4.1 13.56MHz 帯を利用した RFID 技術

種別		近接型		近傍型	
ISO		14443		15693	
タイプ		Type A	Type B	-	-
通信距離		<10 cm	<10 cm	1.2 mm (50 cm × 50 cm ゲート)	
リーダ/ライタ からカード への送信 (ダウンリンク)	中心搬送周波数 (fc)	13.56MHz	13.56MHz	13.56MHz	13.56MHz
	デジタル変調方式	ASK	ASK	ASK	ASK
	AM 変調 (変調度)	100%	8 ~ 14%	100%	10 ~ 30%
	副搬送波	なし	なし	なし	なし
	必要周波数帯幅	+/(1/ 休止時間)	+/- 通信速度 × 1	+/(1/ 休止時間)	+/- 通信速度 × 2
	通信速度 (kbps)	105.9375 (fc/128) [ 211.875 (fc/64) ]	105.9375 (fc/128) [ 211.875 (fc/64) ]	1 out of 256 : 1.65 (fc/8192) 1 out of 4 : 26.48 (fc/512)	
	変調符号	モディファイド ミラー	NRZ-L	Pulse Position Modulation (PPM)	
	データからの クロック生成	Self-clock	Self-clock なし	Self-clock	Self-clock
	中心とサイドバン ドとのピーク差	約 14 dB	約 28 dB	約 14 dB	約 28 dB
カードから リーダ/ライタ への送信 (アップリンク)	リーダ/ライタ からの 13.56MHz の送信方式	負荷変調	負荷変調	負荷変調	負荷変調
	リーダ/ライタ との通信関係	リーダ/ライタ Talk first *	リーダ/ライタ Talk first *	リーダ/ライタ Talk first *	リーダ/ライタ Talk first *
	デジタル変調方式	副搬送波の ASK	副搬送波の BPSK	副搬送波の FSK	副搬送波の ASK
	副搬送波	847.5 kHz (fc/16)	847.5 kHz (fc/16)	423.75 kHz (fc/32) 484.2857 kHz (fc/ 28)	423.75 kHz (fc/32)
	通信速度 (kbps)	105.9375 (fc/128) 211.875 (fc/64)	105.9375 (fc/128) 211.875 (fc/64)	6.67 (fc/2032) 26.69 (fc/508)	6.62 (fc/2048) 26.48 (fc/512)
	符号化方式	マンチェスタ	NRZ	マンチェスタ	マンチェスタ

\*: リーダ/ライタからの固有の呼び出しコードを認識した後送信

### 4.3 リーダ/ライター

スマートカード用リーダ/ライターとは、システムとスマートカード間に入り、データ通信（読出し/書込み）を行う装置です。また、スマートカード内部に駆動用の電池などを搭載していないカードに対しては電力を電送する機能を持っている装置もあります。下記にリーダ/ライターとスマートカードとの関係を示します。

データ伝送部は、スマートカードへのデータ送受信および、電力の供給を行います。非接触型スマートカード用リーダ/ライターには、データ通信、電力電送を無線で行うアンテナコイルを有します。データ伝送制御部は、スマートカードとのデータ通信を行うための制御処理を行います。システムインタフェース部は、システムとのデータ送受信や暗号処理を行います。

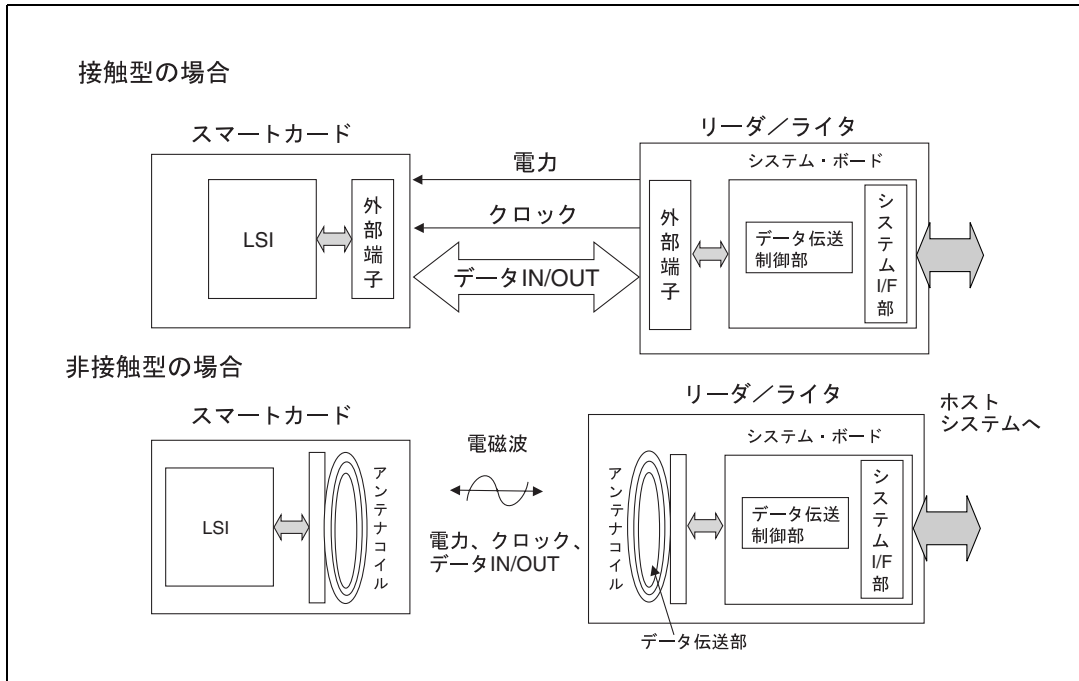


図 4.3 リーダ/ライターとスマートカードとの関係

### 4.4 非接触型スマートカードのマーケット

スマートカードには、接触型と非接触型があります。現行では、ほとんどのスマートカードが接触型であり、ヨーロッパを中心に市場を拡大してきました。

スマートカードには、以下の応用分野が考えられますが、非接触型カードが日本のみならず、既に世界各国で導入されており、その利便性、高セキュリティ、メンテナンス・フリーの長所が認知され、インフラとしてのニーズは高まる一方です。

#### <スマートカードの応用分野>

##### ・交通機関分野：

- 鉄道、地下鉄、バス、タクシーなど（乗車券、定期券、プリペイドカード）
- 高速（有料）道路などの料金収受システム（ETC）
- 航空会社（会員管理システム、マイレージサービス）

##### ・物流分野：

荷物、ツールなどのタグ

##### ・ID 分野：

学生証や企業の従業員身分証明証など  
（入退室、食堂のキャッシュレスシステム、図書利用など）

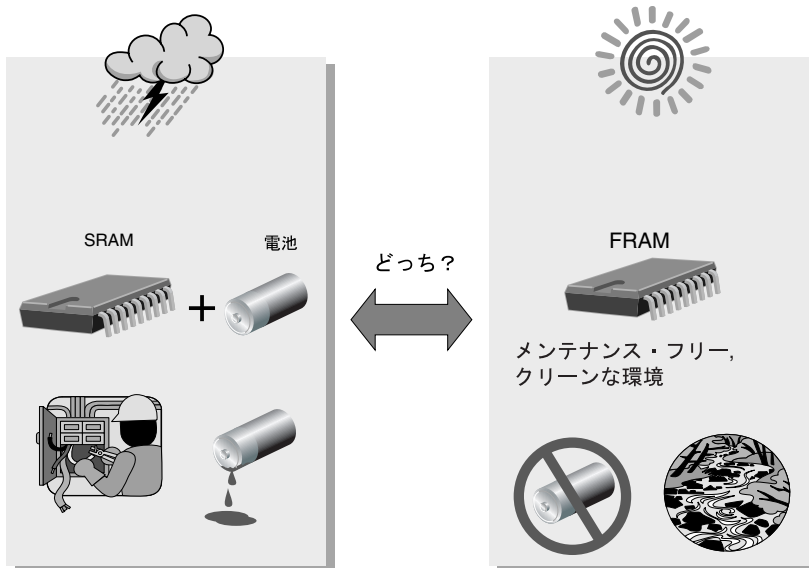
## 第4章 アプリケーション

- ・公共分野:
  - 地方自治体発行カード, 住民カード, 運転免許証, パスポート, テレフォンカードなど
- ・決済機能分野:
  - 銀行系のキャッシュカード, 銀行, 信販等発行のクレジットカード, 電子通貨, アミューズメントカードなど
- ・無線通信分野:
  - GSM 用 SIM カード
- ・放送分野:
  - 家庭用 TV 有料放送受信
- ・医療保険分野:
  - 健康保険証, 医療情報の記録など
- ・その他:
  - 企業, デパート, 商店街などが発行する会員カードなど
  - インターネット利用の商品売買, サービス提供 (e コマース) など

### 4.5 バッテリバックアップについて

生産ラインで使用されている機器では、ワークメモリに要求される条件として、ランダムアクセス性に加えて装置の停止、あるいは突発的な電力ダウンに対応するため、データの不揮発性が求められます。

現行ワークメモリにはSRAMが使用されていますが、データを保持するために電池などが電源供給源として使われています。電池は通常、1年程度の周期で交換するのが一般的ですが、その前に電池寿命となる場合も考えられるため、常に電池状態の管理をする必要があります。また、装置内のモータなどから発生する機械振動により、電池が液漏れを起こす場合があります、最悪の場合は、装置ダウンへとつながります。そこで、FRAMをこのバッテリバックアップSRAM (BBSRAM) と置き換えることにより、電池を使用する場合のメンテナンスの煩わしさや液漏れの問題から開放されます。



## 第5章

## セキュリティ技術

スマートカードの特長の一つはセキュリティの高さです。

個人データの盗聴や改ざんなどのトラブルに対処するため、従来の磁気カードからスマートカードへの置換えが進んでいます。

本章では、セキュリティ技術について解説しています。

### 5.1 セキュリティ

スマートカードが社会のインフラとして発展し、信頼感を得るためには、セキュリティを保持する基礎技術の確立が必要です。スマートカードが多くの情報や機能を持つようになると、最も重要になるのが、データの盗聴（内容を盗み見ること）や改ざん（内容の書換え）を防ぐセキュリティ技術です。そのセキュリティ技術には、耐タンパ性を目的とする物理的セキュリティとデジタル暗号技術を用いた情報セキュリティの二つがあります。

#### ■ 物理的セキュリティ（耐タンパ性）

物理的セキュリティを保つためには、不揮発性メモリの不正な読み出しからの保護や、リバーズエンジニアリングによるLSI内部ロジックの解析防止を行わなければなりません。リバーズエンジニアリングには、LSIチップの剥離、動作試験回路を用いる解析、および低周波クロックによる解析といった方法があります。

#### ■ 情報セキュリティ（暗号技術）

スマートカードは、認証機能、安全な通信（暗号技術）、データの読み出し・書換えの保護、秘密データ保護といったセキュリティ機能を提供するものであり、その中心は暗号技術です。その機能としては、(1) 共通鍵暗号、(2) 公開鍵暗号があり、この技術によりLSI内部の情報への不正なアクセスを防ぎます。

##### (1) 共通鍵（秘密鍵）暗号

共通鍵暗号は、送信者と受信者が同じ鍵を使い、暗号化および復号化を行います。数Mbps～100Mbpsの高速処理が可能ですが、あらかじめ安全な手段で鍵を共有しておく必要があります。代表的なものにはDESおよびTriple-DESがあります。DESに代わる次世代の暗号として、AESが標準化されています。

##### (2) 公開鍵暗号

公開鍵暗号は送信者と受信者が異なる鍵を使い暗号化および復号化を行います。主に共通鍵をネットワークで配送するために使用されます。共通鍵に比べ、あらかじめ同じ鍵を共有する必要がないため、鍵の管理が行いやすい反面、処理速度が遅く（数Kbps～100Kbps）、ハードウェアで実現した場合、回路が大きくなってしまいます。代表的なものにはRSA、楕円曲線暗号があります。

### 5.2 楕円曲線暗号方式とRSA暗号方式について

暗号アルゴリズムについてRSA暗号では、鍵生成、データの暗号化および復号化に数学理論の素因数分解を使用し、素因数分解問題を解くのが困難であるという性質を暗号強度に持たせています。一方、楕円曲線暗号では、楕円曲線上の点の演算を行い、その点を離散対数問題に当てはめて解くのが困難であるという性質を暗号強度に持たせています。いずれの方式も第三者（クラッカーやハッカー）が公開鍵や暗号文から秘密鍵、平文を解読することが非常に困難であるという特長を持っています。これらの暗号方式を利用することで高いセキュリティを実現できます。

公開鍵暗号方式の実用化例は、RSA暗号方式がインターネットで広く利用されています。スマートカードにおいては、公開鍵暗号方式としてRSA暗号方式も採用され始めていますが、処理時間の問題から楕円曲線暗号方式が注目されています。

楕円曲線暗号はRSA暗号と比較すると、以下のような利点があります。

- ・ 暗号強度が同程度の場合、鍵長を短くできること。  
例えば、鍵長がRSA暗号1024ビットに対して楕円曲線暗号では160ビット、RSA2048ビットに対して楕円曲線暗号では211ビットに相当し、大幅に鍵長を少なくできる。
- ・ 鍵長の増加率が小さくできること。  
RSA暗号2048ビットの鍵長で2倍増加であるのに対して、楕円曲線暗号では1.3倍と小さくできる。
- ・ 鍵長を短くできるので、暗号処理時間が少なくなり、高速暗号処理が可能になること。
- ・ 演算処理量が少なくなるため、ハードウェア規模を小さくできること。
- ・ 半導体チップという限られた面積で暗号強度を向上させるのに最適であること。

富士通では世界に先駆けて、次世代の楕円曲線暗号とFRAMをワンチップ化させた楕円曲線暗号プロセッサ内蔵FRAM搭載マイコンを製品化しました。詳細は、「第3章 富士通のFRAM製品の紹介」を参照願います。

## 第6章

## 顧客サポートについて

本章は、富士通の FRAM 内蔵スマートカードのファーム開発サポート、FRAM 内蔵マイコンのチップ供給や、ファウンドリなどのビジネスモデルについて紹介しています。

## 6.1 ファーム開発サポート

富士通では、お客様のファームウェア開発に対して開発キットを用意しており、お客様によるファームウェア開発をサポートすることが可能です。

表 6.1 開発キット

Deliverables	Support	
	Chip Firm	PC Application
1. Chip only (customer develops OS)	ICE	Depend on customer
2. Chip + OS (customer and FJ develop OS)	ICE	
3. Chip + OS + ISO command	Already implemented	
4. Chip + OS + (ISO command) + user command		

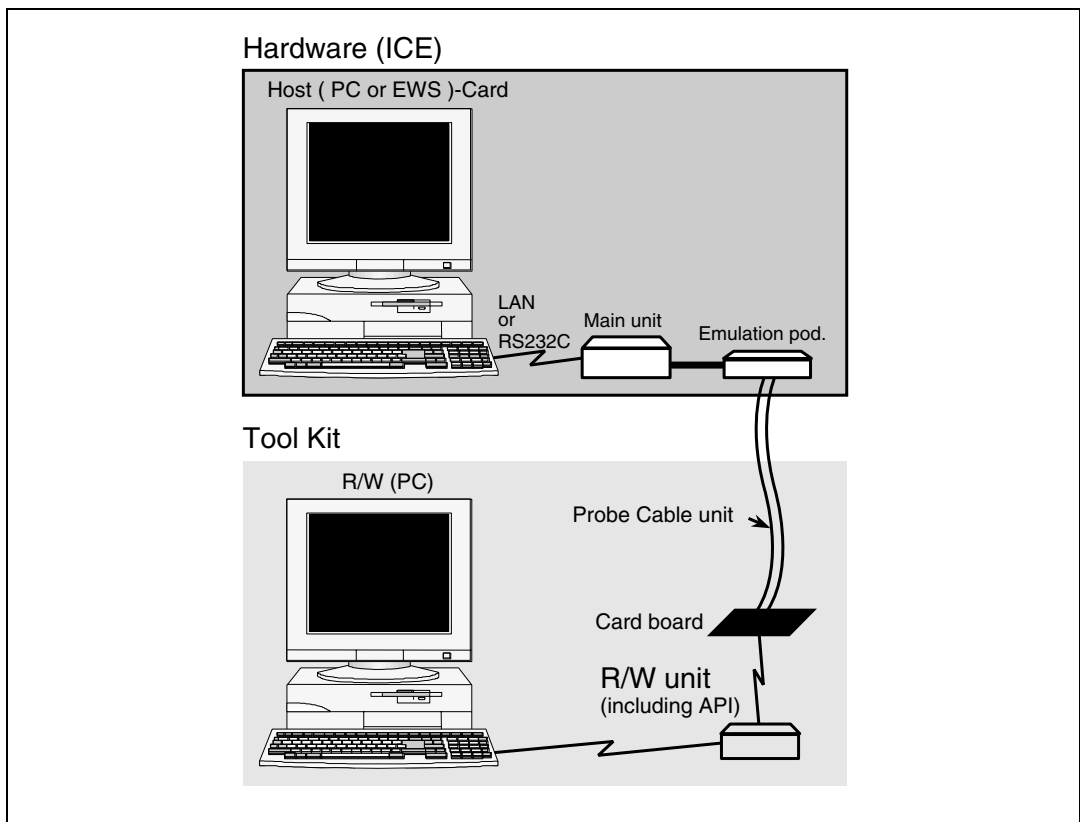


図 6.1 システム構成

## 6.2 チップ供給

富士通では半導体 IC 製造の先端技術を駆使し、皆様のビジネスの手助けとなる「ウェーハプロセス」を提供し、チップを供給致します。また、ウェーハプロセスだけでなく試験・組立と一貫したサービスも提供可能です。

チップ供給ビジネス形態には、COTサポートとウェーハマニュファクチャリングサービスがあります。それぞれ「6.3 COT サポート」、「6.4 ウェーハマニュファクチャリングサービス」にて紹介します。

### 6.3 COT サポート

富士通では、お客様ご自身の保有するツールにより、お客様が論理設計、レイアウト設計を行った製品のマスク作成、ウェーハプロセスを提供します。お客様の設計に必要な各種ドキュメント類、データなどを提供し、サポートします。

年々高まりつつあるトップダウン設計への要求についても、各種サードベンダツールに対し、積極的なサポートを推進しています。

COT サポートの対応のフローを図 6.2 に示します。

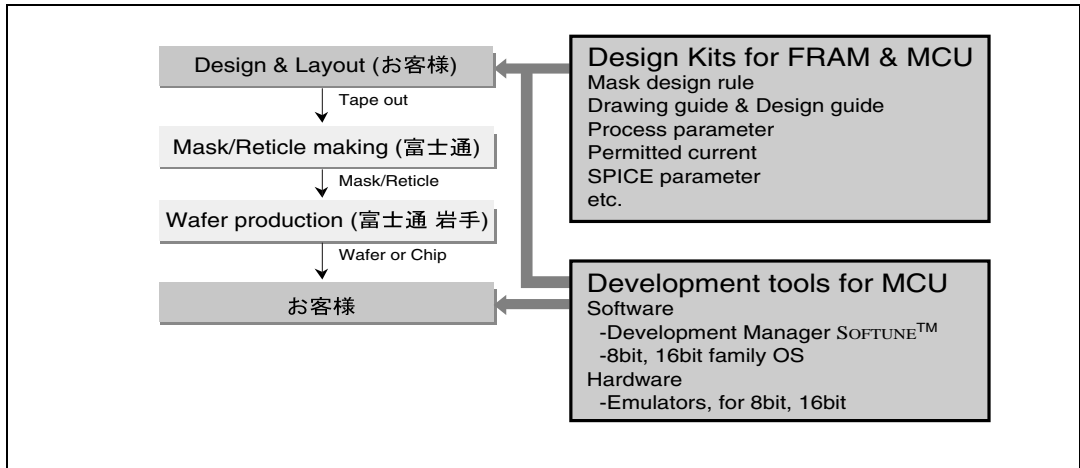


図 6.2 LSI デザインシステム

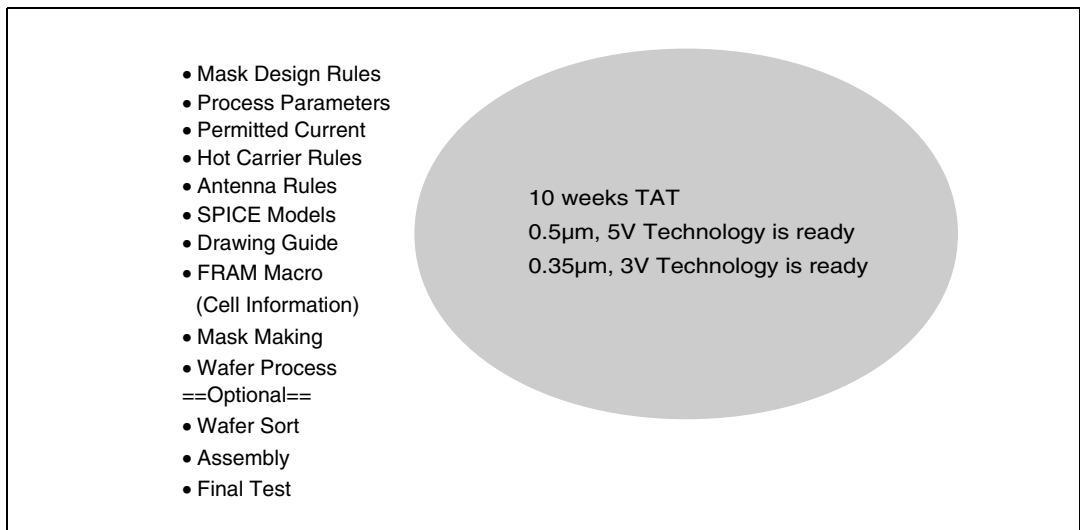


図 6.3 COT サービス



## 6.4 ウェーハマニファクチャリングサービス

富士通では、下記のようなウェーハマニファクチャリングサービスが提供できます。

### ・標準サービス

お客様が設計された GDSII データをご提供いただき、それに基づいて MASK 作成およびウェーハプロセスを行い、PCM 判定完のウェーハを出荷するサービスです。

### ・MASK 作成

富士通ではお客様から提供いただいた GDSII データを基に MASK 作成業務も行います。ウェーハプロセスと連携することにより、適時に MASK の供給を行います。

### ・ウェーハプロセス

現在、ウェーハマニファクチャリングサービスでは三重、若松、岩手、あきる野テクノロジーセンターの4工場のウェーハプロセスにて対応しています。FRAM ウェーハマニファクチャリングサービスでは、岩手工場のウェーハプロセスにて対応しています。

### ・オプション #1

標準サービスに続けて、ウェーハ試験を行うサービスです。お客様から試験プログラムを提供いただければ、デバイス機能に応じロジック / アナログ / メモリ用のテストを用いて、ウェーハ試験を行い出荷します。

### ・オプション #2

標準サービスおよびオプション #1 に続けて組立てを行うサービスです。お客様から組立て配線図およびリードフレームの情報をいただければ、組立てたデバイスとして出荷します。

### ・オプション #3

標準サービス、オプション #1 およびオプション #2 に続けて、LSI 試験を行うサービスです。お客様から LSI 試験プログラムの提供をいただければ、デバイス機能に応じロジック / アナログ / メモリ用のテストを用いて、試験済デバイスとして出荷します。

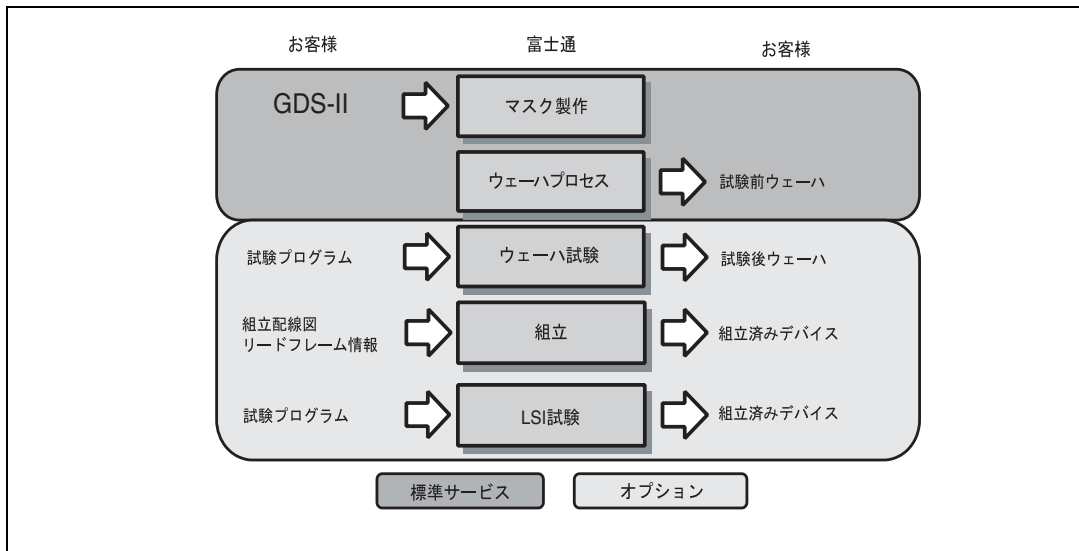


図 6.4 ファウンドリサービスフロー

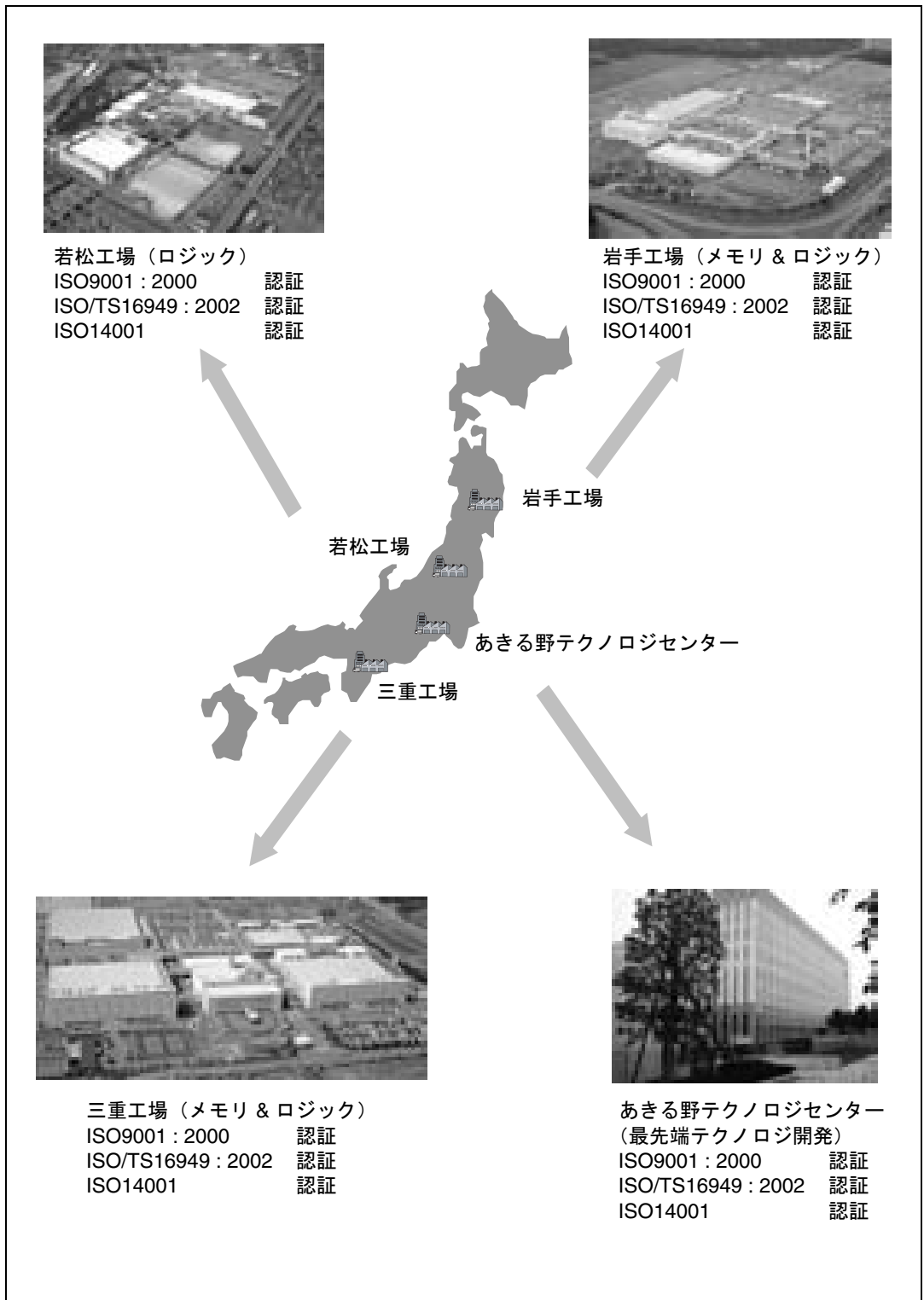


図 6.5 ウェーハ工場案内



## 第7章

### FRAM グリーン化の取り組み

記憶保持に電力を消費しないFRAMは、電子機器の環境負荷を低減する用途に最適です。

本章では、当社の電子デバイスの環境負荷低減への取り組みと、FRAM グリーン化への取り組みをご紹介します。

### 7.1 はじめに

近年、電子機器のパーソナル化・モバイル化の進展に伴い、高速動作が可能で消費電力の少ない電子デバイスが求められるようになりました。

FRAM は、メモリセルに強誘電体を用いた不揮発性メモリデバイスです。強誘電体は、電界が加えられると分極が生じ、電界を取り去っても分極を維持する性質を持っています。この強誘電体材料を用いれば、記憶保持に電力を消費しないという特長を持つメモリデバイスを作ることができます。また、メモリの書換えは強誘電体の分極方向を反転させることで行いますが、時間はナノ秒・オーダーと高速です。

今後は、従来以上に環境に配慮した製品設計が求められています。このため、電子機器とそれに使われる電子デバイスの環境負荷を下げるのが重要となってきました。FRAM の不揮発性 RAM としての性質を利用すると、バッテリー（乾電池）レス、メンテナンスフリーとすることができ、環境負荷の低減を図ることができます。

このような FRAM の特長を生かすためには、FRAM 自体のグリーン化を進める必要があります。以下に、FRAM 製造時に使われる物質と FRAM デバイスに含まれる物質をとりあげ、FRAM のグリーン化の取組みについて紹介します。

### 7.2 富士通の指定有害物質規制の取組み

富士通グループの製造する製品全体に関わる有害物質規制への取組みを紹介します。

富士通グループでは、有害物質を次の三つのグループに分類して、それらの使用と含有を禁止しています。FRAM 製品も例外ではなく、部材の調達、製造の各段階で、これらの指定有害物質規制を遵守しています。遅くとも 2005 年度末までに、以下の富士通グループの指定有害物質を全廃する計画です。

#### ■ 含有禁止物質

表 7.1 に製品への含有を禁止する 27 種類の化学物質を示します。これらは化審法（参考文献：\*1）、モンリオール議定書（参考文献：\*2）、EU の RoHS 指令（参考文献：\*3）を始めとする関連指令に基づくもので、例えば、ビストリブチルすず（TBTO）、CFC（クロロフロロカーボン）類、ポリ臭化ビフェニール（PBB）類などがあります。

#### ■ 製造時使用禁止物質（オゾン層破壊物質）

表 7.2 に製造工程で使用を禁止している 7 種類の化学物質を示します。これらはモンリオール議定書に基づいたもので、例えば CFC 類、特定ハロン類などがあります。

#### ■ 含有全廃物質

表 7.3 に RoHS 指令に基づいて製品への含有を禁止する 4 種類の化学物質を示します。例えばカドミウムとその化合物、六価クロム化合物などがあります。ただし、含有全廃物質の除外対象として、RoHS 指令に準拠した特定の物質と用途が規定されています（表 7.4 参照）。

表 7.1 含有禁止物質

No.	規制単位物質（群）	CAS No.	主な法規制
001	ポリ塩化ビフェニル類(PCB 類)	1336-36-3	EU 指令
002	ポリ塩化ナフタレン(塩素数が 3 以上)	70776-03-3	
003	アスベスト類	1332-21-4	
004	CFC 類 *1	-	モントリオール議定書
005	特定ハロン類 *1	-	
006	四塩化炭素	56-23-5	
007	1,1,1-トリクロロエタン	71-55-6	
008	プロモクロロメタン	74-97-5	
009	臭化メチル	74-83-9	
010	HBFC *1	-	
011	ポリ臭化ビフェニル類(PBB 類)	59536-65-1	EU 指令
012	ポリ臭化ジフェニルエーテル類(PBDE 類)	-	
013	短鎖型塩化パラフィン *2	85535-84-8	
014	ビス(トリブチルスズ)=オキシド(TBTO)	56-35-9	化審法 1 種
015	トリブチルスズ類(TBT 類), トリフェニルスズ類(TPT 類)	-	化審法 2 種
016	特定アミン *3	-	EU 指令
017	特定アミンを生成するアゾ染料・顔料 *4	-	
018	クロルデン類	-	化審法 1 種
019	DDT	50-29-3	
020	アルドリン	309-00-2	
021	エンドリン	72-20-8	
022	ディルドリン	60-57-1	
023	ヘキサクロロベンゼン	118-74-1	
024	N,N'-ジトリル-パラ-フェニレンジアミン, N-トリル-N'-キシリル-パラ-フェニレンジアミンまたは N,N'-ジキシリル-パラ-フェニレンジアミン	-	
025	2,4,6-トリ-ターシャリ-ブチルフェノール	732-26-3	
026	トキサフェン	-	
027	マイレックス	2385-85-5	

\*1: 詳細物質は表 7.5 を参照。

\*2: 炭素鎖長 10 ~ 13 の短鎖型塩化パラフィンを対象とする。

\*3: 詳細物質は表 7.6 を参照。

\*4: 特定アミンを形成するアゾ染料・顔料で, 対象用途は直接かつ長時間, 皮膚に接触する部位に限る。

 : オゾン層破壊物質

## 第7章 FRAM グリーン化の取組み

表 7.2 富士通グループ製造時使用禁止物質

No.	規制単位物質（群）	CAS No.	主な法規制
001	CFC 類 *	-	モントリオール議定書
002	特定ハロン類 *	-	
003	四塩化炭素	56-23-5	
004	1,1,1-トリクロロエタン	71-55-6	
005	プロモクロロメタン	74-97-5	
006	臭化メチル	74-83-9	
007	HBFC *	-	

\*: 詳細物質は表 7.5 を参照。


 : オゾン層破壊物質

表 7.3 富士通グループ含有全廃物質

No.	規制単位物質（群）	CAS No.	主な法規制
001	カドミウムおよびその化合物	-	RoHS 指令
002	六価クロム化合物	-	
003	鉛および鉛化合物	-	
004	水銀および水銀化合物	-	

表 7.4 含有全廃物質の除外対象

対象物質	含有全廃物質として除外対象の用途
鉛	高融点はんだ(鉛 85wt% を超える)に含まれる鉛 CRT, 電子部品, 蛍光管に使用されるガラスに含まれる鉛 電子セラミック部品(例: ピエゾエレクトロニック・デバイス)に含まれる鉛 鋼材に合金成分として含まれる最大 0.35 wt% の鉛 アルミ材に合金成分として含まれる最大 0.4 wt% の鉛 銅合金に合金成分として含まれる最大 4 wt% の鉛
水銀	小型蛍光灯に含まれる 1 本あたり 5 mg 未満の水銀 直管蛍光灯に含まれる 1 本あたり 10 mg 未満の水銀 小型蛍光灯, 直管蛍光灯以外のランプに含まれる水銀
カドミウム	高信頼を維持しなければならない電気接点への表面処理として使用するカドミウム
六価クロム	吸収冷凍庫における炭素鋼冷却装置の防錆剤としての六価クロム

表 7.5 オゾン層破壊物質詳細リスト

規制単位物質（群）	詳細物質	CAS No.
CFC 類	CFC-11	75-69-4
	CFC-12	75-71-8
	CFC-113	76-13-1
	CFC-114	76-14-2
	CFC-115	76-15-3
	CFC-13	75-72-9
	CFC-111	354-56-3
	CFC-112	76-12-0
	CFC-211	422-78-6
	CFC-212	3182-26-1
	CFC-213	134237-31-3
	CFC-214	29255-31-0
	CFC-215	1599-41-3
	CFC-216	661-97-2
CFC-217	422-86-6	
特定ハロン類	ハロン -1211	353-59-3
	ハロン -1301	75-63-8
	ハロン -2402	124-73-2
四塩化炭素		56-23-5
1,1,1- トリクロロエタン		71-55-6
プロモクロロメタン		74-97-5
臭化メチル		74-83-9
HBFC	ジブロモフルオロメタン	-
	ブロモジフルオロメタン	-
	プロモフルオロメタン	-
	テトラブロモフルオロエタン	-
	トリブロモジフルオロエタン	-
	ジブロモトリフルオロエタン	-
	ブロモテトラフルオロエタン	-
	トリプロモフルオロエタン	-
	ジブロモジフルオロエタン	-
	ブロモトリフルオロエタン	-
	ジブロモフルオロエタン	-
	ブロモジフルオロエタン	-
	プロモフルオロエタン	-
	ヘキサブロモフルオロプロパン	-
	ペンタブロモジフルオロプロパン	-
	テトラブロモトリフルオロプロパン	-
	トリプロモテトラフルオロプロパン	-
	ジブロモペンタフルオロプロパン	-
	ブロモヘキサフルオロプロパン	-
	ペンタブロモフルオロプロパン	-
	テトラブロモジフルオロプロパン	-
	トリブロモトリフルオロプロパン	-
	ジブロモテトラフルオロプロパン	-
	ブロモペンタフルオロプロパン	-
	テトラブロモフルオロプロパン	-
	トリブロモジフルオロプロパン	-
	ジブロモトリフルオロプロパン	-
	ブロモテトラフルオロプロパン	-
	トリプロモフルオロプロパン	-
	ジブロモジフルオロプロパン	-
	ブロモトリフルオロプロパン	-
ジブロモフルオロプロパン	-	
ブロモジフルオロプロパン	-	
プロモフルオロプロパン	-	
プロモクロロメタン	-	



表 7.6 特定アミン詳細リスト

規制単位物質（群）	詳細物質	CAS No.
特定アミン	4- アミノビフェニル	92-67-1
	ベンジジン	92-87-5
	4- クロロ -2- メチルアニリン	95-69-2
	2- ナフチルアミン	91-59-8
	o- アミノアゾトルエン	97-56-3
	5- ニトロ -o- トルイジン	99-55-8
	p- クロロアニリン	106-47-8
	2,4- ジアミノアニソール	615-05-4
	4,4'- メチレンジアニリン	101-77-9
	3,3'- ジクロロベンジジン	91-94-1
	3,3'- ジメトキシベンジジン	119-90-4
	3,3'- ジメチルベンジジン	119-93-7
	4,4'- ジアミノ -3,3'- ジメチルジフェニルメタン	838-88-0
	2- メトキシ -5- メチルアニリン	120-71-8
	3,3'- ジクロロ -4,4'- ジアミノジフェニルメタン	101-14-4
	4,4'- ジアミノジフェニルエーテル	101-80-4
	4,4'- ジアミノジフェニルスルフィド	139-65-1
	o- トルイジン	95-53-4
	2,4- トルエンジアミン	95-80-7
	2,4,5- トリメチルアニリン	137-17-7
	o- アニシジン	90-04-0
4- アミノアゾベンゼン	60-09-3	

### 7.3 FRAM の鉛フリー化の取組み

FRAM のグリーン化は、前項の指定有害物質規制のルールに従って、購入部材、製造時に使用する部材、含有物質の廃止を進めています。本項では特に指定有害物質の一つである鉛に関する当社の取組みを紹介します。

鉛は電子部品の接合材料として、鉛はんだ（例えば Sn63%-Pb37% のいわゆる共晶はんだ）という形で多くの部材に使われてきました。パッケージのリードなどにはんだメッキが代表的な用途です。さらに FRAM 固有の特徴として、強誘電体キャパシタを構成する材料（チタン酸ジルコン酸鉛：PbZrTiO<sub>3</sub>（PZT と略記））の中に鉛が含まれています。

その他の指定有害物質は、FRAM では初めから使われていないか、あるいは遅くとも 2005 年度末までに使用を取りやめる予定です。

次に、これらのグリーン化の取組みについてご紹介します。

なお、鉛の健康影響に関しては、米国の EPA（米国環境保護庁）や ATSDR（米国有害物質疾病登録局）の報告書などに詳しい記載があります（参考文献：\*4, \*5）。

#### ■ 鉛フリーパッケージ

パッケージには回路基板との接合方式が、リードタイプのものでボールタイプのものであります。

図 7.1 にリードタイプの一例（SOP パッケージ）を示します。これまでリード部分のはんだメッキには、鉛はんだ Sn90%-Pb10% が使われていました。この部材の鉛フリー化は既に完了していますので、お客様の要望があれば鉛フリーはんだをメッキしたパッケージをご提供できます。なお、当社標準の鉛フリーはんだ組成は Sn98%-Bi2% を用いています。

図 7.2 にボールタイプの一例（FBGA パッケージ）を示します。これまでののはんだボールの組成は Sn63%-Pb37% が使われていました。この部材についても鉛フリー化が完了しており、お客様のご要望があれば鉛フリーはんだボールを用いたパッケージをご提供できます。なお、当社標準のボールの組成は Sn96.5%-Ag3%-Cu0.5% を用いています。

標準の鉛フリーはんだは、当社がウイスカ、濡れ性、接合強度、コストを総合評価し、最良として推奨するものです。さらに、接合部のリード引張り強度、温度サイクル、落下試験、振動試験などを行い、従来はんだと同等の性能を検証しています。二次実装性についても、従来はんだや鉛フリーはんだを用いても問題ないことを確認しています。

代表的な表面実装型パッケージのラインナップは、当社の電子デバイス技術解説ウェブページ（参考文献：\*6）に示しています。

なお、FRAM 実装時の IR リフローなどの耐熱性保証温度は、最高温度を 250℃と規定しています。実装時にご配慮をお願いいたします。

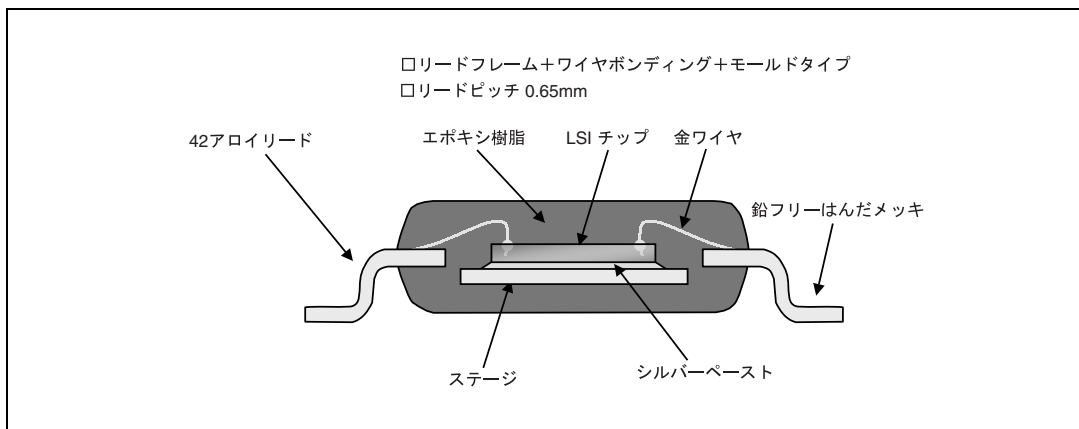


図 7.1 SOP パッケージの模式図

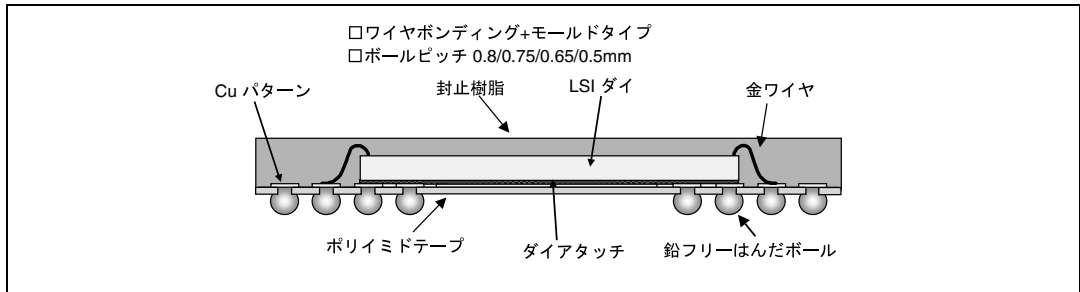


図 7.2 FBGA パッケージの模式図

■ 強誘電体キャパシタ

FRAM では、強誘電体キャパシタの中に鉛が含まれています。図 7.3 に FRAM の模式図を示します。上下の金属薄層（電極）で挟まれた厚さ 200 nm の薄層が強誘電体層です。鉛はこの層に PZT という酸化物の結晶の形で存在しています。図 7.4 に PZT 結晶の模式図を示します。

鉛の規制を定めている RoHS 指令では、PZT は電子セラミック部品として禁止物質から除外されています。それにならい、当社でも指定有害物質規制の除外対象としています。

FRAM デバイス中の鉛の濃度は製品によって異なりますが、現時点では最も大きな場合で 30 ppm です。この値は、私たちのまわりに存在する鉛の値と比べてどの程度なのでしょう？

鉛は地殻を構成している元素の一つです。その地殻（地表から約 16 km）中の各元素の濃度は F.W. Clarke (1924 年) らによって発表されており、クラーク数とよばれています。鉛のクラーク数は 13 ~ 15 ppm という値です（参考文献：\*7）。一方、住宅地や公園など私たちの身の回りの土壤に含まれている鉛の濃度は、自然レベルとして 15 ~ 30 ppm です（参考文献：\*8）。ですから、FRAM の鉛濃度は土壤に含まれる自然レベルの濃度とほぼ等しいといえます。日本では、土壤汚染浄化の基準とする鉛濃度を 150 ppm (mg/kg) と定めています（参考文献：\*9）。仮にすべての FRAM が廃棄されて土壤となったとしても基準値を超えることはありません。

動物や植物は、生育する過程で土壤中の鉛を取り込みます。したがって、自然から得られる食物は、それ自体がごく微量ですが鉛を含んでいます。米国の EPA が 1986 年に食品中の元素濃度を調査した報告を出しており、系統的に調査した報告としてよくまとまったものです（参考文献：\*10）。それによると、例えば、乳製品に含まれる鉛濃度は 3 ~ 83 ppm ( $\mu$ g/g)、穀物の鉛濃度は 2 ~ 136 ppm と報告されています。FRAM の鉛濃度は、これら食品に含まれる鉛濃度と同レベルです。

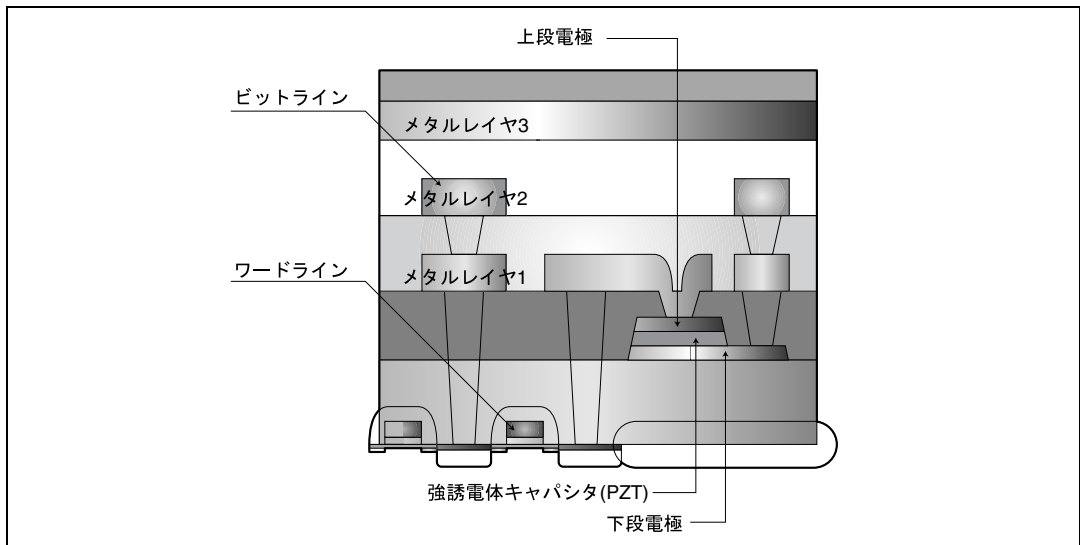


図 7.3 FRAM の模式図

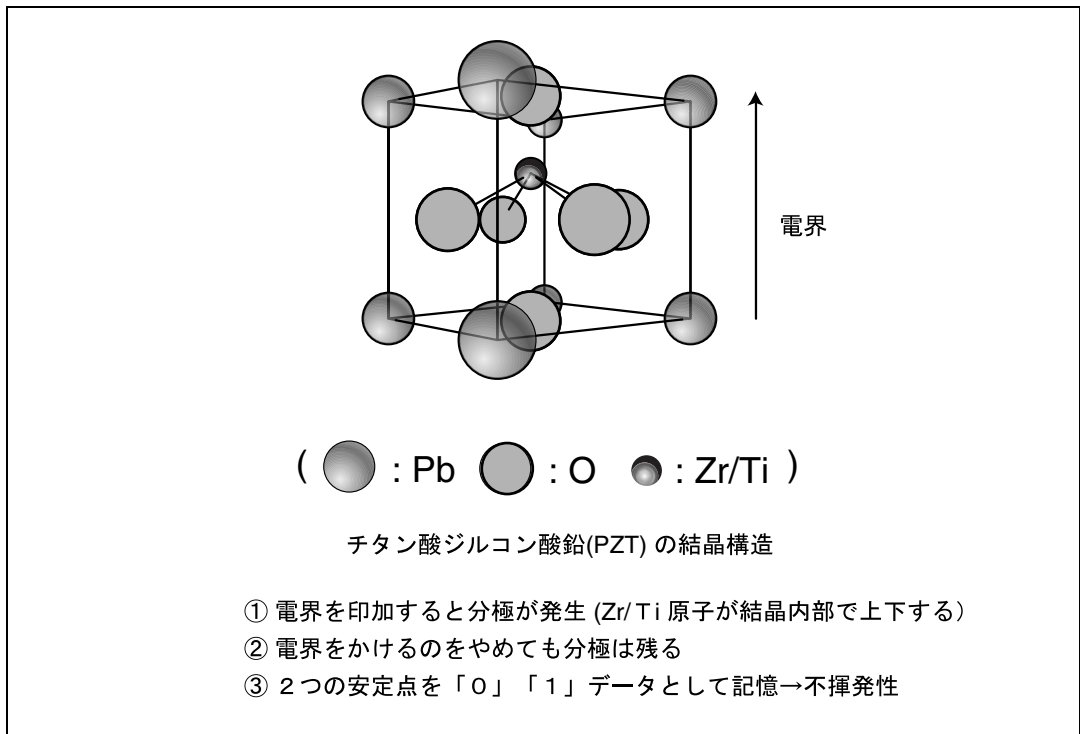


図 7.4 PZT 結晶の模式図

## 7.4 今後の取組み

これまでに述べたように、富士通グループでは、グループ全体の活動として指定の有害物質の使用と含有を禁止しています。パッケージに関しては、リードフレームやはんだボールに使用するはんだの鉛フリー化を完了しています。

強誘電体キャパシタに関しては、電子セラミック部品として RoHS 指令での規制除外となっています。また FRAM に含まれる鉛の濃度は、土壌に含まれる自然レベルの濃度とほぼ等しい値で、食品に含まれる鉛濃度と同レベルです。

しかし、今後 FRAM の普及が進むにつれ、FRAM デバイスの需要が増えることが予想されます。FRAM デバイスの廃棄にともなって、長期的に継続して鉛が拡散することは、環境負荷を増やすことにつながり好ましくありません。当社では環境負荷を低減するために、鉛フリーの強誘電体材料を用いて FRAM を製品化する計画があり、そのための研究・開発に取り組んでいます。

新しい強誘電体材料の選定にあたっては、統合化 LCA (ライフサイクルアセスメント) の手法を適用することを検討しています (参考文献: \*11)。人間の健康、生態系への影響、資源の枯渇による社会資産への影響などの環境影響を総合的に評価することによって、真に環境負荷の小さな製品を開発し、FRAM のグリーン化を進めていきます。

### 参考文献

- \*1: 化学物質の審査及び製造等の規制に関する法律（昭和48年制定）。  
原文は  
<http://www.safe.nite.go.jp/kasinn/genkou/kasinhou.html>  
を参照。
- \*2: Montreal Protocol (1987) オゾン層破壊物質の使用を禁止。  
原文は  
[http://www.unep.ch/ozone/Treaties\\_and\\_Ratification/2B\\_montreal%20protocol.asp](http://www.unep.ch/ozone/Treaties_and_Ratification/2B_montreal%20protocol.asp)  
を参照。
- \*3: RoHS (Restriction of the Use of Certain Hazardous Substances) 指令：電気電子機器に使用する有害物質の使用制限に関するEUの指令。2003年2月13日に発効し、施行開始は2006年7月1日。原文は  
[http://europa.eu.int/smartapi/cgi/sga\\_doc?smartapi!celexapi!prod!CELEXnumdoc&lg=EN&numdoc=32002L0095&model=guichett](http://europa.eu.int/smartapi/cgi/sga_doc?smartapi!celexapi!prod!CELEXnumdoc&lg=EN&numdoc=32002L0095&model=guichett)  
を参照。日本語訳は、Environment Update 増刊号、WHEE Handbook 5, 2003年3月、日本機械輸出組合 (JMC: Japan Machinery Center for Trade Invest) を参照。
- \*4: ATSDR - Agency for Toxic Substances and Disease Registry - U.S. Dept. of Health and Human Services Toxicological Profile for Lead  
<http://www.atsdr.cdc.gov/toxprofiles/tp13.html>
- \*5: 化学物質毒性ハンドブック (3), 編集: George D. Clayton, Florence E. Clayton, 翻訳: 内藤 裕史, 横手 規子, 丸善 (1999/12)。
- \*6: 鉛フリーパッケージ  
<http://edevise.fujitsu.com/jp/concept/technical/leadfree/4-7.html>
- \*7: F. W. Clarke: The Data of Geochemistry, 5th ed. U.S. Geological Survey Bulletin (1924).
- \*8: 「肥料中の重金属等の性質, 土壌中の濃度」, 内閣府食品安全委員会 肥料・飼料等専門調査会 (平成16年1月)。  
<http://www8.cao.go.jp/shokuhin/senmon/hisiryou/h-dai5/hisiryou5-sankou.pdf>  
 (「土壌汚染環境基準設定調査」, 環境庁 (昭和58年) を基にした二次資料)
- \*9: 土壌汚染対策法施行規則 (平成14年12月26日, 環境省令第29号)
- \*10: Air quality criteria for lead., EPA, 1986. Research Triangle Park, NC: US Environmental Protection Agency. Office of Research and Development. Office of Health and Environmental assessment. Environmental Criteria and Assessment Office. EPA 600/8-83-028F.
- \*11: N.Itsubo, M. Sakagami, T. Washida, K. Kokubu, and A. Inaba: International J. LCA 1 (2003) 1.  
日本語の解説は,  
<http://lcadb.jemai.or.jp/P0-11.htm>  
を参照。

MN05-00009-4a

---

**富士通半導体デバイス・MEMORY MANUAL**

FRAM ガイドブック

---


2005 年 5 月 第 4 版発行

発行 **富士通株式会社** 電子デバイス事業本部

編集 営業推進統括部 営業推進部

---





FUJITSU