



## ***TPLC - 138***

---

Modulo CPU Stand Alone - ETN Master Controller

**MANUALE UTENTE**  
MANTPLC138 - Rev. 8 - 30.Mag.2005

I dati contenuti in questa pubblicazione sono stati verificati accuratamente, tuttavia Tecnint HTE non si assume alcuna responsabilità per eventuali errori od omissioni. Tecnint HTE non si assume alcuna

responsabilità per l'uso delle informazioni qui contenute e dei dispositivi relativi. Tecnint HTE potrà apportare in qualunque momento e senza preavviso modifiche ai modelli descritti in questa pubblicazione per ragioni di natura tecnica o commerciale. Nessuna parte di questa pubblicazione può essere riprodotta in qualsiasi forma o mezzo elettronico o meccanico, per alcun uso, senza il permesso scritto di Tecnint HTE. Per ulteriori informazioni, il Cliente è pregato di rivolgersi alla sede Tecnint HTE.

Stampato in Italia / Printed in Italy

<b>Archivio</b>		
<b>Codice Documento</b>	<b>Revisione</b>	<b>Data</b>
MANTPLC138IT	8	30.05.2005
MANTPLC138IT	7	05.04.2005
MANTPLC138IT	6	21.01.2005
MANTPLC138IT	5	9.11.2004
MANTPLC138IT	4	4.11.2004
MANTPLC138IT	3	10.10.2004
MANTPLC138IT	2	23.03.2004
MANTPLC138IT	1	14.11.2003
MANTPLC138IT	0	06.05.2003
<b>Scheda</b>		
TPLC-138	PCBM0067.138C	
<b>Nome</b>	<b>Revisione Circuito Stampato</b>	
<b>Firme</b>		
Gti	Cgi	Pfr
<b>Redatto</b>	<b>Verificato</b>	<b>Approvato</b>
DOCUMENTO CON FIRMA ELETTRONICA - DOCUMENT WITH ELECTRONIC SIGNATURE		



Via della Tecnica 16/18 - 23875 Osnago (LC) - ITALY  
 PHONE +39 39 5969100 - FAX +39 39 5969124  
 E-mail: info@tecnint.it  
 E-mail: support@tecnint.it

# INDICE

---

<b>1.</b>	<b>VERIFICHE PRELIMINARI.....</b>	<b>8</b>
<b>2.</b>	<b>INTRODUZIONE .....</b>	<b>9</b>
<b>3.</b>	<b>INFORMAZIONI D'ORDINE.....</b>	<b>11</b>
<b>4.</b>	<b>DESCRIZIONE TECNICA.....</b>	<b>12</b>
4.1.	CARATTERISTICHE TECNICHE.....	12
4.1.1.	Modulo base .....	12
4.2.	Morsetteria .....	14
4.3.	ANALISI A BLOCCHI DEL MODULO .....	15
4.3.1.	Schema a blocchi.....	15
4.3.2.	DC/DC Converter.....	16
4.3.3.	Scheda ETX .....	16
4.3.4.	Interrupts .....	16
4.3.5.	Reset .....	16
4.3.6.	Seriali RS-232/422/485 .....	16
4.3.7.	Memorie.....	17
4.3.8.	Interfaccia PCI04 .....	17
4.3.9.	RTC.....	17
4.3.10.	Interfaccia ETN.....	17
4.3.11.	Interfaccia CAN .....	17
4.3.12.	Segnalatore acustico.....	17
4.3.13.	Ingressi digitali.....	18
4.3.14.	Uscite digitali.....	18
4.3.15.	Uscite digitali ausiliarie .....	18
4.4.	LAYOUT DEL MODULO .....	19
<b>5.</b>	<b>PONTICELLI, CONNETTORI, LED E FUSIBILI .....</b>	<b>21</b>
5.1.	INTRODUZIONE.....	21
5.2.	LAYOUT DEI PONTICELLI.....	23
5.3.	DESCRIZIONE PONTICELLI.....	25
5.3.1.	Introduzione.....	25
5.3.2.	Ponticelli presenti sul modulo .....	25
5.3.3.	Configurazione di fabbrica.....	27
5.3.4.	Configurazione risorse ISA .....	29
5.3.5.	Terminazione linee ETN .....	30
5.3.6.	Batteria .....	30
5.3.7.	Reset HW (P38) .....	31
5.3.8.	Watch dog control .....	31
5.3.9.	Tempo di Watch dog .....	32
5.3.10.	Configurazione canali seriali RS-232/422/485 .....	33
5.4.	LAYOUT DEI CONNETTORI .....	35
5.5.	PINOUT CONNETTORI.....	37
5.5.1.	Connettori del modulo.....	37
5.5.2.	Connettore di Alimentazione modulo .....	38
5.5.3.	Connettore ETN.....	38
5.5.4.	Connettori CAN BUS.....	39

5.5.5.	Connettore Ethernet .....	40
5.5.6.	Connettore USB1/USB2 .....	40
5.5.7.	Connettori Seriali RS-232/422/485 .....	41
5.5.8.	Connettore Floppy disk drive (slim).....	41
5.5.9.	Connettore porta parallela.....	42
5.5.10.	Connettore VGA.....	43
5.5.11.	Connettore IDE1/IDE2 .....	43
5.5.12.	Ingressi digitali.....	44
5.5.13.	Uscite digitali.....	44
5.5.14.	Interfaccia PC104.....	45
5.5.15.	ETX X1 – PCI bus, USB e AUDIO.....	46
5.5.16.	ETX X2 – ISA bus.....	47
5.5.17.	ETX X3–VGA,LCD, Video, COM1, COM2, LPT/Floppy, IrDA, Mouse, Keyboard.....	48
5.5.18.	ETX X4– IDE PORT, ETHERNET, MISCELLANEOUS .....	50
5.6.	LEDs .....	51
5.7.	FUSIBILI .....	53
<b>6.</b>	<b>INTERRUPTS .....</b>	<b>54</b>
<b>7.</b>	<b>RISORSE E INTERFACCE .....</b>	<b>55</b>
7.1.	INTRODUZIONE.....	55
7.2.	INTERFACCIA ETX.....	55
7.3.	RISORSE STANDARD PC.....	58
7.3.1.	MAPPA DI MEMORIA.....	58
7.3.2.	MAPPA I/O.....	59
7.4.	RISORSE INTERNE NON STANDARD .....	60
7.4.1.	DESCRIZIONE REGISTRI.....	60
7.5.	MEMORIA STATICA.....	67
7.5.1.	Introduzione.....	67
7.6.	INTERFACCIA CAN BUS .....	68
7.6.1.	Introduzione.....	68
7.6.2.	Cavo CAN.....	68
7.7.	INTERFACCIA ETN.....	69
7.7.1.	Introduzione.....	69
7.7.2.	Configurazioni preliminari.....	69
7.7.3.	Documenti di riferimento.....	69
7.7.4.	Caratteristiche di funzionamento del modulo .....	70
7.7.5.	Struttura del record di scambio.....	80
7.7.6.	Flusso di gestione ETN a polling .....	81
7.8.	USCITE DIGITALI .....	82
7.9.	INGRESSI DIGITALI .....	82
7.10.	SOSTITUZIONE BATTERIA.....	82
<b>8.</b>	<b>APPENDICI.....</b>	<b>83</b>
8.1.	Cavi di collegamento seriale .....	83
8.1.1.	Cavo RS485 .....	83
8.1.2.	Cavo NULL modem RS232.....	84
8.1.3.	Cavo RS422 .....	85
8.2.	Interfaccia Hard Disk .....	86
8.3.	Interfaccia Floppy drive .....	86
8.3.1.	PCBM0067.138A.....	86
8.3.2.	PCBM0067.138B.....	86
8.4.	Gestione del segnale di direzione RS485 .....	87
8.5.	Utilizzo di interrupt in modalità ISA.....	87
8.6.	Interrupt da ingressi digitali .....	87

---

8.7.	Tabelle velocità ETN .....	88
8.8.	Tabelle velocità CAN.....	89
8.9.	Connessioni di ingresso ed uscita digitali .....	90
8.9.1.	<i>Collegamento per le uscite digitali.....</i>	<i>91</i>
8.9.2.	<i>Collegamenti per gli ingressi digitali.....</i>	<i>92</i>
8.10.	Tipo di morsetti per alimentazione e Digital I/O.....	93
8.11.	ERRATA.....	94
8.12.	PCBM0067.138A.....	94
8.13.	PCBM0067.138B .....	94
<b>9.</b>	<b>CERTIFICAZIONI.....</b>	<b>95</b>

# INDICE DELLE TABELLE

TABELLA 4-1: CARATTERISTICHE TECNICHE MODULO BASE .....	14
TABELLA 5-1: PONTICELLI PRESENTI SUL MODULO .....	25
TABELLA 5-2: PONTICELLI RESISTIVI PRESENTI SUL MODULO .....	26
TABELLA 5-3: CONFIGURAZIONE DI FABBRICA PONTICELLI.....	27
TABELLA 5-4: CONFIGURAZIONE DI FABBRICA PONTICELLI RESISTIVI.....	28
TABELLA 5-5: ASSEGNAZIONE LINEA DI IRQ.....	29
TABELLA 5-6: ASSEGNAZIONE INDIRIZZO DI BASE PER LE RISORSE DI I/O.....	29
TABELLA 5-7 : PONTICELLI P6-P7 .....	30
TABELLA 5-8 : CONFIGURAZIONE P27 .....	30
TABELLA 5-9 : CONFIGURAZIONE P38 .....	31
TABELLA 5-10 : CONFIGURAZIONE P40 .....	31
TABELLA 5-11 : CONFIGURAZIONE P42 .....	31
TABELLA 5-12 : CONFIGURAZIONE TEMPI DI WATCH DOG.....	32
TABELLA 5-13: CONFIGURAZIONE CANALE SERIALE COM1 .....	33
TABELLA 5-14: CONFIGURAZIONE CANALE SERIALE COM2 .....	33
TABELLA 5-15 : PONTICELLI DI TERMINAZIONE RS485/RS422.....	33
TABELLA 5-16 : PONTICELLI DI SELEZIONE DRIVER RS485/RS422 PER COM1 .....	34
TABELLA 5-17 : PONTICELLI DI SELEZIONE DRIVER RS485/RS422 PER COM2 .....	34
TABELLA 5-18: ELENCO CONNETTORI.....	37
TABELLA 5-19: PINOUT J30 - ALIMENTAZIONE .....	38
TABELLA 5-20: PINOUT J9 - ETN .....	38
TABELLA 5-21: PINOUT J7,J8 - CAN.....	39
TABELLA 5-22: PINOUT J6 - ETHERNET .....	40
TABELLA 5-23: PINOUT J1 -USB1/2 .....	40
TABELLA 5-24: PINOUT J20-J21, PORTE SERIALIALI.....	41
TABELLA 5-25: PINOUT J31 FLOPPY DISK DRIVE.....	41
TABELLA 5-26: PINOUT J15 - LPT.....	42
TABELLA 5-27: PINOUT J22 -VGA.....	43
TABELLA 5-28: PINOUT J11,J26 -IDE1,IDE2 .....	43
TABELLA 5-29: PINOUT J2,J3 - DIGITAL INPUTS.....	44
TABELLA 5-30: PINOUT J5 - DIGITAL OUTPUTS .....	44
TABELLA 5-31: PINOUT J4 - DIGITAL OUTPUTS .....	44
TABELLA 5-32: J12,J13 CONNETTORI PER L'INTERFACCIA CON IL BUS PC104 .....	45
TABELLA 5-33: CONNETTORE J27 - ETX X1, BUS PCI, AUDIO E USB.....	46
TABELLA 5-34: CONNETTORE J25 - ETX X2, BUS ISA .....	47
TABELLA 5-35: CONNETTORE J28 - ETX X3, LVDS/VGA.....	48
TABELLA 5-36: CONNETTORE J28 - ETX X3 ,FLOPPY,SERIALI, MOUSE, TASTIERA.....	49
TABELLA 5-37: CONNETTORE J24- ETX X4, IDE, ETHERNET E SEGNALI VARI.....	50
TABELLA 5-38: SIGNIFICATO LED PRESENTI SUL MODULO.....	52
TABELLA 5-39: SIGNIFICATO FUSIBILI PRESENTI SUL MODULO.....	53
TABELLA 6-1: MAPPA DI IRQ STANDARD ISA PER UNA ARCHITETTURA PC.....	54
TABELLA 7-1: MAPPA DI MEMORIA STANDARD PER UNA ARCHITETTURA PC.....	58
TABELLA 7-2: MAPPA DI I/O STANDARD PER UNA ARCHITETTURA PC.....	59
TABELLA 7-3: STRUTTURA DEL REGISTRO DI INPUT DIGITALI .....	61
TABELLA 7-4: STRUTTURA DEL REGISTRO DI OUTPUT DIGITALI .....	61
TABELLA 7-5: STRUTTURA DEL REGISTRO DI STATO SCHEDA.....	62
TABELLA 7-6: STRUTTURA DEL REGISTRO DI STATO SCHEDA.....	63
TABELLA 7-7: STRUTTURA DEL REGISTRO DI SELEZIONE PAGINA SRAM.....	64
TABELLA 7-8: STRUTTURA DEL REGISTRO DI MASCHERA INTERRUPT.....	65
TABELLA 7-9: STRUTTURA DEL REGISTRO DI STATO INTERRUPT .....	65
TABELLA 7-10: STRUTTURA DEL REGISTRO DI CONTROLLO CAN .....	66
TABELLA 7-11: LUNGHEZZA MASSIMA CAVO CAN .....	68
TABELLA 7-12: MAPPA DI MEMORIA DEI REGISTRI INTERNI NELLO SPAZIO DI I/O ISA.....	72
TABELLA 7-13: STRUTTURA DEL REGISTRO ADDRESS LSB MEMORIA ETN .....	73
TABELLA 7-14: STRUTTURA DEL REGISTRO ADDRESS MSB MEMORIA ETN .....	73
TABELLA 7-15: STRUTTURA DEL REGISTRO DI CONFIGURAZIONE STANDARD .....	74

TABELLA 7-16: STRUTTURA DEL REGISTRO DI CONFIGURAZIONE ESTESO .....	76
TABELLA 7-17: SELEZIONE DELLA VELOCITÀ DI TRASMISSIONE SUL BUS ETN .....	77
TABELLA 7-18: TRANSAZIONI/SECONDO TRA IL MODULO ETN ED I VARI MODULI SLAVE .....	78
TABELLA 7-19: SELEZIONE MODALITÀ RINFRESCO AUTOMATICO .....	79
TABELLA 7-20: STRUTTURA DI UN RECORD DI TRANSAZIONE .....	80
TABELLA 7-21: SELEZIONE DELLA LINEA DI TRASMISSIONE SU BYTE 6 (ATTRIBUTI) DEL RECORD ETN .....	80
TABELLA 8-1: TABELLA TEMPI DI TRASFERIMENTO SINGOLO RECORD ETN PER BAUD-RATE .....	88
TABELLA 8-2: TABELLA DI TEMPI MASSIMI DI TRASFERIMENTO RECORD ETN .....	88
TABELLA 8-3: TABELLA TEMPI DI TRASFERIMENTO DI MESSAGGI CAN .....	89

## INDICE DELLE FIGURE

---

FIGURA 4-1: SCHEMA A BLOCCHI DEL MODULO .....	15
FIGURA 4-2: LAYOUT MODULO LATO COMPONENTI .....	19
FIGURA 4-3: LAYOUT MODULO LATO SALDATURE .....	20
FIGURA 5-1: LAYOUT LATO COMPONENTI DI CONNETTORI, PONTICELLI, LED E FUSIBILI.....	21
FIGURA 5-2: LAYOUT LATO SALDATURE DI CONNETTORI, PONTICELLI, LED E FUSIBILI .....	22
FIGURA 5-3: LAYOUT PONTICELLI LATO COMPONENTI .....	23
FIGURA 5-4: LAYOUT PONTICELLI LATO SALDATURE.....	24
FIGURA 5-5: LAYOUT CONNETTORI LATO COMPONENTI .....	35
FIGURA 5-6: LAYOUT CONNETTORI LATO SALDATURE .....	36
FIGURA 5-7: LAYOUT CONNETTORE DI ALIMENTAZIONE .....	38
FIGURA 8-1: LAYOUT SEGNALI I/O .....	90
FIGURA 8-2: COLLEGAMENTO DEL CARICO AD UNA USCITA DIGITALE.....	91
FIGURA 8-3: COLLEGAMENTO DI UN INGRESSO DIGITALE PNP (COMUNE GND).....	92
FIGURA 8-4: COLLEGAMENTO DI UN INGRESSO DIGITALE NPN (COMUNE VCC) .....	92
FIGURA 8-5: TIPO DI MORSETTO PER I/O .....	93
FIGURA 8-6: DIMENSIONI MECCANICHE MORSETTI.....	93
FIGURA 9-1: RISULTATI DEI TEST DI CERTIFICAZIONE .....	95

## 1. VERIFICHE PRELIMINARI

Operazioni da effettuare prima dell'utilizzo del modulo:

- Verificare che l'imballaggio del modulo non sia danneggiato. In caso contrario, aprire il contenitore ed ispezionare il contenuto in presenza del corriere.
- Conservare l'imballaggio per eventuali trasporti futuri.
- Sempre subito dopo l'apertura ispezionare visivamente il modulo e controllare che il circuito stampato, i connettori frontali e tutti i componenti siano correttamente installati e non danneggiati durante il trasporto.
- Leggere attentamente il presente manuale.

**Solo quando tutti i punti precedenti siano soddisfatti è possibile procedere all'utilizzo del modulo.**



## 2. INTRODUZIONE

Il TPLC-138 è un nuovo modulo CPU basato su architettura PC Intel x86.

La scheda è composta da due parti, un carrier, ed una scheda CPU in formato ETX.

Sul carrier è alloggiata la sezione di alimentazione, i connettori di collegamento ed espansione, ed un insieme di periferiche (ETN master, CAN controller, Digital I/O e RAM tamponata). La CPU in formato ETX alloggia il processore, la memoria RAM di lavoro ed il chip set per il controllo delle periferiche standard PC (Real time clock, Ethernet, 2 seriali, porta parallela, floppy, IDE controller, Video controller, tastiera e mouse).

Questa architettura permette di scalare la potenza della CPU a partire da un modello base basato su CPU National GEODE GX1 da 266MHz fino a CPU low power EDEN a 800Mhz. Il limite di potenza della CPU ETX utilizzabile è determinato dalla potenza dell'alimentatore e dalla necessità di utilizzare CPU che non richiedono ventole di raffreddamento.

Il modulo risulta disponibile in una versione base alla quale è possibile aggiungere ulteriori interfacce opzionali.

Le caratteristiche principali del modulo base sono:

- Stadio di conversione DC/DC per alimentazione del modulo a +24V c.c.
- Carrier per CPU x86 in formato standard ETX
- Circuito di reset
- Memoria di tipo SRAM da 512 Kbytes con batteria per backup (con bit di segnalazione batteria scarica leggibile via SW)
- Interfaccia ETN Master
- Can controller 82527 Intel, clock 16MHz
- Una uscita Fast Ethernet 10/100Mbit
- 2 linee seriali: RS-232/422/485 fino a 38400 baud
- Uscita video VGA standard
- Due uscite USB
- Ingresso mouse PS/2
- Ingresso tastiera standard PC
- Interrupt ISA configurabile
- Porta I/O ISA configurabile
- 8 uscite digitali optoisolate
- 8 ingressi digitali optoisolati
- 8 uscite opzionali interne TTL non optoisolate
- Due connettori IDE 44pin passo 2mm (standard laptop)
- Un connettore floppy standard
- Un connettore porta parallela standard
- Un Connettore di espansione PC/104

L'interfaccia PC/104 disponibile permette di aggiungere schede opzionali standard.

Le schede TECNINT disponibili opzionalmente sono:

- TSN-104/3AX : interfaccia per controllo assi su scheda PC/104, controlla fino a tre assi di diverso tipo, permette la connessione ad Encoder assoluti o incrementali, uscite analogiche in tensione e in frequenza per il comando di azionamenti stepper o PWM; comprende 18 ingressi digitali e 12 uscite digitali PNP.
- Scheda profibus master TSN151PM/PC104
- Scheda ETN master TSN104

Le dimensioni del modulo sono di 250x130 mm.

Il montaggio meccanico può essere effettuato sia su barra DIN mediante apposito guscio, sia su pannello mediante appositi distanziali.

**Il presente manuale è valido per tutte le versioni del modulo TPLC-138, ad esclusione della scheda ETX, che può essere anche di tipo diverso.**

### 3. INFORMAZIONI D'ORDINE

Data la flessibilità di configurazione del prodotto, la seguente tabella riporta la spiegazione del codice di ordine, si prega di contattare gli uffici commerciali per ottenere il codice richiesto .

<b>Configurazione del codice di Ordine</b>	
<b>TPL138</b> <sub>1</sub> <sub>2</sub> <sub>3</sub> <sub>4</sub> <sub>5</sub> <sub>6</sub> <sub>7</sub>	
Campo	Descrizione
X <sub>1</sub>	Definisce il contenitore metallico: Full (per contenere il Floppy e/o il CD driver) Standard
X <sub>2</sub>	Definisce il tipo della scheda base (Motherboard) Full (completa con i dispositivi di I/O aggiunti : CAN bus , ETN master, I/O.....) PC (solo le uscite per standard PC )
X <sub>3</sub>	ETX CPU: Geode 300Mhz, Celeron 400Mhz, alter a richiesta ....
X <sub>4</sub>	DRAM (Processor dynamic ram): 128MB, 256MB
X <sub>5</sub>	Compact flash(per configurazioni senza hard disk): None, 32MB to 1GB
X <sub>6</sub>	Memoria di massa : None, Floppy, Hard Disk, CD-Rom, Compact flash in qualunque configurazione
X <sub>7</sub>	Riservato

## 4. DESCRIZIONE TECNICA

### 4.1. CARATTERISTICHE TECNICHE

#### 4.1.1. Modulo base

Alimentazione	<ul style="list-style-type: none"> <li>• +24 Volt c.c. nominali <math>\pm 25\%</math></li> <li>• 500 mA a +24V</li> <li>• Protezione con fusibile autoripristinabile da 2.5 A</li> </ul>
CPU	<ul style="list-style-type: none"> <li>• Scheda ETX</li> </ul>
Memoria	<ul style="list-style-type: none"> <li>• SRAM : size 512Kbyte con batteria per backup</li> <li>• Modulo SO-DIMM on board scheda ETX, standard 128Mbyte, tagli maggiori a richiesta.</li> <li>• Opzione Compact flash su scheda ETX se equipaggiata con processori GEODE</li> </ul>
Interfaccia ETN master a 32 bit	<ul style="list-style-type: none"> <li>• Baud rate selezionabile da 97KHz a 3MHz</li> <li>• 2 linee RS485 optoisolate a 750V</li> </ul>
Interfacce seriali	<ul style="list-style-type: none"> <li>• Due interfacce seriali RS-232 / RS 422 / RS-485 fino a 38400 baud</li> <li>• Una interfaccia CAN fino ad 1Mbit</li> </ul>
RTC	<ul style="list-style-type: none"> <li>• Backup con batteria(la stessa della SRAM)</li> </ul>
Sorgenti di Interrupts	<ul style="list-style-type: none"> <li>• Ethernet controller (ETX)</li> <li>• 2 Canali seriali RS-232/422/485 (ETX)</li> <li>• Interfaccia ETN Master (Scheda base)</li> <li>• Interfaccia CAN (Scheda base)</li> <li>• Protezione uscite digitali (Scheda base)</li> <li>• Ingressi digitali</li> </ul>
varie	<ul style="list-style-type: none"> <li>• segnalatore acustico opzionale</li> </ul>
Uscite digitali	<ul style="list-style-type: none"> <li>• 8 Uscite digitali opzionali a bordo scheda</li> </ul>

	<ul style="list-style-type: none"> <li>• Alimentazione indipendente da morsetto, protetta da inversione polarità</li> <li>• Protezione da corto circuito e sovra temperatura</li> <li>• Canali optoisolati fino a 1,5KVrms AC/minuto</li> <li>• Uscite a transistor a 24V <math>\pm</math> 25%, 500 mA max./canale</li> <li>• 8 Led di stato (uno per linea)</li> <li>• Uscite in sicurezza al reset</li> <li>• Frequenza massima di lavoro 5KHz</li> </ul>
Ingressi digitali	<ul style="list-style-type: none"> <li>• 8 Ingressi digitali opzionali a bordo scheda, due comuni, PNP o NPN (+24V o GND).</li> <li>• Canali optoisolati fino a 1,5KVrms AC/minuto</li> <li>• <math>I_{IN} \leq 6</math> mA @ 24V</li> <li>• Stato OFF: <math>V_{IN} &lt; 13V</math>, <math>I_{IN} &lt; 2.5mA</math></li> <li>• Stato ON: <math>V_{IN} &gt; 15V</math>, <math>I_{IN} &gt; 3mA</math></li> <li>• Filtro RC 5mS</li> <li>• 8 Led di stato (uno per linea)</li> <li>• Frequenza massima di lavoro 200Hz con filtro RC</li> <li>• Frequenza massima di lavoro 15KHz senza filtro RC</li> </ul>
Connettori	<ul style="list-style-type: none"> <li>• 2 connettori RJ45 per linea CAN</li> <li>• 1 connettore RJ45 per linea Ethernet</li> <li>• 4 morsetti Phoenix per alimentazione</li> <li>• 1 connettore a vaschetta maschio per ETN</li> <li>• 2 connettori a vaschetta maschi per linee seriali</li> <li>• 1 connettori a vaschetta femmina per VGA</li> <li>• 1 connettore USB doppio</li> <li>• 10 morsetti Phoenix per uscite digitali</li> <li>• 10 morsetti Phoenix per ingressi digitali</li> <li>• 1 connettore mini DIN per tastiera standard PC</li> <li>• 1 connettore mini DIN per mouse standard PS/2</li> <li>• 1 connettore 10 poli per uscite digitali TTL</li> <li>• 2 connettori IDE standard da 44pin</li> </ul>

LED	<ul style="list-style-type: none"> <li>• 3 Led di stato ethernet</li> <li>• 8 Led verdi segnalazione stato ingressi</li> <li>• 8 Led rossi segnalazione stato uscite optoisolate</li> <li>• 8 Led rossi segnalazione stato uscite TTL (opzionali)</li> <li>• 1 led stato alimentazione</li> <li>• 2 led stato ETX</li> </ul>
Reset	<ul style="list-style-type: none"> <li>• Al power-up, oppure manualmente con pulsante esterno</li> </ul>
Temperatura di esercizio	<ul style="list-style-type: none"> <li>• da 0°C a 55°C.</li> </ul>
Temperatura di immagazzinamento	<ul style="list-style-type: none"> <li>• da -20°C a 85°C.</li> </ul>
Umidità	<ul style="list-style-type: none"> <li>• dal 10 al 90 % senza condensa.</li> </ul>
Dimensioni	<ul style="list-style-type: none"> <li>• 250 x 130 mm circa.</li> </ul>
Montaggio meccanico	<ul style="list-style-type: none"> <li>• Su barra DIN con apposito guscio</li> <li>• Su pannello mediante appositi distanziali</li> </ul>

Tabella 4-1: Caratteristiche tecniche modulo base

## 4.2. Morsetteria

### **Normalmente la scheda è fornita senza morsetti e connettori**

Per l'alimentazione ed i segnali digitali di ingresso e uscita vanno utilizzati morsetti tipo PHENIX CONTACT COMBICON MSTB 2,5/ n-ST-5,08 (n=numero poli, passo 5.08mm) o equivalenti (STELVIO, OMEGA).

### 4.3. ANALISI A BLOCCHI DEL MODULO

#### 4.3.1. Schema a blocchi

In questo capitolo viene resa una sommaria descrizione a blocchi del modulo.

In figura è riportato lo schema a blocchi semplificato. I blocchi contrassegnati con un asterisco corrispondono alle parti opzionali del modulo.

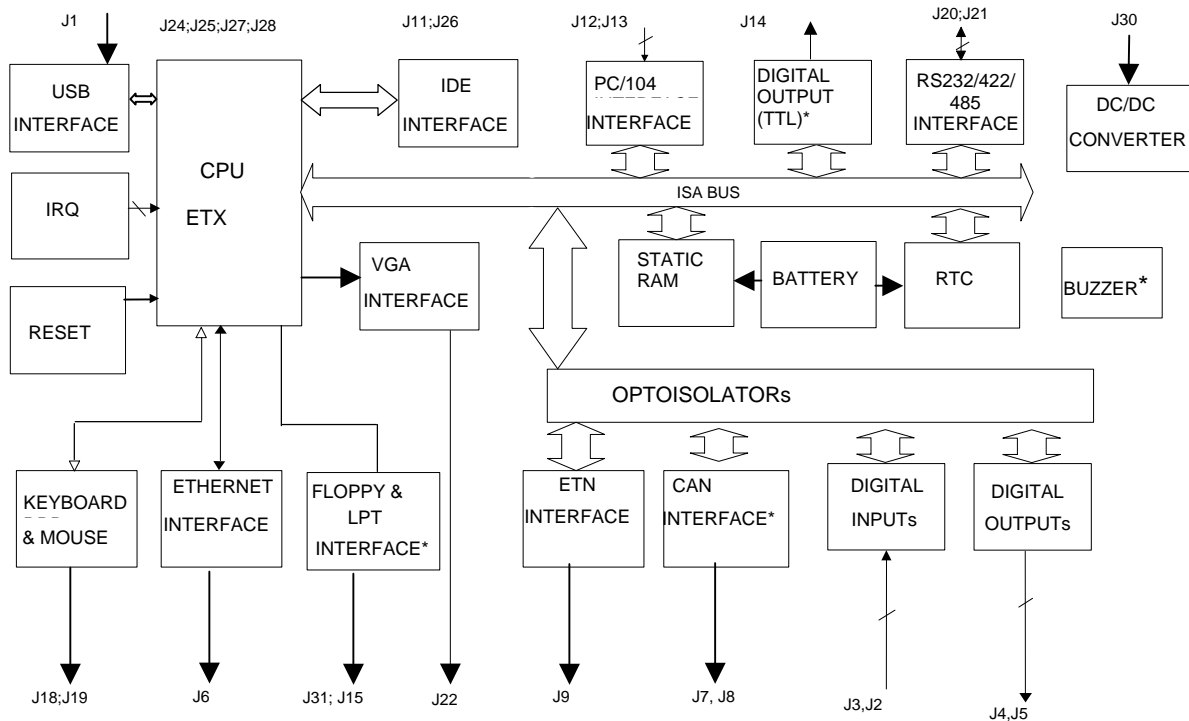


Figura 4-1: Schema a blocchi del modulo

#### **4.3.2. DC/DC Converter**

Il blocco provvede all'alimentazione del modulo a partire da una tensione fornita sui morsetti J30 di +24V continui.

Le tensioni generate dal blocco sono di +5V isolati per le alimentazioni della sezione logica della scheda e del modulo ETX, il quale provvede a generare internamente la tensione di 3.3V necessaria al suo funzionamento.

Le interfacce ETN Master e CAN sono ulteriormente isolate dalla tensione +5V interna da propri DC/DC converter.

#### **4.3.3. Scheda ETX**

Il modulo TPLC-138 utilizza una scheda ETX come controllore del sistema.

ETX è un formato standardizzato per moduli PC x86 proposto originariamente da JUMPtec (KONTRON) ed attualmente supportato da molti costruttori (ADVANTECH, ARBOR).

Per maggiori dettagli sul formato ETX si rimanda alle specifiche tecniche JUMPtec: "ETX COMPONENT SBC™ Specificatio V2.6".

#### **4.3.4. Interrupts**

Interrupt possono essere generati sia a bordo della scheda ETX che da parte delle risorse esterne o da parte delle schede add-on sul bus PC/104. Per maggiori dettagli si rimanda ai paragrafi specifici.

#### **4.3.5. Reset**

La logica di Reset presente a bordo scheda provvede al Reset del modulo al power-up. La scheda ETX dispone internamente di una propria logica di reset e consente di effettuare un reset HW tramite un pulsante collegabile al connettore P38 o tramite watch dog.

#### **4.3.6. Seriali RS-232/422/485**

I due canali seriali RS-232/422/485 sono disponibili sui connettori J20-J21 e sono due porte standard PC (COM1 e COM2), localizzate a bordo della scheda ETX. Per ciascuno dei due canali risulta possibile scegliere il tipo di standard che si desidera utilizzare, attraverso la configurazione di appositi ponticelli.



#### 4.3.7. Memorie

Il modulo dispone di una memoria di tipo RAM Statico da 512Kbyte provvista di batteria di backup che garantisce l'alimentazione dei chips in caso di perdita dei 24V di alimentazione del modulo.

La memoria è mappata come risorsa nello spazio di memoria ISA ed è visibile a blocchi da 32Kbytes, selezionabili attraverso un registro di I/O, con parallelismo a 8bit.

A bordo della scheda ETX è possibile utilizzare moduli RAM SO-DIMM standard. La dotazione tipica di RAM è di 128Mbyte.

#### 4.3.8. Interfaccia PC104

La scheda dispone di connettori di espansione per schede di tipo PC/104. L'alloggiamento meccanico con coperchio inserito è previsto per alloggiare fino a due schede PC104.

#### 4.3.9. RTC

Il circuito di Real Time Clock è del tipo standard PC ed è a bordo della scheda ETX. La batteria di backup è la stessa utilizzata per mantenere i dati nella RAM statica.

#### 4.3.10. Interfaccia ETN

A bordo del modulo è presente l'interfaccia ETN Master. I segnali ETN sono disponibili sul connettore a vaschetta J9.

Per ulteriori informazioni riguardanti il sistema ETN riferirsi alla seguenti pubblicazioni Tecmint HTE:

- Il sistema ETN
- Introduzione al sistema ETN (app. note #2)
- Calcolo della banda passante di un sistema ETN (app. note #3)
- La topologia del sistema ETN (app. note #4)

#### 4.3.11. Interfaccia CAN

Il modulo prevede in opzione l'interfaccia CAN con un controllore Intel 82527, disponibile sui connettori J7 e J8. I due connettori permettono un semplice cablaggio ad una rete CAN senza necessità di cavi a T ed il loro pin-out è quello consigliato dallo standard CANopen.

#### 4.3.12. Segnalatore acustico

Il modulo prevede in opzione un segnalatore acustico pilotato dalla scheda ETX come uscita standard altoparlante PC.

#### 4.3.13. Ingressi digitali

Il modulo dispone di 8 ingressi digitali.

La soglia di commutazione degli ingressi è fissata a circa 13V, la corrente assorbita da ogni ingresso è di 6 mA @ 24V e la massima tensione di ingresso è di 30V.

Quando una generica linea di ingresso è attiva, il valore del bit corrispondente del registro di ingresso è 1.

Lo stadio di ingresso è bidirezionale, quindi è possibile effettuare la selezione di segnali attivi a livello alto/basso(NPN/PNP) semplicemente collegando al comune (C1, C2) la massa oppure il +24V.

Si ricorda al proposito che il segnale indicato con C1 sulla serigrafia (J3 Pin 5) è relativo agli ingressi 1÷4, mentre il segnale C2 (J2 Pin 5) è relativo agli ingressi 5÷8.

È possibile applicare le due configurazioni sullo stesso TPLC-138 in quanto i canali di ingresso sono indipendenti tra loro a gruppi di quattro.

Sono presenti inoltre 8 Led di stato (uno per linea).

Le prime quattro linee digitali possono generare un interrupt sul fronte di salita. E' possibile abilitare la generazione di interrupt sul fronte di salita del solo ingresso 1, oppure sul fronte di salita presente su uno qualsiasi degli ingressi 1,2,3 e 4, in modo indiscriminato.

**La frequenza massima di lavoro è tipicamente di circa 200Hz, a causa di un filtro RC antidisturbo. La frequenza tipica di lavoro senza filtro è di 10..20KHz .**

#### 4.3.14. Uscite digitali

Il modulo ha a bordo 8 uscite digitali, che devono essere alimentate a parte. Al reset le uscite sono in sicurezza (nessuna corrente circolante nel carico).

L'alimentazione è a +24V c.c. (con una tolleranza massima del +/-25%) e viene fornita attraverso il connettore J5 ( Pin 1 e 2 morsetto a 5 poli maschio). L'alimentazione è protetta dall'inversione di polarità.

Le uscite sono optoisolate fino a 1,5KVrms AC/minuto, sono a transistor +24V + 25% (18V..30V), 500 mA max./canale e sono protette da corto circuito e sovra temperatura.

Sono presenti inoltre 8 Led di stato (uno per linea).

**La frequenza massima di lavoro è tipicamente di 5KHz.**

#### 4.3.15. Uscite digitali ausiliarie

Il modulo dispone, opzionalmente, di 8 uscite TTL digitali non optoisolate. Al reset le uscite sono portate al livello 0.

Queste uscite sono ricavate da una porta del CAN controller 82527 e sono pertanto disponibili, opzionalmente, solo sul prodotto dotato della funzione CAN.

### 4.4. LAYOUT DEL MODULO

Nelle successive figure è riportato il layout lato componenti e lato saldature del modulo.

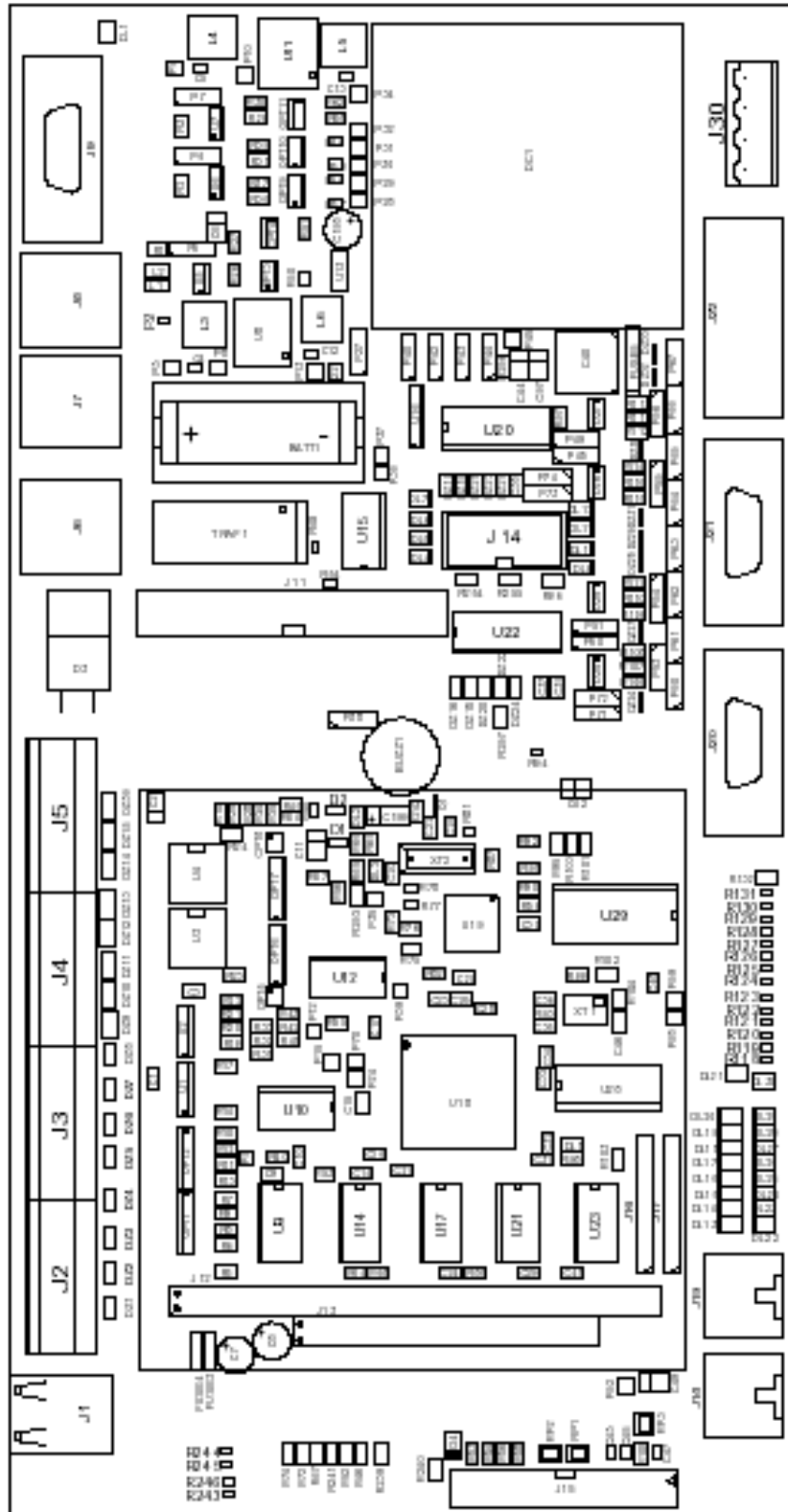


Figura 4-2: Layout modulo lato componenti

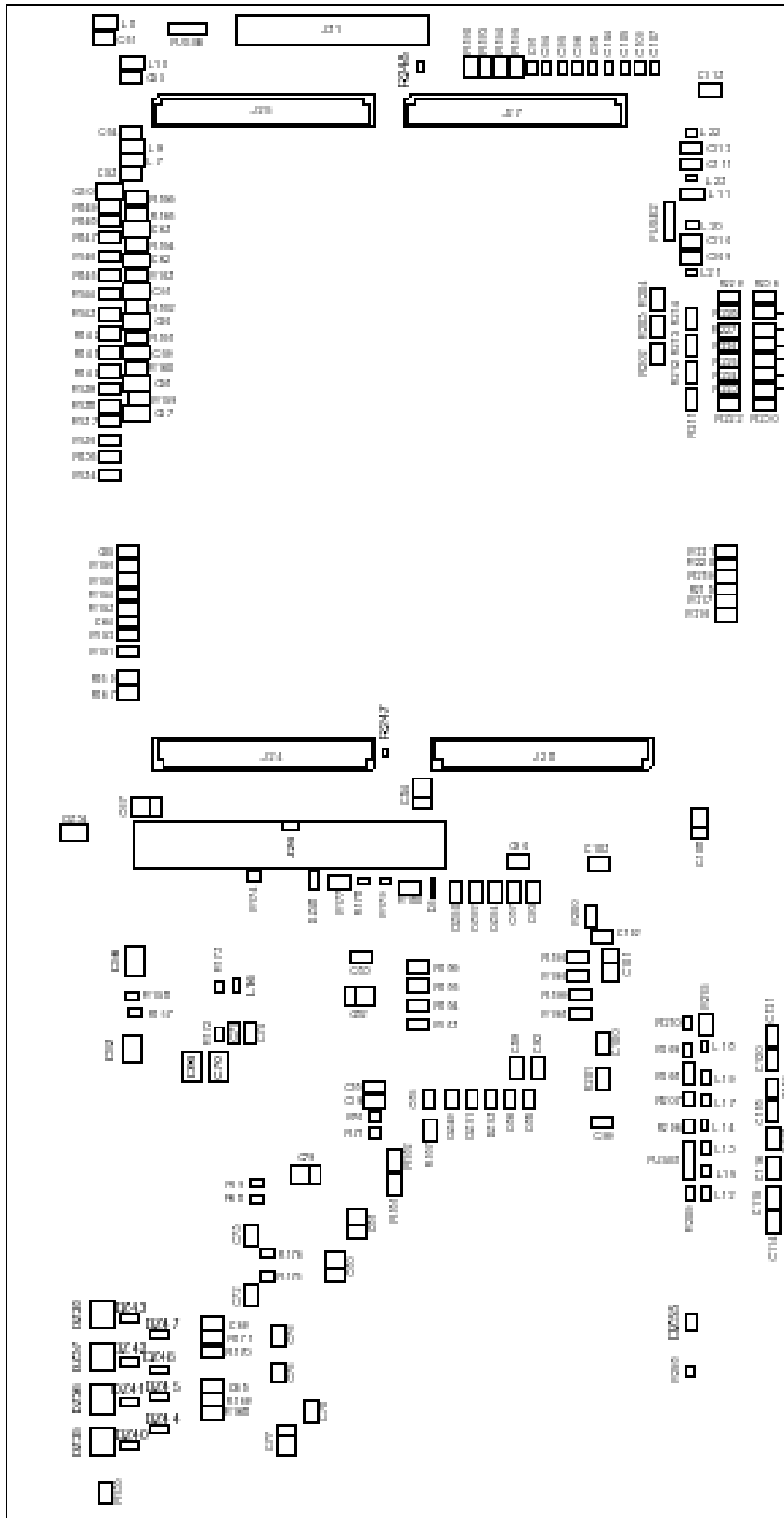


Figura 4-3: Layout modulo lato saldature

## 5. PONTICELLI, CONNETTORI, LED E FUSIBILI

### 5.1. INTRODUZIONE

Nella seguente figura viene riportato il Layout lato componenti di connettori, ponticelli, Led e fusibili presenti a bordo scheda.

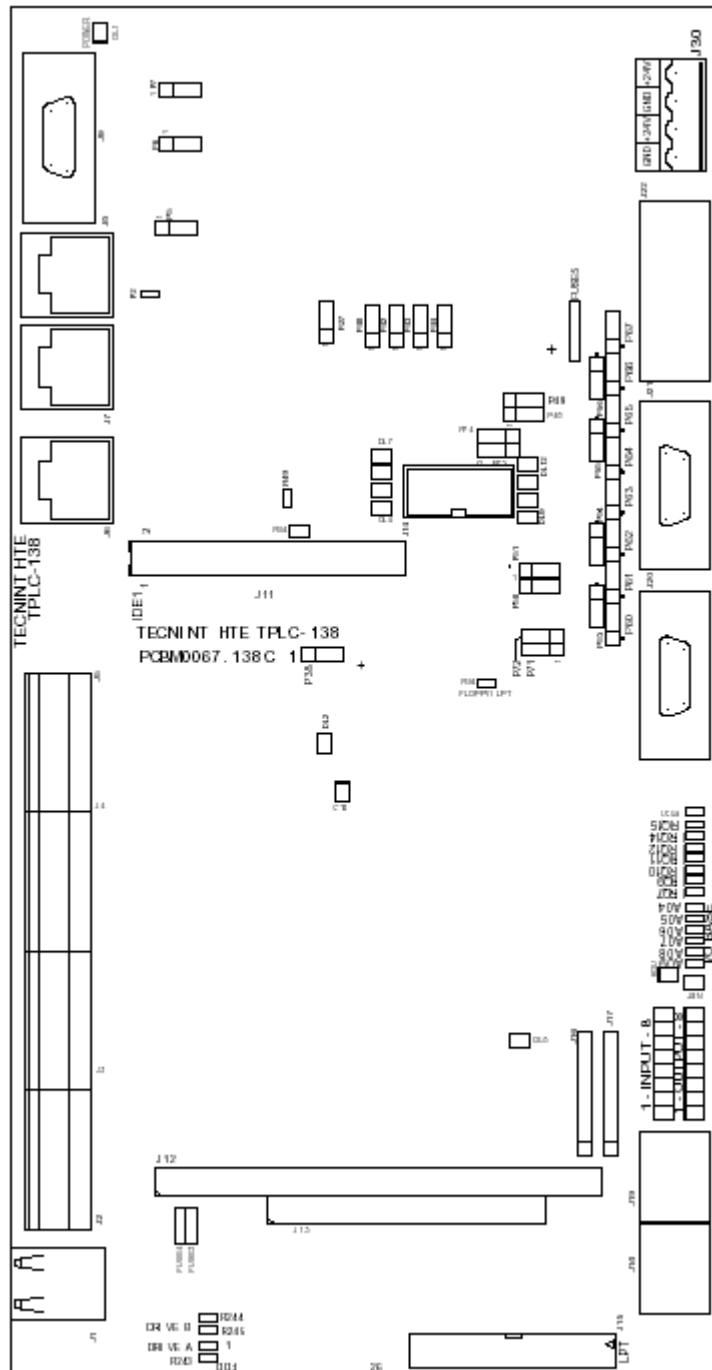


Figura 5-1: Layout lato componenti di connettori, ponticelli, Led e fusibili

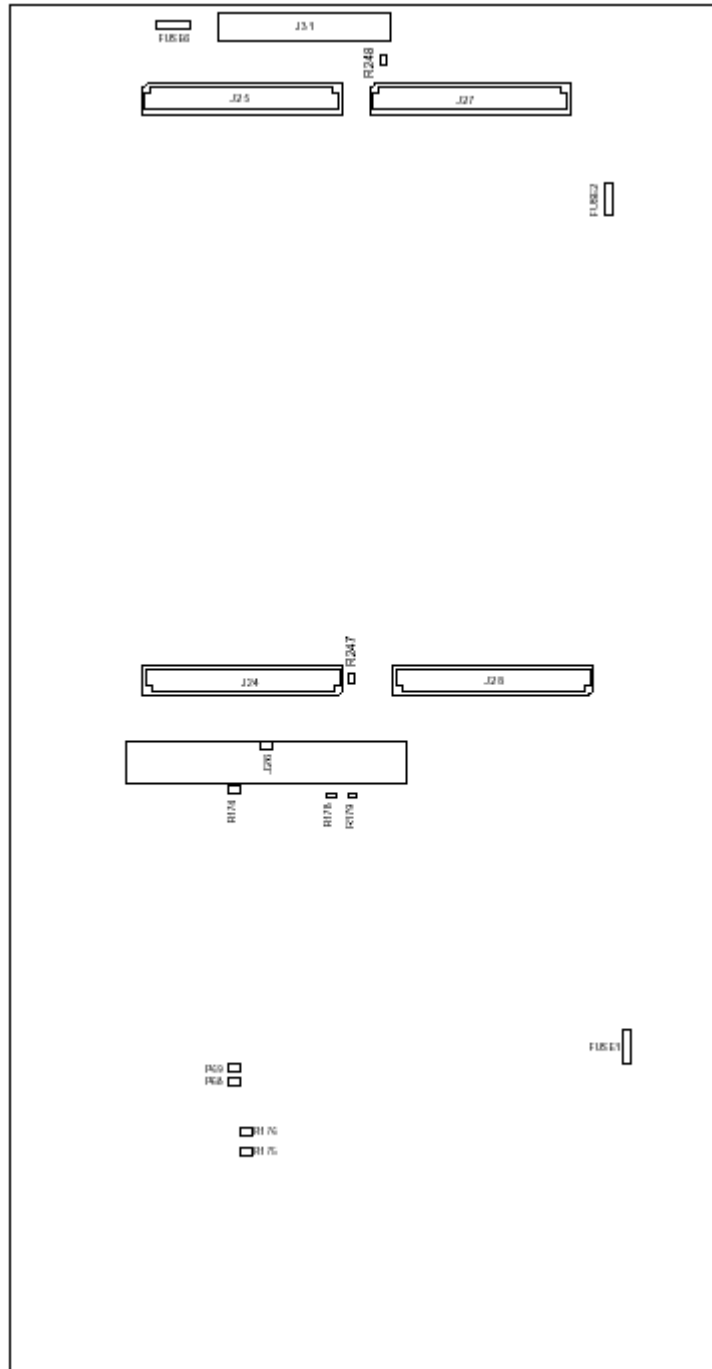


Figura 5-2: Layout lato saldature di connettori, ponticelli, Led e fusibili

## 5.2. LAYOUT DEI PONTICELLI

Nelle seguenti due figure è riportato il layout dei ponticelli presenti sul modulo lato componenti e lato saldature.

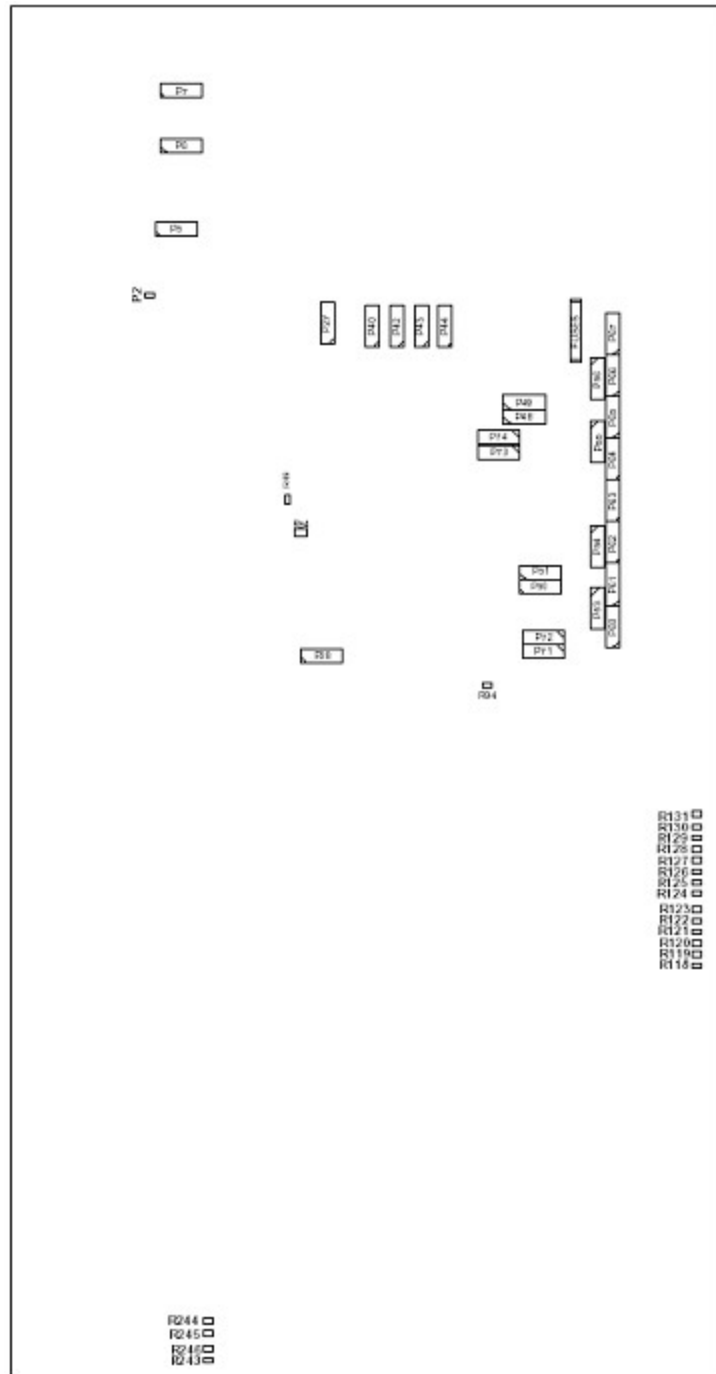


Figura 5-3: Layout ponticelli lato componenti

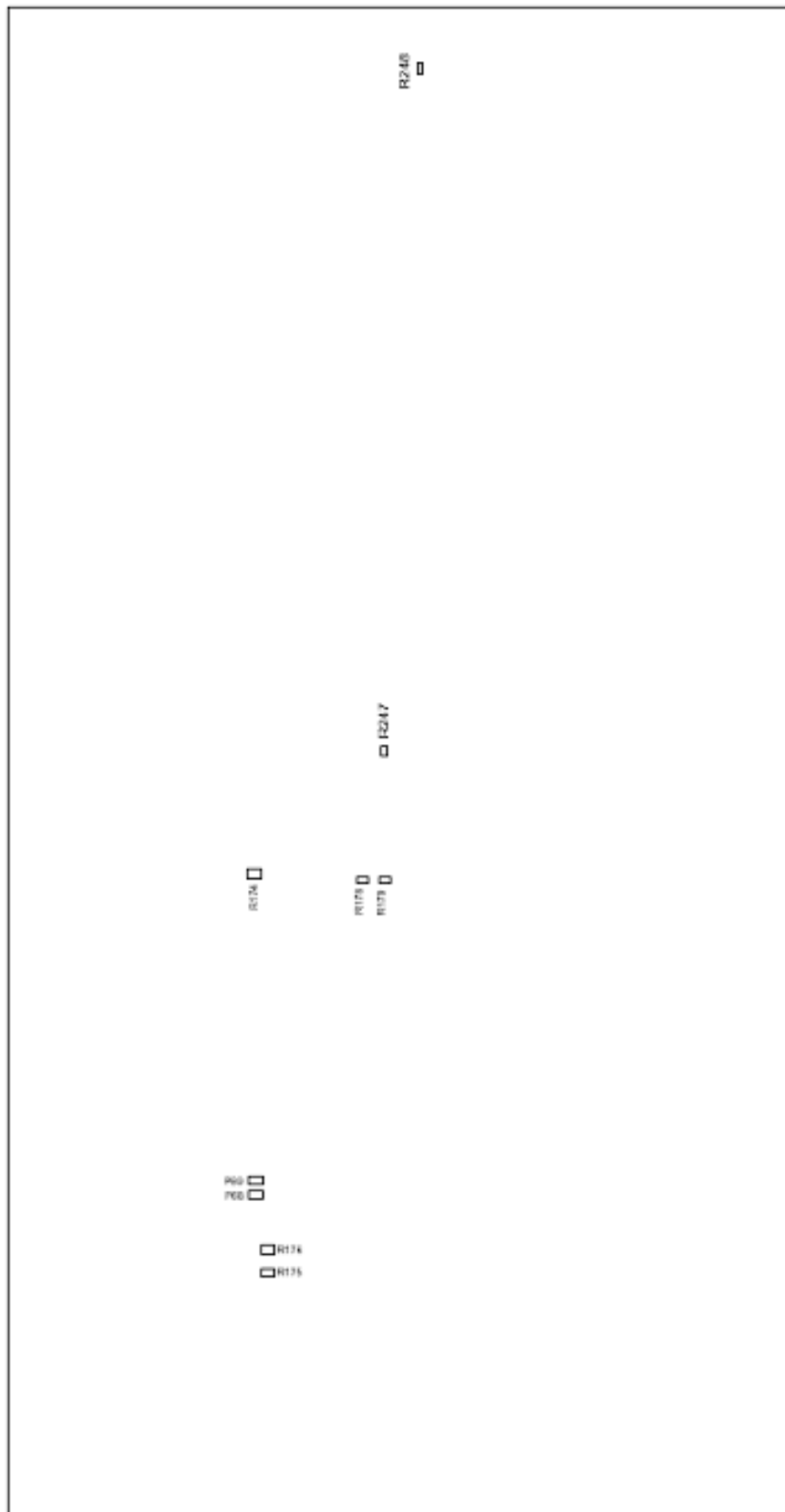


Figura 5-4: Layout ponticelli lato saldature



## 5.3. DESCRIZIONE PONTICELLI

### 5.3.1. Introduzione

Verificare che la configurazione dei ponticelli sia quella desiderata prima di utilizzare il modulo. Si raccomanda di procedere alla configurazione dei ponticelli a modulo non alimentato.

Alcuni ponticelli predefiniti sono realizzati utilizzando delle resistenze 00hm montate in modo automatico. Tali ponticelli sono indicati con il valore della relativa resistenza 00hm. Le resistenze 00hm possono essere sostituite da gocce di stagno.

### 5.3.2. Ponticelli presenti sul modulo

PONTICELLO/GRUPPO	TIPO	SIGNIFICATO
P2	Piazzola a saldare	Abilita CAN_VCC su connettore
P5	3 PIN THRU L.C.	Terminazione linea CAN
P7,P6	3 PIN THRU L.C.	Terminazione linee ETN
P27	3 PIN THRU L.C.	Abilitazione batteria
P37,P43,P44	3 PIN THRU L.C.	Configurazione periodo watch dog
P38	3 PIN THRU L.C.	Pulsante di reset Hardware CPU
P40	3 PIN THRU L.C.	Watch dog out
P42	3 PIN THRU L.C.	Watch dog input
P48, P49,P55,P56,P64,P65, P66,P67,P73,P74	3 PIN THRU L.C.	Selezione RS232/485/422 COM2
P50, P51,P53,P54,P60,P61, P62,P63,P71,P72	3 PIN THRU L.C.	Selezione RS232/485/422 COM1
P68,P69	Piazzola a saldare	CHIUSI se l'uscita CAN non è optoisolata.

Tabella 5-1: Ponticelli presenti sul modulo

PONTICELLO/GRUPPO	TIPO	SIGNIFICATO
R94	Resistenze 00hm a saldare	Selezione funzione Floppy o LPT
R131	Resistenza 00hm a saldare	Abilita pull-down su linea di interrupt ISA per interrupt sharing
R176,R175	Resistenze 00hm a saldare	Presenti se uscita CAN non è optoisolata.
R179,R178	Resistenze 00hm a saldare	Configurazione Vbatt per scheda ETX
R191 /R188	Resistenze 00hm a saldare	Selezione direction RS485 COM2
R192 /R189	Resistenze 00hm a saldare	Selezione direction RS485 COM1
R118,R119,R120,R121,R122, R123	Resistenze 00hm a saldare	Selezione indirizzo di base porta I/O
R124, R125, R126, R127, R128, R129, R130	Resistenze 00hm a saldare	Selezione linea interrupt ISA

Tabella 5-2: Ponticelli resistivi presenti sul modulo

### 5.3.3. Configurazione di fabbrica

Il modulo TPLC-138 viene fornito da Tecnint HTE con i ponticelli impostati secondo quanto riportato nelle seguenti tabelle:

PONTICELLO	CONFIGURAZIONE TECNINT
P2	Aperto, nessuna VCC su connettore CAN
P5	2-3, Terminazione CAN non attiva
P7, P6	2-3, Terminazione ETN canale0 e canale 1 attiva
P27	2-3, batteria disabilitata
P37	NC, oscillatore esterno non abilitato
P43	1-2, Use retrigger input
P44	1-2 Internal oscillator
P38	1-2 (reset CPU attivo)
P40	2-3, watch dog out disabilitato
P42	2-3, watch dog trigger input disabilitato
P48	OFF COM2 (RS232)
P49	2-3, COM2 in modalità RS232
P55, P56	2-3, COM2 terminazioni RS422/485 disabilitate
P64,P65,P66,P67	2-3, COM2 in modalità RS232
P71,P73	2-3, COM2 e COM1 pilotati in RS422/458 da RTS
P72,P74	2-3, COM2 e COM1 pilotati in RS422/458 da RTS o CTS invertito
P51	OFF COM1 (RS232)
P50	2-3, COM1 in modalità RS232
P53, P54	2-3, COM1 terminazioni RS422/485 disabilitate
P60,P61,P62,P63	2-3, COM1 in modalità RS232
P68,P69	Aperti – CAN optoisolato

Tabella 5-3: Configurazione di fabbrica ponticelli

PONTICELLO	CONFIGURAZIONE TECNINT
R94	Presente (Chiuso), Floppy attivo, LPT disabilitata
R131	Presente (Chiuso), interrupt ISA in share mode
R176,R175	Non presenti (Aperti), CAN optoisolato
R178	Presente(Chiuso), VBATT ETX da VCC quando la scheda è alimentata (R179 non deve essere montata)
R179	Assente (Aperto), VBATT ETX solo da batteria (R178 non deve essere montata)
R188	Presente (Chiuso). Il segnale di direzione RS485 di COM2 è il segnale RTS. E' in alternativa a R191.
R191	Assente (Aperto). Il segnale di direzione RS485 di COM2 è il segnale DTR. E' in alternativa a R188.
R189	Presente (Chiuso). Il segnale di direzione RS485 di COM1 è il segnale RTS. E' in alternativa a R192.
R192	Assente (Aperto). Il segnale di direzione RS485 di COM1 è il segnale DTR. E' in alternativa a R189.
R118,R119,R120,R121, R122,R123	Configurazione I/O base: 0x300 R118/A09 - assente: A09=1 R119/A08 - assente: A08=1 R120/A07 - presente: A07=0 R121/A06 - presente: A06=0 R122/A05 - presente: A05=0 R123/A04 - presente: A04=0
R124, R125, R126, R127, R128, R129, R130	Configura linea di interrupt ISA assegnata alle periferiche on board. Solo una resistenza alla volta può essere montata: R124/IRQ7 - presente, IRQ7 assegnato alle risorse on board R125/IRQ9 - assente, IRQ9 libero R126/IRQ10 - assente, IRQ10 libero R127/IRQ11 - assente, IRQ11 libero R128/IRQ12 - assente, IRQ12 libero R129/IRQ14 - assente, IRQ14 libero R130/IRQ15 - assente, IRQ15 libero

Tabella 5-4: Configurazione di fabbrica ponticelli resistivi

### 5.3.4. Configurazione risorse ISA

La configurazione del modulo richiede l'assegnazione di risorse del BUS ISA alle periferiche a bordo della scheda.

E' necessario assegnare alle periferiche a bordo una linea di interrupt e di uno spazio di 16 byte nell'area dei registri di I/O ISA0.

La linea di IRQ è selezionata chiudendo con una resistenza da 00hm o con una goccia di stagno uno ed uno solo dei seguenti ponticelli :

R124(*)	R125	R126	R127	R128	R129	R130
IRQ7 LPT	IRQ9 Redirect to IRQ2	IRQ10 unassigned	IRQ11 unassigned	IRQ12 unassigned	IRQ14 Hard disk	IRQ15 unassigned

Tabella 5-5: assegnazione linea di IRQ

(\*) La linea di interrupt predefinita da Tecnint sui modelli standard.

Il ponticello R131 permette di abilitare un pull-down sulla linea di interrupt e può essere usato per condividere lo stesso interrupt fra più schede opzionali. L'hardware TPLC138 è previsto per supportare questa modalità di lavoro.

Normalmente la funzionalità di interrupt sharing in ambiente PC non è utilizzata ed in ogni caso è responsabilità dell'utente gestire lo share degli interrupt fra schede differenti.

L'indirizzo di base per le risorse di I/O è assegnato usando i seguenti ponticelli e tenendo conto che a posizione aperta il relativo indirizzo si intende alto e a posizione chiusa (con una resistenza da 00hm o con una goccia di stagno) si intende il relativo indirizzo basso :

R118	R119	R120	R121	R122	R123
A09	A08	A07	A06	A05	A04

Tabella 5-6: assegnazione indirizzo di base per le risorse di I/O

Nell'architettura PC per lo spazio di I/O sono disponibili solo 10 linee, da A0 ad A09, con gli indirizzi di I/O compresi tra 0 e 0x3FF. Tradizionalmente ogni spazio di I/O occupa 16 bytes.

Gli indirizzi I/O utilizzabili devono escludere tutti gli spazi in uso per le periferiche PC e per quelle eventualmente a bordo della scheda ETX.

L'indirizzo I/O di base predefinito da Tecnint è 0x300 (da 0x300 a 0x30F).

### 5.3.5. Terminazione linee ETN

Mediante i ponticelli P6-P7 è possibile inserire la resistenza di terminazione nel bus seriale ETN.

Il valore della resistenza di terminazione è pari a 120  $\Omega$  ed è generalmente inserita nel Master e nell'ultimo Slave della rete ETN.

La seguente tabella mostra come configurare tali ponticelli.

LINEA ETN	PONTICELLO	RESISTENZA DI TERMINAZIONE	
		Inserita	Disinserita
1	P6	1-2	2-3
0	P7	1-2	2-3

Tabella 5-7 : Ponticelli P6-P7

### 5.3.6. Batteria

Con batteria inserita si ottiene il back up del circuito di Real Time Clock e della memoria RAM. La durata è di minimo un anno nel caso di mancanza continuativa della tensione di alimentazione della scheda.

Con il ponticello in posizione 1- 2 , il circuito di backup provvede ad attivare il segnale BATTFAIL nel caso la tensione di batteria scenda al di sotto di 2.5Volt.

P27	DESCRIZIONE
1 – 2	BATTERIA INSERITA
2 – 3	BATTERIA DISINSERITA

Tabella 5-8 : Configurazione P27

→ **Prima di cambiare la batteria tampone, se la scheda è alimentata, P27 va posto in posizione 2-3.**

### 5.3.7. Reset HW (P38)

In posizione 1-2 viene collegato il reset HW generato on board, alle periferiche della scheda ed alla CPU. Il reset interviene al power on oppure ogni volta che la tensione scende al di sotto dei 4,6V.

In posizione 2-3 è possibile collegare un pulsante o il contatto di un relé normalmente aperto: quando il contatto è chiuso, le periferiche interne sono in stato di reset. Il reset permane fino alla riapertura del contatto.

P38	
1-2	RESET HW INTERNO ATTIVO
2-3	PULSANTE DI RESET ESTERNO
OFF	RESET DISABILITATO

Tabella 5-9 : Configurazione P38

### 5.3.8. Watch dog control

La scheda dispone di un circuito di watch dog il quale se abilitato e non retriggerato può causare un reset del sistema.

P40	DESCRIZIONE
1-2	Uscita Watch dog connessa
2-3	Uscita Watch dog non connessa

Tabella 5-10 : Configurazione P40

P42	DESCRIZIONE
1-2	Watch dog retrigger abilitato
2-3	Watch dog disabilitato

Tabella 5-11 : Configurazione P42

Quando il watch dog è attivo, la CPU deve provvedere ad emettere un impulso di trigger prima della scadenza del periodo di watch dog impostato con i jumper P44 e P43.

### 5.3.9. Tempo di Watch dog

I seguenti ponticelli permettono di impostare il tempo di scatto del circuito di watch dog hardware:

P44	P43	DESCRIZIONE
1-2	1-2	Oscillatore watch dog interno: <b>1.6s watch dog time</b> <b>DEFAULT</b>
2-3	1-2	Oscillatore watch dog interno: <b>100ms watch dog time</b>
2-4(*)	2-3	Oscillatore watch dog esterno – riservato, non usare –

Tabella 5-12 : Configurazione tempi di watch dog

Tempi diversi di watch dog possono essere definiti utilizzando l' oscillatore watch dog esterno, e montando un condensatore (C18) opzionale. Questa modalità è riservata a Tecnint.

(\*) Nota: il pin 4 di P44 è identificato in serigrafia come **P37**



### 5.3.10. Configurazione canali seriali RS-232/422/485

Mediante questi ponticelli risulta possibile impostare per i canali seriali COM1 e COM2 disponibili rispettivamente sui connettori J20 e J21 tra gli standard RS-232/C oppure RS-422 oppure RS-485.

La selezione viene effettuata indipendentemente per i due canali in parte attraverso i ponticelli seguenti:

P50,P51, P60,P61,P62,P63,P71,P72            per COM1  
 P49,P48, P64,P65,P66,P67,P73,P74            per COM2

Si ricorda che cambiando il protocollo selezionato cambia anche il pinout dei segnali disponibili sui connettori seriali (vd. cap. relativo connettori).

MODO	P50	P51	P60	P61	P62	P63
RS-232/C	2-3	OFF	2-3	2-3	2-3	2-3
RS-422	1-2	1-2	1-2	1-2	1-2	1-2
RS-485	1-2	2-3	1-2	1-2	1-2	1-2

Tabella 5-13: Configurazione canale seriale COM1

MODO	P49	P48	P64	P65	P66	P67
RS-232/C	2-3	OFF	2-3	2-3	2-3	2-3
RS-422	1-2	1-2	1-2	1-2	1-2	1-2
RS-485	1-2	2-3	1-2	1-2	1-2	1-2

Tabella 5-14: Configurazione canale seriale COM2

I ponticelli P53, P54 in posizione 1-2 permettono di abilitare le terminazioni per il canale COM1 quando viene configurato in modalità RS422/RS485.

I ponticelli P55, P56 in posizione 1-2 permettono di abilitare le terminazioni per il canale COM2 quando viene configurato in modalità RS422/RS485.

COM	PONTICELLO	RESISTENZA DI TERMINAZIONE	
		Inserita	Disinserita
1	P53, P54	1-2	2-3
2	P55, P56	1-2	2-3

Tabella 5-15 : Ponticelli di terminazione RS485/RS422

**Nota: i ponticelli P51/P48 in modalità RS232 devono essere rimossi !**

I ponticelli P71 e P72 per COM1, P73 e P74 per COM2 consentono di selezionare quale segnale utilizzare per pilotare lo stato di direzione dei dati in modalità RS422/RS485.

<b>P71</b>	<b>P72</b>	<b>Modalità driver 422/485 di COM1</b>
1-2	1-2	Usa RTS in modo diretto
1-2	2-3	Usa RTS in modo inverso
2-3	1-2	Usa DTR in modo diretto
2-3	2-3	Usa DTR in modo inverso

Tabella 5-16 : Ponticelli di selezione driver RS485/RS422 per COM1

<b>P73</b>	<b>P74</b>	<b>Modalità driver 422/485 di COM2</b>
1-2	1-2	Usa RTS in modo diretto
1-2	2-3	Usa RTS in modo inverso
2-3	1-2	Usa DTR in modo diretto
2-3	2-3	Usa DTR in modo inverso

Tabella 5-17 : Ponticelli di selezione driver RS485/RS422 per COM2

### 5.4. LAYOUT DEI CONNETTORI

Nelle figure seguenti è riportato il layout dei connettori presenti sul modulo.

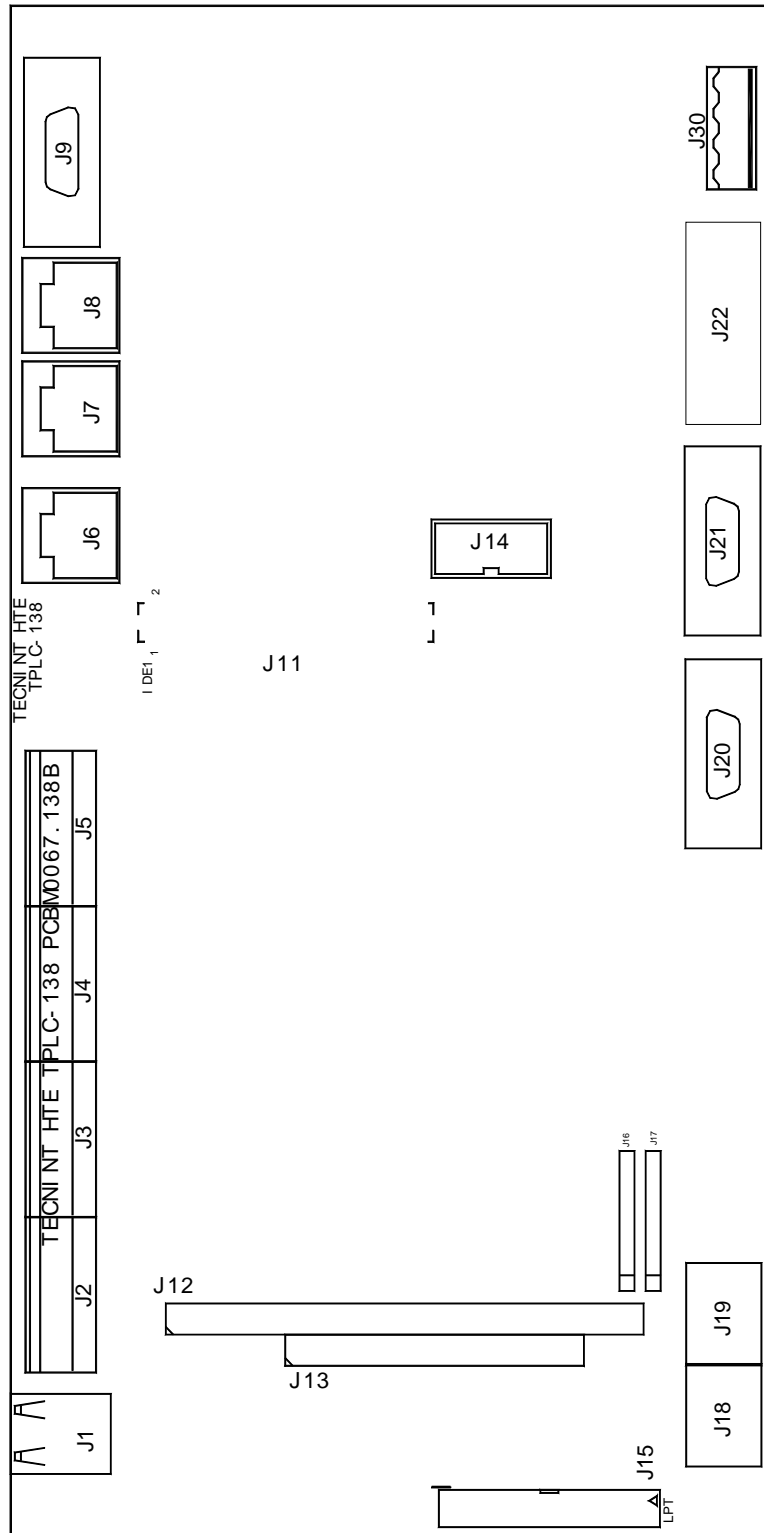


Figura 5-5: Layout connettori lato componenti

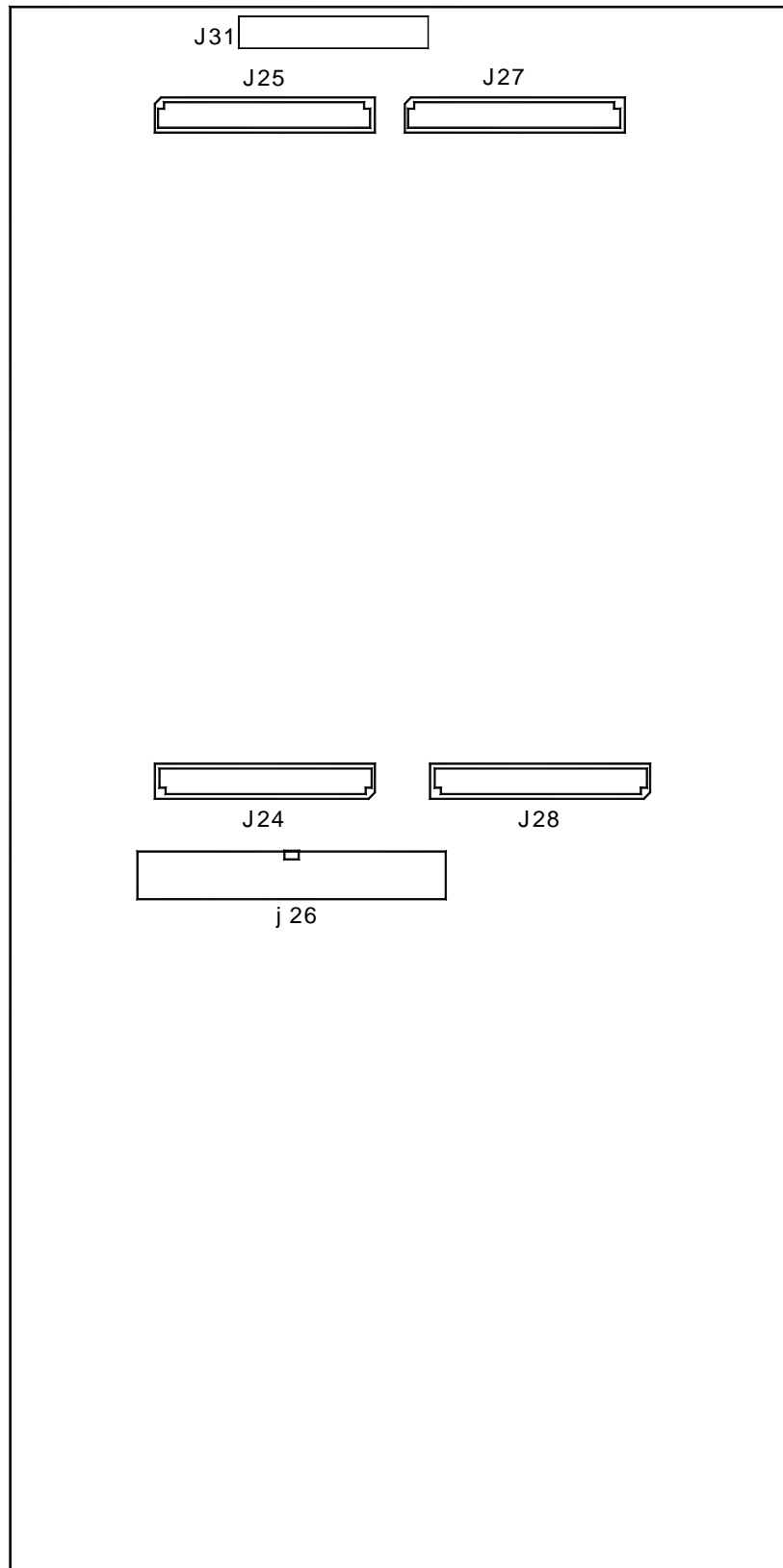


Figura 5-6: Layout connettori lato saldature

## 5.5. PINOUT CONNETTORI

### 5.5.1. Connettori del modulo

CONNETTORE	TIPO	UTILIZZO
J1	Connettore doppio USB	Interfaccia USB
J2,J3	Morsetti maschi 5 poli	Ingressi digitali
J4,J5	Morsetti maschi 5 poli	Uscite digitali
J6	RJ45, 8 poli femmina	Interfaccia Ethernet
J7,J8	RJ45, 8 poli femmina	Interfaccia CAN BUS
J9	vaschetta 9 poli maschio	Interfaccia ETN
J11	DIL 44 poli, passo 2mm	Interfaccia IDE primaria
J12,J13	DIL femmina 104 poli	Interfaccia PC104
J14	DIL 10 poli	Uscite digitali TTL
J15	DIL 26 poli	Interfaccia porta parallela
J16,J17	Strip 9 poli	Interfaccia JTAG per logica programmabile
J18	Mini DIN 6 poli femmina	Connettore tastiera
J19	Mini DIN 6 poli femmina	Connettore mouse PS/2
J20,J21	Vaschetta 9 poli maschio	Interfacce seriali
J22	Vaschetta 15 poli femmina	Connettore VGA
J24	HIROSE FX8-100S	Connettore ETX X4
J25	HIROSE FX8-100S	Connettore ETX X2
J26	DIL 44 poli, 2 mm	Interfaccia IDE secondaria
J27	HIROSE FX8-100S	Connettore ETX X1
J28	HIROSE FX8-100S	Connettore ETX X3
J30	Morsetti maschi 4 poli	Connettore di alimentazione
J31	Connettore FFC/FPC ZIF	Interfaccia Floppy

Tabella 5-18: Elenco connettori

### 5.5.2. Connettore di Alimentazione modulo

PIN	SEGNALE
1	GND
2	+24V C.C.
3	GND
4	+24V C.C.

Tabella 5-19: Pinout J30 - Alimentazione

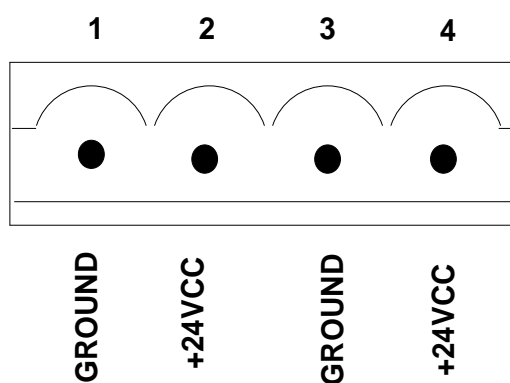


Figura 5-7: Layout connettore di alimentazione

### 5.5.3. Connettore ETN

Il connettore ETN è di tipo a vaschetta da 9 poli maschio, con il seguente pin-out:

PIN	SEGNALE	PIN	SEGNALE
1	CANALE 0: S+	6	SHIELD
2	CANALE 0: S-	7	SHIELD
3	-	8	SHIELD
4	CANALE 1: S+	9	SHIELD
5	CANALE 1: S-		

Tabella 5-20: Pinout J9 - ETN

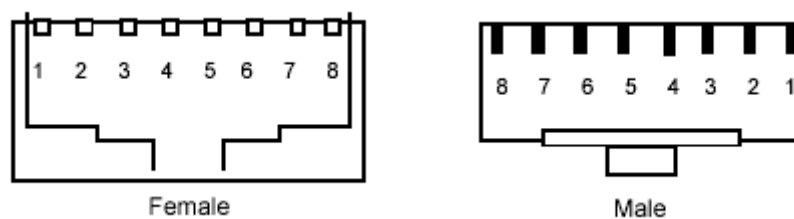
#### 5.5.4. Connettori CAN BUS

La linea CAN dispone di due connettori RJ45 femmina connessi in parallelo tra loro, con il seguente pin out:

PIN	SEGNALE
1	CAN H
2	CAN L
3	CAN GROUND
4	N.C
5	N.C.
6	N.C.
7	CAN GROUND
8	CAN VCC

Tabella 5-21: Pinout J7,J8 - CAN

A seguito si riporta la piedinatura dei connettori RJ45 sia femmina che maschio:



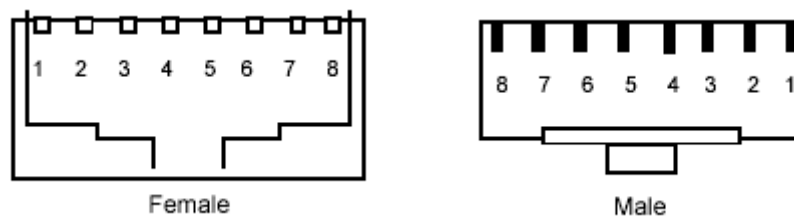
### 5.5.5. Connettore Ethernet

L'interfaccia Ethernet è disponibile su un connettore standard RJ45 femmina, con il seguente pin out:

PIN	SEGNALE
1	TX+
2	TX-
3	RX+
4	Termination to ground
5	Termination to ground
6	RX-
7	Termination to ground
8	Termination to ground

Tabella 5-22: Pinout J6 - ETHERNET

A seguito si riporta la piedinatura dei connettori RJ45 sia femmina che maschio:



### 5.5.6. Connettore USB1/USB2

PIN	SIGNAL
1	+5V
2	USBD1-
3	USBD1+
4	GND
5	+5V
6	USBD2-
6	USBD2+
8	GND

Tabella 5-23: Pinout J1 –USB1/2



### 5.5.7. Connettori Seriali RS-232/422/485

Il pinout dei due connettori è uguale e viene pertanto riportato insieme.

Il connettore J20 è relativo alla porta seriale COM1, mentre J21 corrisponde alla porta COM2

PIN	RS232-C		RS422		RS485	
1	DCD	Input	Non connettere		Non Connettere	
2	RX	Input	TX_A	Output	RXTX_A	In/Out
3	TX	Output	RX_A	Input	Non usato	
4	DTR	Output	RX_B	Input	Non usato	
5	GND		GND		GND	
6	DSR	Input	Non Connettere		Non Connettere	
7	RTS	Output	Non Connettere		Non Connettere	
8	CTS	Input	Non Connettere		Non Connettere	
9	RING	Input	TX_B	Output	RXTX_B	In/Out

Tabella 5-24: Pinout J20-J21, PORTE SERIALIALI

#### Attenzione:

I pin segnalati in tabella come “Non connettere” non devono essere fisicamente connessi sul cavo.

### 5.5.8. Connettore Floppy disk drive (slim)

A seguito è riportato il pin out del connettore per floppy slim utilizzato:

PIN	SIGNAL	PIN	SIGNAL
1	Head Select#	2	Ground
3	Read Data#	4	Ground
5	Write Protect#	6	Ground
7	Track 0#	8	Ground
9	Write Gate#	10	Ground
11	Write Data#	12	Ground
13	Step#	14	N/C
15	Direction#	16	Density Select
17	Motor EN#	18	N/C
19	N/C	20	N/C
21	Disk Change#	22	+5V
23	Drive Select #	24	+5V
25	Index#	26	+5V

Tabella 5-25: Pinout J31 Floppy Disk drive

### 5.5.9. Connettore porta parallela

Il pinout del connettore DIL da 26 poli è quello standard PC ed è riportato nella tabella seguente:

PIN	SIGNAL	PIN	SIGNAL
1	STROBE# In	2	AUTOFEED# In
3	DATA0 Out	4	ERROR# In/Out
5	DATA1 Out	6	INIT PRINTER In
7	DATA2 Out	8	SELECT INPUT# In
9	DATA3 Out	10	GND
11	DATA4 Out	12	GND
13	DATA5 Out	14	GND
15	DATA6 Out	16	GND
17	DATA7 Out	18	GND
19	ACK# In	20	GND
21	BUSY In	22	GND
23	PE In	24	GND
25	SELECT In	26	N.C.

Tabella 5-26: Pinout J15 - LPT

A questo connettore può essere collegato un cavo PC standard per riportare su connettore a vaschetta da 25 poli i segnali della stampante.

### 5.5.10. Connettore VGA

PIN	SIGNAL
1	R
2	G
3	B
4	N/C
5	Ground
6	Ground
7	Ground
8	Ground
9	N/C
10	Ground
11	N/C
12	DDC_DATA
13	HSYNC
14	VSYNC
15	DDC_CLK

Tabella 5-27: Pinout J22 –VGA

### 5.5.11. Connettore IDE1/IDE2

PIN	SIGNAL	PIN	SIGNAL
1	RESET#	2	Ground
3	Data 7	4	Data 8
5	Data 6	6	Data 9
7	Data 5	8	Data 10
9	Data 4	10	Data 11
11	Data 3	12	Data 12
13	Data 2	14	Data 13
15	Data 1	16	Data 14
17	Data 0	18	Data 15
19	Ground	20	N/C
21	DMA REQ	22	Ground
23	IOW#	24	Ground
25	IOR#	26	Ground
27	IOCHRDY	28	Pull-down
29	DMA ACK#	30	Ground
31	INT REQ	32	N/C
33	SA1	34	N/C
35	SA0	36	SA2
37	HDC CS0#	38	HDC CS1#
39	HDD Active#	40	Ground
41	VCC	42	VCC
43	GND	44	GND

Tabella 5-28: Pinout J11,J26 –IDE1,IDE2

### 5.5.12. Ingressi digitali

PIN	SEGNALE
1	IN0 / IN4
2	IN1 / IN5
3	IN2 / IN6
4	IN3 / IN7
5	COMMON1 / COMMON2

Tabella 5-29: Pinout J2,J3 – DIGITAL INPUTS

### 5.5.13. Uscite digitali

PIN	SEGNALE
1	+24V C.C.
2	GND OUT
3	OUT0
4	OUT1
5	OUT2

Tabella 5-30: Pinout J5 – DIGITAL OUTPUTS

PIN	SEGNALE
1	OUT3
2	OUT4
3	OUT5
4	OUT6
5	OUT7

Tabella 5-31: Pinout J4 – DIGITAL OUTPUTS

### 5.5.14. Interfaccia PC104

La Tabella seguente riporta la corrispondenza tra segnali e pin del connettore J12,J13 a 104 poli per bus PC104.

PIN	J12 Row A	J12 Row B	J13 Row C	J13 Row D
0	---	---	0V	0V
1	IOCHCHK	0V	SBHE	MEMCS16
2	SD7	RESETDRV	LA23	IOCS16
3	SD6	+5V	LA22	IRQ10
4	SD5	IRQ9	LA21	IRQ11
5	SD4	-5V	LA20	IRQ12
6	SD3	DRQ2	LA19	IRQ15
7	SD2	-12V	LA18	IRQ14
8	SD1	ENDXFR	LA17	DACK0
9	SD0	+12V	MEMR	DRQ0
10	IOCHRDY	(KEY)	MEMW	DACK5
11	AEN	SMEMW	SD8	DRQ5
12	SA19	SMEMR	SD9	DACK6
13	SA18	IOW	SD10	DRQ6
14	SA17	IOR	SD11	DACK7
15	SA16	DACK3	SD12	DRQ7
16	SA15	DRQ3	SD13	+5V
17	SA14	DACK1	SD14	MASTER
18	SA13	DRQ1	SD15	0V
19	SA12	REFRESH	(KEY)	0V
20	SA11	SYSCLK		
21	SA10	IRQ7		
22	SA9	IRQ6		
23	SA8	IRQ5		
24	SA7	IRQ4		
25	SA6	IRQ3		
26	SA5	DACK2		
27	SA4	TC		
28	SA3	BALE		
29	SA2	+5V		
30	SA1	OSC		
31	SA0	0V		
32	0V	0V		

Tabella 5-32: J12,J13 Connettori per l'interfaccia con il bus PC104

## 5.5.15. ETX X1 – PCI bus, USB e AUDIO

PIN	SIGNAL	PIN	SIGNAL	PIN	SIGNAL	PIN	SIGNAL
1	GND	2	GND	51	VCC	52	VCC
3	PCICLK3	4	PCICLK2	53	PAR	54	SERR#
5	GND	6	GND	55	GPERR#	56	reserved
7	PCICLK1	8	PCICLK2	57	PME#	58	USB2#
9	REQ3#	10	GNT3#	59	LOCK#	60	DEVSEL#
11	GNT2#	12	3V	61	TRDY#	62	USB3#
13	REQ2#	14	GNT1#	63	IRDY#	64	STOP#
15	REQ1#	16	3V	65	FRAME#	66	USB2
17	GNT0#	18	reserved	67	GND	68	GND
19	VCC	20	VCC	69	AD16	70	CBE2#
21	SERIRQ	22	REQ0#	71	AD17	72	USB3
23	AD0	24	3V	73	AD19	74	AD18
25	AD1	26	AD2	75	AD20	76	USB0#
27	AD4	28	AD3	77	AD22	78	AD21
29	AD6	30	AD5	79	AD23	80	USB1#
31	CBE0#	32	AD7	81	AD24	82	CBE3#
33	AD8	34	AD9	83	VCC	84	VCC
35	GND	36	GND	85	AD25	86	AD26
37	AD10	38	AUXAL	87	AD28	88	USB0
39	AD11	40	MIC	89	AD27	90	AD29
41	AD12	42	AUXAR	91	AD30	92	USB1
43	AD13	44	ASVCC	93	PCIRST#	94	AD31
45	AD14	46	SNDL	95	INTC#	96	INTD#
47	AD15	48	ASGND	97	INTA#	98	INTB#
49	CBE1#	50	SNDR	99	GND	100	GND

Tabella 5-33: Connettore J27 - ETX X1, bus PCI, Audio e USB

## 5.5.16. ETX X2 – ISA bus

PIN	SIGNAL	PIN	SIGNAL	PIN	SIGNAL	PIN	SIGNAL
1	GND	2	GND	51	VCC	52	VCC
3	SD14	4	SD15	53	SA6	54	IRQ5
5	SD13	6	MASTER#	55	SA7	56	IRQ6
7	SD12	8	DREQ7	57	SA8	58	IRQ7
9	SD11	10	DACK7#	59	SA9	60	SYSCLK
11	SD10	12	DREQ6	61	SA10	62	REFSH#
13	SD9	14	DACK6#	63	SA11	64	DREQ1
15	SD8	16	DREQ5	65	SA12	66	DACK1#
17	MEMW#	18	DACK5#	67	GND	68	GND
19	MEMR#	20	DREQ0	69	SA13	70	DREQ3
21	LA17	22	DACK0#	71	SA14	72	DACK3#
23	LA18	24	IRQ14	73	SA15	74	IOR#
25	LA19	26	IRQ15	75	SA16	76	IOW#
27	LA20	28	IRQ12	77	SA18	78	SA17
29	LA21	30	IRQ11	79	SA19	80	SMEMR#
31	LA22	32	IRQ10	81	IOCHRDY	82	AEN
33	LA23	34	IO16#	83	VCC	84	VCC
35	GND	36	GND	85	SD0	86	SMEMW#
37	SBHE#	38	M16#	87	SD2	88	SD1
39	SA0	40	OSC	89	SD3	90	NOWS#
41	SA1	42	BALE	91	DREQ2	92	SD4
43	SA2	44	TC	93	SD5	94	IRQ9
45	SA3	46	DACK2#	95	SD6	96	SD7
47	SA4	48	IRQ3	97	IOCHK#	98	RSTDRV
49	SA5	50	IRQ4	99	GND	100	GND

Tabella 5-34: Connettore J25 - ETX X2, bus ISA

### 5.5.17. ETX X3–VGA,LCD, Video, COM1, COM2, LPT/Floppy, IrDA, Mouse, Keyboard

#### 5.5.17.1. ETX X3– VGA ,LVDS

LVDS INTERFACE				PARALLEL INTERFACE			
PIN	SIGNAL	PIN	SIGNAL	PIN	SIGNAL	PIN	SIGNAL
1	GND	2	GND	1	GND	2	GND
3	R	4	B	3	R	4	B
5	HSY	6	G	5	HSY	6	G
7	VSY	8	DDCK	7	VSY	8	DDCK
9	DETECT#	10	DDDA	9	DETECT#	10	DDDA
11	LCDDO16	12	LCDDO18	11	B4	12	SHFCLK
13	LCDDO17	14	LCDDO19	13	B5	14	EN
15	GND	16	GND	15	GND	16	GND
17	LCDDO13	18	LCDDO15	17	B1	18	B3
19	LCDDO12	20	LCDDO14	19	B0	20	B2
21	GND	22	GND	21	GND	22	GND
23	LCDDO8	24	LCDDO11	23	G2	24	G5
25	LCDDO9	26	LCDDO10	25	G3	26	G4
27	GND	28	GND	27	GND	28	GND
29	LCDDO4	30	LCDDO7	29	R4	30	G1
31	LCDDO5	32	LCDDO6	31	R5	32	G0
33	GND	34	GND	33	GND	34	GND
35	LCDDO1	36	LCDDO3	35	R1	36	R3
37	LCDDO0	38	LCDDO2	37	R0	38	R2
39	VCC	40	VCC	39	VCC	40	VCC
41	JILI_DAT	42	LTGIO0	41	JILI_DAT	42	VSYNC
43	JILI_CLK	44	BLON#	43	JILI_CLK	44	BLON#
45	BIASON	46	DIGON	45	HSYNC	46	DIGON
47	COMP	48	Y	47	COMP	48	Y
49	SYNC	50	C	49	SYNC	50	C

Tabella 5-35: Connettore J28 - ETX X3, LVDS/VGA



### 5.5.17.2.ETX X3- PARALLEL PORT, FLOPPY

PARALLEL PORT MODE				FLOPPY SUPPORT MODE			
PIN	SIGNAL	PIN	SIGNAL	PIN	SIGNAL	PIN	SIGNAL
51	LPT/FLPY#	52	RESERVED	51	LPT/FLPY#	52	RESERVED
53	VCC	54	GND	53	VCC	54	GND
55	STB#	56	AFD#	55	RESERVED	56	DENSEL
57	RESERVE D	58	PD7	57	RESERVED	58	RESERVED
59	IRRX	60	ERR#	59	IRRX	60	HDSEL#
61	IRTX	62	PD6	61	IRTX	62	RESERVED
63	RXD2	64	INIT#	63	RXD2	64	DIR#
65	GND	66	GND	65	GND	66	GND
67	RTS2#	68	PD5	67	RTS2#	68	RESERVED
69	DTR2#	70	SLIN#	69	DTR2#	70	STEP#
71	DCD2#	72	PD4	71	DCD2#	72	DSKCHG#
73	DSR2#	74	PD3	73	DSR2#	74	RDATA#
75	CTS2#	76	PD2	75	CTS2#	76	WP#
77	TXD2#	78	PD1	77	TXD2#	78	TRK0#
79	RI2#	80	PD0	79	RI2#	80	INDEX#
81	VCC	82	VCC	81	VCC	82	VCC
83	RXD1	84	ACK#	83	RXD1	84	DRV
85	RTS1#	86	BUSY#	85	RTS1#	86	MOT
87	DTR1#	88	PE	87	DTR1#	88	WDATA#
89	DCD1#	90	SLCT#	89	DCD1#	90	WGATE#
91	DSR1#	92	MSCLK	91	DSR1#	92	MSCLK
93	CTS1#	94	MSDAT	93	CTS1#	94	MSDAT
95	TXD1	96	KBCLK	95	TXD1	96	KBCLK
97	RI1#	98	KBDAT	97	RI1#	98	KBDAT
99	GND	100	GND	99	GND	100	GND

Tabella 5-36: Connettore J28 - ETX X3 ,Floppy,Seriali, Mouse, tastiera

La porta ETX parallela può essere configurata per funzionare o come una porta parallela standard PC oppure come interfaccia standard per un disco floppy.

La selezione avviene in modo hardware tramite il pin LPT/FLPY# o, se il BIOS lo prevede, a software tramite opzione BIOS.

## 5.5.18. ETX X4- IDE PORT, ETHERNET, MISCELLANEOUS

PIN	SIGNAL	PIN	SIGNAL	PIN	SIGNAL	PIN	SIGNAL
1	GND	2	GND	51	SIDE_IOW#	52	PIDE_IOR#
3	5V_SB	4	PWGIN	53	SIDE_DRQ	54	PIDE_IOW#
5	PS_ON	6	<b>SPEAKER</b>	55	SIDE_D15	56	PIDE_DRQ
7	<b>PWRBTN#</b>	8	<b>BATT</b>	57	SIDE_D0	58	PIDE_D15
9	KBINH	10	LILED	59	SIDE_D14	60	PIDE_D0
11	RSMRST#	12	ACTLED	61	SIDE_D1	62	PIDE_D14
13	ROMKBCS#	14	SPEEDLED	63	SIDE_D13	64	PIDE_D1
15	EXT_PRG	16	I2CLK	65	GND	66	GND
17	VCC	18	VCC	67	SIDE_D2	68	PIDE_D13
19	OVCR#	20	GPCS#	69	SIDE_D12	70	PIDE_D2
21	EXTSMI#	22	I2DAT	71	SIDE_D3	72	PIDE_D12
23	SMBCLK	24	SMBDATA	73	SIDE_D11	74	PIDE_D3
25	SIDE_CS3#	26	SMBALRT#	75	SIDE_D4	76	PIDE_D11
27	SIDE_CS1#	28	DASP_S	77	SIDE_D10	78	PIDE_D4
29	SIDE_A2	30	PIDE_CS3#	79	SIDE_D5	80	PIDE_D10
31	SIDE_A0	32	PIDE_CS1#	81	VCC	82	VCC
33	GND	34	GND	83	SIDE_D9	84	PIDE_D5
35	PDIAG_S	36	PIDE_A2	85	SIDE_D6	86	PIDE_D9
37	SIDE_A1	38	PIDE_A0	87	SIDE_D8	88	PIDE_D6
39	SIDE_INTRQ	40	PIDE_A1	89	GPE2#	90	CBLID_P#
41	BATLOW#	42	GPE1#	91	RXD#	92	PIDE_D8
43	SIDE_AK#	44	PIDE_INTRQ	93	RXD	94	SIDE_D7
45	SIDE_RDY	46	PIDE_AK#	95	TXD#	96	PIDE_D7
47	SIDE_IOR#	48	PIDE_RDY	97	TXD	98	HDRST#
49	VCC	50	VCC	99	GND	100	GND

Tabella 5-37: Connettore J24- ETX X4, IDE, Ethernet e segnali vari

## 5.6. LEDs

Sul modulo sono previsti complessivamente 30 LED SMD.

Esistono 3 Led associati al chip ethernet: LINK INTEGRITY, ACTIVITY, SPEED.

Il led di LINK (giallo) indica quando acceso lo rete ethernet è collegata, il led di ACTIVITY(verde) indica quando è in corso un trasferimento dati sulla rete ed il led SPEED (rosso) indica la velocità del collegamento (10 o 100Mbit).

Gli ingressi digitali optoisolati hanno associato 8 Led di stato:

Il Led associato ad una particolare linea di ingresso si accende quando questa risulta pilotata e quindi quando l'ingresso digitale è pilotato (24V di d.d.p. tra i due pin del morsetto, si ricorda che lo stadio di ingresso è bidirezionale).

Le uscite digitali optoisolate hanno associate 8 Led di stato:

Il Led associato ad una particolare linea di uscita si accende quando questa risulta pilotata (transistor in conduzione) e quindi quando il Bit corrispondente del registro relativo alle uscite digitali sia pari ad 1.

Le uscite digitali TTL non optoisolate hanno associate 8 Led di stato:

Il Led associato ad una particolare linea di uscita si accende quando questa risulta pilotata e quindi quando il Bit corrispondente dell'uscita digitale è pari ad 1.

Va notato che queste uscite sono pilotate utilizzando la porta P2 dell'integrato 82527 (CAN CONTROLLER) e sono invertire rispetto al valore assunto dal pin dell'82527. Queste uscite sono opzionalmente disponibili sul connettore J14 interno.

Per la posizione dei LED si faccia riferimento alla figura che riporta il layout del modulo, i Led sono indicati dalla serigrafia con le scritte DLn-...-DLx

La seguente tabella riassume il significato dei LED:

LED	SEGNALE	SIGNIFICATO SE ACCESO
DL1	POWER	Presenza alimentazione 5Vcc
DL2	SPEED	ETX: Ethernet speed
DL3	LINK	ETX: Ethernet link integrity
DL4	TTLOUT3	digital output è attivo
DL5	TTLOUT2	digital output è attivo
DL6	TTLOUT1	digital output è attivo
DL7	TTLOUT0	digital output è attivo
DL9	TTLOUT4	digital output è attivo
DL10	TTLOUT5	digital output è attivo
DL11	TTLOUT6	digital output è attivo
DL12	TTLOUT7	digital output è attivo
DL13	INPUT0	digital input è attivo
DL14	INPUT1	digital input è attivo
DL15	INPUT2	digital input è attivo
DL16	INPUT3	digital input è attivo
DL17	INPUT4	digital input è attivo
DL18	INPUT5	digital input è attivo
DL19	INPUT6	digital input è attivo
DL20	INPUT7	digital input è attivo
DL21	DRIVE ACTIVITY	ETX : Hard disk activity
DL22	OUT0	digital output è attivo
DL23	OUT1	digital output è attivo
DL24	OUT2	digital output è attivo
DL25	OUT3	digital output è attivo
DL26	OUT4	digital output è attivo
DL27	OUT5	digital output è attivo
DL28	OUT6	digital output è attivo
DL29	OUT7	digital output è attivo
DL30	ACTIVITY	ETX: Ethernet activity

Tabella 5-38: Significato LED presenti sul modulo

## 5.7. FUSIBILI

In tabella sono elencati i fusibili presenti sul modulo. Si tratta di fusibili a saldare non ripristinabili da parte dell'utente.

Per la loro posizione si faccia riferimento alle figure del modulo.

<b>FUSIBILE</b>	<b>FUNZIONE</b>
Fuse 1	Fusibile a saldare, passo 1206, protezione VCC per VGA
Fuse 2	Fusibile a saldare, passo 1206, protezione VCC per Mouse/Keyboard
Fuse 3	Fusibile a saldare, passo 1206, protezione USB
Fuse 4	Fusibile a saldare, passo 1206, protezione USB
Fuse 5	Fusibile autoripristinabile, protezione generale alimentazione +24V modulo
Fuse 6	Fusibile a saldare, passo 1206, protezione alimentazione +5V floppy

Tabella 5-39: Significato fusibili presenti sul modulo

## 6. INTERRUPTS

La scheda può generare interrupt per i seguenti eventi:

1. Interrupt ETN
2. Interrupt CAN controller
3. Interrupt segnalazione uscite digitali in protezione
4. Interrupt su fronte di salita sugli ingressi digitali

Tutte le sorgenti di interrupt della scheda sono comunque indirizzate ad un'unica linea IRQ sul bus ISA: un registro di stato mappato nello spazio di I/O ISA permette di discriminare gli eventi che hanno causato l'interruzione e gestire quindi la corretta periferica.

A seguito si riporta la tabella delle linee di interrupt disponibili su bus ISA e la loro assegnazione nell'architettura standard PC:

ISA IRQ	VEETTORE	DESCRIZIONE
IRQ2	0x000A	Riservato (XT), Interrupt 8-15 (AT)
IRQ3	0x000B	COM port o SDLC
IRQ4	0x000C	COM port o SDLC
IRQ5	0x000D	Hard disk (XT) LPT (AT)
IRQ6	0x000E	Floppy disk drive
<b>IRQ7</b>	0x000F	LPT / Default
IRQ8	0x0070	Real time clock
<b>IRQ9</b>	0x0071	Ridiretto su IRQ2
<b>IRQ10</b>	0x0072	Libero, non assegnato
<b>IRQ11</b>	0x0073	Libero, non assegnato
<b>IRQ12</b>	0x0074	Libero, non assegnato
IRQ13	0x0075	80287 coprocessore matematico
<b>IRQ14</b>	0x0076	Hard disk
<b>IRQ15</b>	0x0077	Libero, non assegnato

Tabella 6-1: mappa di IRQ STANDARD ISA per una architettura PC

In grassetto sono marcate le linee di IRQ assegnabili alle risorse a bordo scheda.

## **7. RISORSE E INTERFACCE**

### **7.1. INTRODUZIONE**

### **7.2. INTERFACCIA ETX**

L'interfaccia hardware tra la scheda ETX ed il modulo base è costituita dai quattro connettori denominati X1,X2,X3 e X4.

Sul connettore X1 sono previsti i segnali del bus PCI, dell'interfaccia USB e AUDIO. Di queste funzioni la scheda TPLC138 utilizza unicamente l'interfaccia USB.

Il connettore X2 riporta il bus ISA in modo completo.

Il bus ISA è utilizzato dalla scheda TPLC138 per interfacciare le periferiche interne ETN, CAN, I/O e memoria tamponata ed è inoltre riportato sui connettori di interfaccia PC-104.

Il connettore X3 è utilizzato per interfacciare le varie periferiche standard PC: VGA/LCD, Video, COM1, COM2, LPT/Floppy, IrDA, Mouse, e tastiera.

Il connettore X4 è utilizzato per interfacciare i due canali IDE , una porta ETHERNET e vari altri segnali non standard.

#### **7.2.1.1.Uscita VGA**

La scheda TPLC138 riporta all'esterno un connettore VGA standard, derivato dal connettore ETX X3. Al connettore possono essere attaccati monitor CRT o LCD standard con interfaccia VGA.

La risoluzione grafica dipende dalla particolare scheda ETX utilizzata, a cui si rimanda per maggiori dettagli.

#### **7.2.1.2.TASTIERA**

La scheda TPLC138 ha un ingresso per tastiera PC standard, che utilizza un connettore mini DIN da sei poli femmina.

#### **7.2.1.3.MOUSE**

La scheda TPLC138 ha un ingresso per mouse PS/2 standard, che utilizza un connettore mini DIN da sei poli femmina.

#### **7.2.1.4.PORTE USB1, USB2**

La scheda TPLC138 supporta due porte USB standard, ed utilizza connettori femmina di tipo A. La corrente massima erogata da ogni porta USB è di 500mA, mentre la lunghezza massima del cavo collegabile è di 5m.

#### **7.2.1.5.PORTE SERIALI COM1, COM2**

Sono disponibili due porte seriali standard, COM1 e COM2, derivate dal connettore ETX X3. Le porte seriali possono essere configurate in modalità RS232 (predefinita), RS422 e RS485.

##### **7.2.1.5.1. RS232/RS422**

Queste due modalità, dal punto di vista del software, sono equivalenti. Entrambe sono modalità full-duplex punto-a-punto che si differenziano solo per l'interfaccia elettrica usata per il trasporto dei segnali.

In modo RS232 i segnali sono livelli di tensione a +/-12V, mentre in modo RS422 i segnali sono differenziali con livelli di 5V.

In modalità RS422 non sono supportati i segnali di handshake hardware, che pertanto non devono essere utilizzati. Va notato che il driver RS422 di trasmissione è in comune con la sezione RS485 e necessita di essere abilitato imponendo la corretta polarità sul pin di direzione, connesso al segnale RTS o DTR (Default Tecnint RTS). Il pin di direzione deve essere posto ad un livello fisico alto per permettere la trasmissione dei dati.(in caso contrario non è possibile trasmettere, ma solo ricevere)

##### **7.2.1.5.2. RS485**

La modalità RS485 è una modalità di tipo differenziale con segnali a 5V in half-duplex e, in un dato istante, può solo ricevere o trasmettere e deve abilitare quale funzione eseguire utilizzando un segnale di direzione.

Poiché le porte seriali sono di tipo PC standard, l'hardware non offre un supporto automatico per il cambio di direzione, che pertanto deve essere gestito a software.

Come segnale di direzione è previsto l'uso di uno dei segnali normalmente usati per l'handshake hardware, RTS o DTR.

Con un segnale fisicamente alto sul driver 485 si abilita la trasmissione, mentre con un segnale basso si abilita la ricezione.

Il segnale di direzione predefinito da TECNINT è RTS.

#### **7.2.1.6.INTERFACCIA ETHERNET**

L'interfaccia ethernet è fornita dalla scheda ETX sul connettore X4 ed una porta standard Fast ethernet 10/100 Mbit.

Il tipo di chip di rete utilizzato dipende dalla particolare scheda ETX utilizzata, a cui si rimanda per maggiori dettagli.



### **7.2.1.7.INTERFACCIA IDE**

L'interfaccia IDE è fornita dalla scheda ETX sul connettore X4 e supporta due canali completi.

Sulla scheda TPLC138 sono previsti due connettori IDE di tipo standard a 44poli, passo 2mm, del tipo comunemente utilizzato per i PC di tipo lap-top.

Il connettore del canale IDE primario è accessibile sul lato superiore della scheda e può alloggiare direttamente anche un disco a stato solido (DOM) oppure può essere collegato, tramite cavo piatto, ad un massimo di due dispositivi esterni (Hard disk o CD-ROM) del tipo utilizzato sui lap-top.

Il connettore del canale IDE secondario è accessibile sul lato inferiore della scheda e può essere utilizzato per connettere fino ad un massimo di due dispositivi IDE.

Questo connettore può essere utilizzato per connettere un hard-disk alloggiato internamente alla scheda TPLC-138.

Se la scheda ETX dispone a bordo di una interfaccia di tipo Compact Flash, questa limita l'utilizzo del canale IDE secondario: se una compact flash card viene utilizzata, solo un dispositivo può essere utilizzato esternamente sul canale IDE secondario.

A volte potrebbero sorgere problemi di compatibilità tra il dispositivo CompactFlash ed un eventuale altro dispositivo interno: se questo è il caso, è necessario scegliere una configurazione che non faccia uso della compactFlash.

### **7.2.1.8.INTERFACCIA FLOPPY e LPT**

Sulla scheda è previsto un connettore standard per la connessione di un dispositivo Floppy disk drive di tipo slim e un connettore standard per la connessione ad una porta parallela (LPT).

Le due interfacce sono in alternativa l'una all'altra e solo una di esse può essere utilizzata. L'interfaccia standard disponibile predefinita da TECNINT è l'interfaccia di tipo Floppy.

### **7.2.1.9.SEGNALATORE ACUSTICO**

Opzionalmente è disponibile un segnalatore acustico a bordo scheda. Il segnalatore acustico è gestito come un altoparlante standard PC.

## 7.3. RISORSE STANDARD PC

### 7.3.1. MAPPA DI MEMORIA

A seguito si riporta la mappa di memoria standard di una architettura PC.

Va notato che molte aree riportate nella tabella sono in realtà disponibili in quanto dispositivi come l'EGA , la PGA e il bios hard disk XT sono obsoleti e non più presenti.

Normalmente le risorse memory mapped di tipo ISA sono mappate nello spazio compreso tra 0xC0000 e 0xEFFFF.

Tra queste risorse sono presenti anche periferiche a bordo della specifica scheda ETX, di cui occorre tenere conto al momento dell'assegnazione degli spazi alle periferiche interne o alle eventuali schede aggiunte sul bus PC-104.

ADDRESS	SIZE	DESCRIZIONE
0x00000-0x9FFFF	640K	Memoria base
0xA0000-0xBFFFF	<b>128K</b>	EGA/VGA video buffer RAM
0xB0000-0xB7FFF	32K	MDA video buffer
0xB8000-0xBFFFF	32K	CGA Video buffer
0xC0000-0xDFFFF	<b>128K</b>	ROM expansion Area
0xC0000-0xC3000	1K	EGA BIOS
0xC6000-0xC63FF	1K	PGA comm. area
0xC8000-0xCBFFF	16K	XT hard disk Bios
<b>0xD0000-0xD7FFF</b>	32K	Cluster adapter Bios <b>(1)</b>
0xE0000-0xEFFFF	<b>64K</b>	ROM expansion Area(XT) / BIOS expansion (AT)
0xF0000-0xFFFFF	<b>64K</b>	BIOS
0x100000-0xFDFFFF	14.9M	AT extended RAM
0xFE0000-0xFFFFF	128K	AT ROM BIOS area

Tabella 7-1: mappa di memoria STANDARD per una architettura PC

(1) Indirizzo di base consigliato

### 7.3.2. MAPPA I/O

A seguito si riporta la mappa delle risorse I/O standard di una architettura PC.

Va notato che molti spazi di I/O riportati nella tabella sono in realtà disponibili in quanto svariati dispositivi sono obsoleti e non più presenti.

Tipicamente ad ogni periferica I/O standard viene assegnato uno spazio di 8 o 16 registri contigui nello spazio di 1024bytes a disposizione .

ISA IO BASE	DESCRIZIONE
0x0000-0x000F	8237 DMA #1
0x0020-0x0021	8259 PIC #1
0x0040-0x0043	8253 TIMER
0x0060-0x0063	8255 PPI (XT)
0x0060-0x0064	8742 Controller (AT)
0x0070-0x0071	CMOS RAM & NMI mask (AT)
0x0080-0x008F	DMA page register
0x00A0-0x00A1	8259 PIC #2
0x00A0-0x00AF	NMI mask (AT)
0x00C0-0x00DF	8237 DMA #2 (AT- word mapped)
0x00F0-0x00FF	80287 math coprocessor (AT)
0x01F0-0x01FF	Hard disk (AT)
0x0200-0x020F	Game control
0x0210-0x021F	Expansion unit (AT)
0x0238-0x023B	Bus mouse
0x023C-0x023F	Alt Bus mouse
0x0278-0x027F	Parallel port (LPT)
0x02B0-0x02BF	EGA
0x02C0-0x02CF	EGA
0x02D0-0x02DF	EGA
0x02E0-0x02E7	GPIB (AT)
0x02E8-0x02EF	Serial Port
0x02F8-0x02FF	Serial Port
0x0300-0x030F	Prototype card
0x0310-0x031F	Prototype card
0x0320-0x032F	Hard disk (AT)
0x0378-0x037F	Parallel port (LPT)
0x0380-0x038F	SDLC
0x03A0-0x03AF	SDLC
0x03B0-0x03BB	MDA
0x03BC-0x03BF	Parallel port (LPT)
0x03C0-0x03CF	EGA
0x03D0-0x03DF	CGA
0x03E8-0x03EF	Serial Port
0x03F0-0x03F7	Floppy disk
0x03F8-0x03FF	Serial Port

Tabella 7-2: mappa di I/O STANDARD per una architettura PC

## 7.4. RISORSE INTERNE NON STANDARD

La scheda rende le proprie risorse accessibili attraverso lo spazio di **I/O** e di **memoria** sul bus ISA.

**Le risorse mappate in spazio I/O sono le seguenti:**

- Master ETN, compatibile TSN150/ISA
- Ingressi digitali
- Uscite digitali
- Registri di stato della scheda
- Registri di configurazione delle periferiche memory mapped

**Le risorse mappate in spazio di memoria ISA a 8 bit sono le seguenti:**

- Memoria con batteria tamponata
- CAN controller
- Uscite digitali TTL

Le risorse mappate in memoria, non sono inizialmente abilitate: è necessario prima assegnare uno spazio di indirizzamento tra quelli disponibili nella memoria ISA.

A seguito si riportano tutti i registri di I/O della scheda:

OFFSET		REGISTRO
0x0000	(*)	ETN: Registro ADDRESS LSB memoria di scambio
0x0001	(*)	ETN: Registro ADDRESS MSB memoria di scambio
0x0002	(*)	ETN: Registro DATA memoria di scambio
0x0003	(*)	ETN: Registro di configurazione standard
0x0004	(*)	ETN: Registro reset interrupt/start
0x0005	(*)	ETN: Registro di configurazione esteso
0x0006		Stato degli ingressi digitali
0x0007		Stato delle uscite digitali
0x0008		Registro di stato della scheda
0x0009	(1)	<b>Indirizzo di base per periferiche memory mapped</b>
0x000A	(1)	<b>Selezione pagina da 32K di SRAM tamponata</b>
0x000B		Registro di maschera Interrupt
0x000C		Registro di stato Interrupt
0x000D		<b>Registro di controllo CAN</b>
0x000E		Non usato
0x000F		Non usato

(\*) Registri compatibili con quelli della scheda TSN150/ISA.

(1) Registri per l'abilitazione/disabilitazione delle periferiche memory mapped (NVR, CAN)

### 7.4.1. DESCRIZIONE REGISTRI

Per la descrizione dei registri ETN, si rimanda alla sezione INTERFACCIA ETN.

A seguito vengono descritti in dettaglio i registri rimanenti:

#### 7.4.1.1.Registro stato degli ingressi digitali: R\_DIGIN

Questo registro, di sola lettura, è un registro a 8 bit e riporta lo stato delle linee di ingresso:

BIT	ACCESSO	DESCRIZIONE
0	R	Digital input 0
1	R	Digital input 1
2	R	Digital input 2
3	R	Digital input 3
4	R	Digital input 4
5	R	Digital input 5
6	R	Digital input 6
7	R	Digital input 7

Tabella 7-3: Struttura del registro di INPUT DIGITALI

#### 7.4.1.2.Registro stato delle uscite digitali: R\_DIGOUT

Questo registro, di sola scrittura, è un registro a 8 bit con cui si possono impostare le uscite digitali:

BIT	ACCESSO	DESCRIZIONE
0	W	Digital output 0
1	W	Digital output 1
2	W	Digital output 2
3	W	Digital output 3
4	W	Digital output 4
5	W	Digital output 5
6	W	Digital output 6
7	W	Digital output 7

Tabella 7-4: Struttura del registro di OUTPUT DIGITALI

### 7.4.1.3. Registro stato scheda: R\_STAT

Questo registro, accessibile in lettura e scrittura, è un registro a 8 bit contenente lo stato della scheda e permette, in scrittura, di generare un retrigger al circuito di watch dog (lo stato scheda non viene comunque modificato).

BIT	ACCESSO	DESCRIZIONE
0	R	Monitor alimentazione: 1= VCC sotto la soglia minima
1	R	Stato del watch dog: 1= watch dog timeout scaduto
2	R	Monitor batteria: 1= batteria non presente o scarica
3	R	Stato protezione uscite digitali: 1=allarme, protezione attiva
4	R/W	<b>Watch Dog trigger: 0=Disabile WDT, 1= Retrigger WDT (1)</b>
5	--	Non utilizzato
6	--	Non utilizzato
7	--	Non utilizzato

Tabella 7-5: Struttura del registro di stato scheda

(1) Dalla versione TPLC138 PCBM0067.138B è possibile abilitare o disabilitare il watch dog: in caso di scadenza del watch dog, anche la CPU ETX verrà resettata.

#### 7.4.1.4. Registro selezione base per accesso memoria ISA: R\_MEMBASE

Questo registro, accessibile in lettura e scrittura, è un registro a 8 bit contenente l'indirizzo di base nello spazio di memoria ISA al quale verrà mappata la memoria statica tamponata ed i registri di accesso al controllore CAN 82527 (8 BIT ISA MEMORY MAPPED).

BIT	ACCESSO	DESCRIZIONE
0	--	Non usato
1	--	Non usato
2	--	Non usato
3	R/W	Address SA15
4	R/W	Address SA16
5	R/W	Address SA17
6	R/W	Address SA18
7	R/W	Address SA19 Se SA19=0, viene disabilitato l'accesso alla RAM tamponata ed al CAN controller.

Tabella 7-6: Struttura del registro di stato scheda

Il registro permette di attribuire uno spazio di 32Kbyte nella memoria ISA, a cui sarà accessibile la RAM tamponata ed il CAN controller.

Se il bit SA19 viene posto a 0, la RAM tamponata ed il CAN controller sono disabilitati. Il software deve avere cura di attribuire uno spazio di memoria ISA non occupato da altre periferiche presenti sulla scheda ETX o da eventuali schede PC-104.

Gli indirizzi attribuibili alle periferiche memory mapped nello spazio ISA vanno da 0xA0000 a 0xFFFFF.

Indirizzi tipici sono: **0xC0000, 0xC8000, 0xD0000, 0xD8000, 0xE0000, 0xE8000.**

#### → ATTENZIONE:

Le schede ISA con accesso in memoria a 16bit possono causare malfunzionamenti alle periferiche con accesso in memoria ad 8bit, se mappate all'interno dello stesso segmento di 128Kbyte.

Si raccomanda quindi di non utilizzare schede a 16bit nello stesso segmento da 128K utilizzato per la NVR ed il CAN controller.

#### 7.4.1.5.Registro selezione pagina SRAM: R\_SRAMPAGE

Questo registro, accessibile in lettura e scrittura, è un registro a 8 bit contenente il selettore della pagina da 32Kbyte della SRAM tamponata da rendere visibile nello spazio di memoria ISA al quale è stata mappata (data bus a 8 bit).

Poiché lo spazio di memoria ISA a disposizione è solo da 32Kbyte, per potere accedere a tutti i 512Kbyte a disposizione, è stato necessario realizzare un meccanismo di paginazione della SRAM tamponata.

Questo registro permette di selezionare fino a 16 pagine da 32Kbyte, per un totale di 512Kbyte di SRAM.

BIT	ACCESSO	DESCRIZIONE
0	R/W	RAM Address A15
1	R/W	RAM Address A16
2	R/W	RAM Address A17
3	R/W	RAM Address A18
4	R/W	Non usato
5	R/W	Non usato
6	R/W	Non usato
7	R/W	Non usato

Tabella 7-7: Struttura del registro di selezione pagina SRAM

Occorre notare che nei 32Kbyte (32768) a disposizione, gli ultime 256 byte sono riservati al CAN CONTROLLER e non possono pertanto essere utilizzati come RAM.

La dimensione di ogni pagina di SRAM è quindi di  $(32768-256) = 32512$  byte.

Il CAN controller è sempre visibile negli ultimi 256 byte della memoria ISA indipendentemente dalla pagina SRAM selezionata.



#### 7.4.1.6. Registro di maschera Interrupt: R\_IRQMASK

Questo registro, accessibile in lettura e scrittura, è un registro a 8 bit e permette di abilitare o disabilitare alcune sorgenti di interrupt.

BIT	ACCESSO	DESCRIZIONE
0	--	Non usato
1	--	Non usato
2	R/W	Abilita Interrupt ingressi Digitali (1)
3	R/W	Seleziona Ingresso attivo: 0=INPUT0, 1=INPUT 0,1,2,3 (1,2)
4	--	Non usato
5	--	Non usato
6	R/W	Abilita IRQ su Allarme digital Output
7	R/W	Abilita IRQ del CAN controller

Tabella 7-8: Struttura del registro di maschera interrupt

Nota: il CAN controller dispone internamente delle proprie maschere di interrupt.

(1) Funzionalità valida solo su alcuni modelli TPLC138

(2) Nel caso venga selezionato 1, l' interrupt è generato sul fronte di salita presente su qualsiasi ingresso INPUT 0,1,2,3 su cui si presenti

#### 7.4.1.7. Registro di stato Interrupt: R\_IRQSTAT

Questo registro, accessibile in lettura, è un registro a 8 bit e permette di stabilire quale periferica ha causato un interruzione.

BIT	ACCESSO	DESCRIZIONE
0	R	IRQ generato da master ETN
1	--	Non usato
2	R/W	IRQ generato dagli ingressi Digitali (Solo 0 oppure 0,1,2,3)
3	--	Non usato
4	--	Non usato
5	--	Non usato
6	R/W	IRQ generato da Allarme digital Output
7	R	IRQ generato dal CAN controller

Tabella 7-9: Struttura del registro di stato interrupt

Nota:

→ Nella versione TPLC138 identificata dal codice PCBM0067.138A **la lettura del registro cancella la causa di interrupt**,, salvo per ETN e CAN.

→ Nella versione TPLC138 identificata dal codice PCBM0067.138B, **per rimuovere la causa di interrupt il relativo bit va scritto a 0** (ad esclusione di ETN e CAN, che richiedono rispettivamente la gestione del master ETN e del CAN controller)

#### 7.4.1.8.Registro di controllo CAN: R\_CANCTRL

Questo registro, accessibile in lettura e scrittura, è un registro a 8 bit e permette di agire sul CAN controller.

BIT	ACCESSO	DESCRIZIONE
0	--	Non usato
1	--	Non usato
2	--	Non usato
3	--	Non usato
4	--	Non usato
5	--	Non usato
6	R/W	CAN RESET: 0=CAN reset attivo
7	R/W	CAN SPY : 0=modo normale, 1= Attiva SPY mode

Tabella 7-10: Struttura del registro di controllo CAN

##### Bit 6 CAN RESET

Questo bit permette di generare un impulso di RESET sul CAN controller 82527 in modo software. L'impulso viene generato portando a 0 questo bit per almeno 5ms e quindi riportando a 1 il bit.

Dopo un reset hardware, il registro è azzerato e quindi il CAN controller è nello stato di RESET e vi permane fino a quando il software non porta questo bit a 1.

##### Bit 7 CAN SPY

Questo bit causa l'ingresso in una modalità di diagnostica che permette di catturare tutti i messaggi che transitano sulla linea CAN in modo trasparente e non intrusivo: ovvero il controllore CAN a bordo è fisicamente impossibilitato a trasmettere sulla linea CAN ma è abilitato a ricevere. In questa modalità non bisogna trasmettere nessun messaggio.

#### 7.4.1.9.Tempi di accesso

→ Il tempo di accesso per ogni istruzione I/O del BUS ISA a 8 bit è di 520ns.

## 7.5. MEMORIA STATICA

### 7.5.1. Introduzione

La memoria RAM statica è mappata in una finestra di 32Kbyte nello spazio di memoria ISA con accesso ad 8 bit, previsto dalle specifiche PC per le schede di espansione.

L'indirizzo di base deve essere assegnato a software nel registro **R\_MEMBASE**.

Occorre notare che dei 32768 byte a disposizione nella finestra ISA, gli ultimi 256 byte sono riservati al CAN CONTROLLER e non possono pertanto essere utilizzati come RAM.

La dimensione utile di ogni pagina di SRAM è quindi di  $(32768-256) = 32512$  byte.  
Se l'utente scrive OLTRE questo limite, può causare malfunzionamenti alla periferica CAN.

Con il registro **R\_SRAMPAGE** è possibile selezionare una delle 16 pagine da 32512 a disposizione, per un totale di 520192 bytes.

## 7.6. INTERFACCIA CAN BUS

### 7.6.1. Introduzione

Il modulo TPLC-138 prevede in opzione l'interfaccia CAN .

Il CAN è un bus di campo conforme allo standard ISO 11898 che consente scambi dati veloci (fino a 1Mbit/s) tra sistemi di controllo e dispositivi distribuiti di I/O.

L'interfaccia CAN del TPLC-138 è optoisolata rispetto al resto del modulo, è protetta contro eventuali sovratensioni sulla rete ed inoltre l'eventuale mancanza di alimentazione del modulo TPLC-138 non introduce disturbi o malfunzionamenti sulla rete.

Il controllore utilizzato dal modulo TPLC-138 per implementare l'interfaccia CAN è il componente integrato **INTEL 82527**, con clock da **16MHz**, che supporta completamente le specifiche CAN 2.0B.

L'accesso ai registri del controllore CAN avviene con **parallelismo a 8 bit** attraverso il bus ISA in modalità memory mapped.

L'indirizzo di base per accedere i 256 registri del CAN controller è quello assegnato a software nel registro **R\_MEMBASE** con offset di **32512 (0x7F00)**.

**Il CAN controller è quindi visibile all'indirizzo: MEMBASE+0x7F00.**

Alcune funzioni di controllo del CAN CONTROLLER devono essere effettuate con operazioni di I/O sul registro **R\_CANCTRL (RESET, SPY/NORMAL mode)**

**→ ATTENZIONE: Per disabilitare il CAN CONTROLLER non e' sufficiente disabilitare l' accesso alla memoria (R\_MEMBASE=0)!**

**Prima di disattivare l' accesso alla memoria il CAN controller deve essere resettato in modo appropriato.**

La gestione software del funzionamento dell'interfaccia CAN avviene mediante le apposite librerie fornite da Tecnint HTE.

### 7.6.2. Cavo CAN

La massima lunghezza del cavo CAN varia a seconda del baud rate e tipo usato è elencato in Tabella.

Kbit/s	10	20	50	125	250	500	800	1000
metri	5000	2500	1000	500	250	100	50	25

Tabella 7-11: Lunghezza massima cavo CAN

La lunghezza massima del cavo può essere estesa con l'utilizzo di ripetitori. Gli estremi del cavo CAN devono essere terminati con resistenze apposite: il modulo TPLC-138 dispone di un ponticello per inserire o disinserire la resistenza di terminazione, se necessario.

## 7.7. INTERFACCIA ETN

### 7.7.1. Introduzione

La memoria Ram ETN è costituita da un banco di memoria statica da 32K con parallelismo di dati a 8 bit (byte alto) e con uno spazio di indirizzamento di 32Kbyte. L'accesso alla memoria avviene attraverso il BUS I/O ISA.

L'accesso ai registri ETN avviene tramite registri con parallelismo a 8 bit.

L'interfaccia ETN Master è indirizzabile come periferica di I/O dalla scheda ETX sul bus ISA, a partire dall'indirizzo base fissato tramite sei ponticelli realizzati con resistenze 00hm ed è compatibile con la scheda TSN150/ISA.

### 7.7.2. Configurazioni preliminari

Si raccomanda, prima di procedere all'utilizzo della rete ETN di effettuare le seguenti operazioni preliminari:

1. Configurare l'indirizzi I/O base della scheda solo se necessario. La scheda è preconfigurata in fabbrica per rispondere all'indirizzo base di 0x300.
2. Configurare i ponticelli come indicato nei paragrafi specifici tenendo presente che le resistenze di terminazione vanno inserite alle estremità della linea di trasmissione. Configurare inoltre la velocità di trasmissione dei moduli Slave e del modulo Master in modo tale che siano uguali tra loro e adatte alla lunghezza del cavo.
3. Mediante adeguato cavo bipolare schermato [Vedi documentazione per tipo cavo e corretta impedenza] connettere il modulo Master ai vari moduli Slave e configurarne l'indirizzo ETN. I moduli Slave sono identificati, oltre che dall'indirizzo, da un codice di Tipo (non modificabile). Moduli con indirizzo uguale, ma di Tipo diverso, sono riconosciuti dal Master ETN come moduli diversi: ciò nonostante è vivamente sconsigliato assegnare indirizzi uguali a moduli diversi, anche se di tipo diverso.
4. È possibile a questo punto alimentare il sistema. L'ordine d'accensione può essere qualsiasi. Per la descrizione della procedura di inizializzazione che consente di rendere operativo il bus ETN, si rimanda ai successivi paragrafi

### 7.7.3. Documenti di riferimento

Per ulteriori informazioni riguardanti il sistema ETN rispetto a quanto riportato nel presente capitolo riferirsi alle pubblicazioni Tecnint HTE:

“Il sistema ETN”

“Introduzione al sistema ETN” (app. note #2)

“Calcolo della banda passante di un sistema ETN” (app. note #3)

“La topologia del sistema ETN” (app. note #4)

#### 7.7.4. Caratteristiche di funzionamento del modulo

Il modulo master ETN si interfaccia con l'utente attraverso una memoria e alcuni registri di I/O.

La memoria di scambio consente all'utente di inviare e ricevere dati sulla rete ETN, mentre i registri permettono di controllare alcune funzioni del master ETN.

##### 7.7.4.1. La memoria di scambio

La memoria di scambio dati con il bus ETN ha una dimensione di **32K** ed è suddivisa in due buffer di 16 kbyte ciascuno, in ognuno dei quali è possibile allocare fino a **1022** record utili di scambio.

Un buffer è detto **attivo**, ed è utilizzato dal master ETN per trasmettere e ricevere dati sulla rete ETN, mentre l'altro buffer è detto **passivo** ed è accessibile dal lato PC.

La procedura di colloquio con gli slave del bus ETN prevede che l'applicativo PC prepari il buffer **passivo** con i dati necessari ed attivi quindi la comunicazione scambiando i ruoli tra i buffer: l'attivo diventa passivo, e disponibile al PC, mentre il passivo diventa attivo e disponibile alla rete ETN. Il PC può così leggere i dati disponibili inviati dagli slave mentre il master ETN può aggiornare gli slave con i nuovi valori stabiliti dal PC.

La commutazione tra i due buffer avviene in corrispondenza di una scrittura sul bit di selezione buffer. Va notato che gli indirizzi di memoria non cambiano: il PC ed il master ETN accedono sempre agli stessi indirizzi relativi, anche se fisicamente la memoria utilizzata è diversa.

Il buffer disponibile all'utente va dall'indirizzo relativo **0x0000** all'indirizzo **0x3FFF**, mentre il master ETN vede il proprio buffer a partire dall'indirizzo relativo **0x4000** all'indirizzo **0x7FFF**.

Nell'area di scambio è previsto un record riservato, dall'indirizzo relativo **0x0000** all'indirizzo **0x000F**, destinato ad usi interni e perciò non utilizzabile per le transazioni normali: tutti i byte di questo record devono essere inizializzati a 0, in entrambi i buffer di scambio.

Il buffer con i dati disponibili all'utente si trova a partire dall'indirizzo relativo **0x0010** (primo byte del primo record) fino all'indirizzo **0x3FEF** (ultimo byte dell'ultimo record). Il buffer usato dal Master ETN per il trasferimento dei dati si trova a partire dall'indirizzo relativo **0x4010** (primo byte del primo record) fino all'indirizzo **0x7FEF** (ultimo byte dell'ultimo record).

I record, ognuno dei quali occupa **16** byte, devono essere inizializzati in ogni buffer in modo consecutivo; per indicare la fine dei record presenti nel buffer è necessario azzerare completamente tutto il record successivo (**0x00**).

Ogni record contiene tutte le informazioni necessarie per il colloquio con un modulo SLAVE, è possibile indirizzare lo stesso modulo con più record per aumentarne la velocità di rinfresco rispetto agli altri o per scambiare dati con più risorse o canali all'interno dello stesso modulo.

### **7.7.4.2. Errori del bus ETN**

Gli errori rilevati sul bus (memorizzati nel flag di errore) possono essere causati da una delle seguenti anomalie:

- errato indirizzo del modulo MASTER o SLAVE
- errato TIPO di modulo SLAVE
- errore di parità in trasmissione o ricezione
- errore di frame in trasmissione o ricezione
- errore di OVERRUN in trasmissione o ricezione
- errore di LRC in trasmissione o ricezione

#### **7.7.4.2.1. Errore di lock up**

Occasionalmente il master ETN può entrare in una condizione di lock-up, che impedisce al bit di EOT di essere correttamente impostato per segnalare la fine del ciclo di trasmissione.

Questa condizione può essere rilevata a software usando un timeout di attesa EOT.

Nel caso venga rilevata la condizione di lock up, è possibile rimuoverla disabilitando la rete ETN e quindi riabilitandola nuovamente (CFGREG bit 0).

### 7.7.4.3. Accesso alla memoria di scambio

La scheda TPLC138 emula a bordo un master ETN tipo TSN150/ISA, per cui la CPU ETX può accedere al buffer **passivo** della memoria ETN nello spazio di I/O ISA, con parallelismo a Byte: In tale modalità si accede alla memoria utilizzando i primi 3 registri interni all'offset **0x0000**, **0x0001** e **0x0002**.

Si tratta di scrivere l'indirizzo della memoria (15 bit) al quale si desidera accedere spezzato in 2 byte nei due registri ADDRESS LSB (offset 0) e ADDRESS MSB (offset 1) e poi scrivere o leggere il byte corrispondente accedendo rispettivamente in scrittura o in lettura al registro DATA (offset 2).

L'hardware provvede ad incrementare l'indirizzo memorizzato dopo ogni accesso al registro DATA, quindi un successivo accesso al registro DATA viene effettuato all'indirizzo dell'accesso precedente + 1.

Si noti che il registro LSB è a 8 bit mentre il MSB è a 7 bit, il bit più significativo (Bit 7) Non è significativo.

I registri ADDRESS LSB e MSB sono accessibili anche in lettura.

### 7.7.4.4. I registri di controllo

I registri del modulo ETN sono accessibili da PC nello spazio di I/O a partire dall'indirizzo base impostato. La seguente tabella riporta l'elenco completo dei registri con l'offset rispetto all'indirizzo base di I/O.

OFFSET	REGISTRO
0x0000	Registro ADDRESS LSB memoria ETN
0x0001	Registro ADDRESS MSB memoria ETN
0x0002	Registro DATA memoria ETN
0x0003	Registro di configurazione standard
0x0004	Registro reset interrupt/start ETN
0x0005	Registro di configurazione esteso

Tabella 7-12: Mappa di memoria dei registri interni nello spazio di I/O ISA

Tutti i registri del modulo TPLC-138 sono a 8 bit, quindi tutte le operazioni di lettura e scrittura devono essere effettuate a byte.



#### 7.7.4.5.Registro ADDRESS LSB memoria ETN

Il registro ADDRESS LSB memoria ETN è un registro a 8 bit, accessibile sia in scrittura che in lettura. Rappresenta la parte meno significativa dell'indirizzo di accesso alla memoria ETN. Il significato dei singoli bit in scrittura e lettura è riportato nella seguente tabella.

BIT	ACCESSO	DESCRIZIONE
0	R/W	bit di indirizzo 0 memoria ETN
1	R/W	bit di indirizzo 1 memoria ETN
2	R/W	bit di indirizzo 2 memoria ETN
3	R/W	bit di indirizzo 3 memoria ETN
4	R/W	bit di indirizzo 4 memoria ETN
5	R/W	bit di indirizzo 5 memoria ETN
6	R/W	bit di indirizzo 6 memoria ETN
7	R/W	bit di indirizzo 7 memoria ETN

Tabella 7-13: Struttura del registro ADDRESS LSB memoria ETN

All'accensione e dopo il reset del PC i bit del registro ADDRESS LSB memoria ETN sono uguali a 0. Il registro si incrementa di uno ad ogni accesso al registro DATA memoria ETN da parte del PC.

#### 7.7.4.6.Registro ADDRESS MSB memoria ETN

Il registro ADDRESS MSB memoria ETN è un registro a 8 bit, accessibile sia in scrittura che in lettura. Rappresenta la parte più significativa dell'indirizzo di accesso alla memoria ETN. Il significato dei singoli bit in scrittura e lettura è riportato nella seguente tabella.

BIT	ACCESSO	DESCRIZIONE
0	R/W	Bit di indirizzo 8 memoria ETN
1	R/W	Bit di indirizzo 9 memoria ETN
2	R/W	Bit di indirizzo 10 memoria ETN
3	R/W	Bit di indirizzo 11 memoria ETN
4	R/W	Bit di indirizzo 12 memoria ETN
5	R/W	Bit di indirizzo 13 memoria ETN
6	R/W	Bit di indirizzo 14 memoria ETN
7	-	Non utilizzato

Tabella 7-14: Struttura del registro ADDRESS MSB memoria ETN

All'accensione e dopo il reset del PC i bit del registro ADDRESS MSB memoria ETN sono uguali a 0. Il registro si incrementa di uno ad ogni riporto proveniente dal registro ADDRESS LSB.

#### 7.7.4.7.Registro DATA memoria ETN

Il registro DATA memoria ETN è un registro a 8 bit, accessibile sia in scrittura che in lettura che rappresenta la locazione di memoria ETN attualmente puntata dall'indirizzo presente nei registri ADDRESS MSB + LSB. L'accesso in lettura o scrittura a questo registro produce un incremento unitario dell'indirizzo puntato dai sopra detti registri, che viene effettuato successivamente all'accesso.

#### 7.7.4.8.Registro di configurazione standard CFGREG

Il registro di configurazione è un registro a 8 bit, accessibile sia in scrittura che in lettura. Il significato dei singoli bit in scrittura e lettura è riportato nella seguente tabella.

BIT	ACCESSO	DESCRIZIONE
0	R/W	BUS ETN: 1= abilitato, 0=disabilitato
1	R/W	IRQ ETN: 1=abilitato, 0=Disabilitato
2	R/W	seleziona buffer <b>attivo/passivo</b> memoria ETN (0,1)
3	-	Riservato
4	-	Riservato
5	-	Riservato
6	-	Riservato
7	<b>R</b>	EOT, vale 1 a fine trasmissione dei record presenti all'interno del buffer ETN

Tabella 7-15: Struttura del registro di configurazione standard

All'accensione e dopo il Reset del PC i bit del registro di configurazione standard sono uguali a 0.

#### 7.7.4.8.1. Descrizione del registro

##### **Bit 0 BUS ETN**

Se impostato a 1 abilita il Bus ETN, in tal caso è possibile trasmettere record presenti nel buffer di memoria attivo accedendo al registro reset interrupt/start ETN; il reset del bit provoca l'interruzione della trasmissione in corso.

##### **Bit 1 IRQ ETN**

Se impostato a 1 abilita la generazione di una richiesta di interrupt su bus ISA. La disabilitazione della richiesta pendente deve essere fatta dal PC con un accesso al registro reset interrupt/start ETN. Si noti che tale accesso nel caso in cui il bit di abilitazione ETN (bit 0 del registro di configurazione standard) sia attivo, oltre che resettare l'interrupt, provoca un nuovo start della trasmissione sul bus ETN.

##### **Bit 2 selezione buffer attivo**

Il bit 2 seleziona il buffer della memoria ETN che andrà in trasmissione (buffer attivo). Se impostato a 0 i record trasmessi sono quelli presenti nel buffer 0, se impostato a 1 i record trasmessi sono quelli presenti nel buffer 1. Mentre un buffer è in trasmissione, l'altro, detto buffer passivo, è disponibile alla CPU del PC.

##### **Bit 3,4,5,6 ---RISERVATI--- non utilizzare**

##### **Bit 7 EOT- status di fine transazioni ETN**

Questo bit a sola lettura viene posto al valore 1 dopo la trasmissione dell'ultimo record presente nel buffer di memoria attivo.

#### 7.7.4.9.Registro Reset Interrupt/Start ETN

Il registro Reset Interrupt/Start ETN è un registro a 8 bit (il dato non è considerato), accessibile sia in lettura che in scrittura. Un accesso a tale registro permette di resettare una eventuale richiesta di interrupt pendente, inoltre se il bus ETN è abilitato, tale accesso provoca lo start della trasmissione sul bus.

#### 7.7.4.10.Registro di Configurazione Esteso

Il registro di configurazione esteso è un registro a 8 bit, accessibile sia in scrittura che in lettura. Il significato dei singoli bit in scrittura e lettura è riportato nella seguente tabella.

BIT	ACCESSO	DESCRIZIONE
0	R/W	Selezione frequenza di trasmissione
1	R/W	Selezione frequenza di trasmissione
2	R/W	Selezione frequenza di trasmissione
3	R/W	Riservato
4	R/W	Riservato
5	R/W	selezione modalità di rinfresco bus ETN
6	R/W	selezione modalità di rinfresco bus ETN
7	-	Riservato

Tabella 7-16: Struttura del registro di configurazione esteso

All'accensione e al reset del PC i bit del registro di configurazione esteso sono uguali a 0.

#### 7.7.4.10.1. Descrizione del registro

##### Bit 0, 1 e 2 selezione frequenza di trasmissione

L'impostazione della frequenza di trasmissione si esegue dai bit 0-1-2 del registro di configurazione esteso.

La frequenza di 12 MHz è attiva per la versione del modulo a 12 Mbit/s, altrimenti è da intendere uguale a 6 Mbit/s.

La selezione della frequenza di trasmissione è ottenuta impostando i bit 0, 1 e 2 come indicato dalla tabella seguente.

Selezione frequenza di trasmissione			
Bit 2	bit 1	Bit 0	Velocità
0	0	0	MAX (12 Mbit/s o 6 Mbit/s)
0	0	1	6 Mbit/s
0	1	0	3 Mbit/s
0	1	1	1,5 Mbit/s
1	0	0	750 Kbit/s
1	0	1	375 Kbit/s
1	1	0	187 Kbit/s
1	1	1	93,75 Kbit/s

Tabella 7-17: Selezione della velocità di trasmissione sul bus ETN

### 7.7.4.11. Tempo di ciclo ETN, Tcycle

L'aggiornamento dello stato delle uscite e l'acquisizione dello stato degli ingressi dei vari moduli SLAVE avviene ad una velocità che dipende dalla frequenza selezionata sui vari moduli della rete ossia dalla frequenza di lavoro della rete ETN.

La relativa casistica è descritta nella seguente tabella.

TRANSAZIONI/secondo	FREQUENZA DEL BUS
80000	12 Mbit/s
40000	6 Mbit/s
20000	3 Mbit/s
10000	1,5 Mbit/s
5000	750 Kbit/s
2500	375 Kbit/s
1250	187,5 Kbit/s
625	93,75 Kbit/s

Tabella 7-18: Transazioni/secondo tra il modulo ETN ed i vari moduli SLAVE

Il tempo totale del ciclo di BUS dipende dal baud-rate della rete, dal numero di bit impiegato dal protocollo ETN, dal numero di slave attivi e dal numero di bit scambiati da ogni slave (16 o 32 in output più 16 o 32 bit in input) per ogni transazione.

Il numero di bit scambiati in una transazione a 32 bit è pari a 88, mentre è pari a 66 in una transazione a 16 bit.

Uno slave che accetti 32 bit in ingresso e restituisca 32 bit in uscita attiva due transazioni da  $88+88=176\text{bit}$  ( $132\text{bit}$  per transazioni a 16 bit)

Il tempo di ciclo del BUS ETN può essere calcolato come sommatoria del tempo impiegato da ogni singolo slave presente nella rete utilizzando:

$$T_{\text{slave}(0..n)} = ((n\_bit\_m + n\_bit\_s) * T_{\text{bit}})$$

$$T_{\text{cycle}} = T_{\text{slave}(0)} + \dots + T_{\text{slave}(n)}$$

Dove  $T_{\text{bit}}$  è il tempo necessario a trasmettere un bit, dipendente dal baud rate impostato,  $n\_bit\_m$  è il numero di bit trasmessi dal master verso lo slave e  $n\_bit\_s$  è il numero di bit trasmessi dallo slave al master.

### 7.7.4.12. Tempo massimo di ciclo ETN Tcycle\_max

In prima approssimazione il tempo (massimo) di ciclo può essere calcolato per eccesso come:

$$T_{\text{cycle\_max}} = (176 * T_{\text{bit}} * N_{\text{slaves}})$$

### Bit 5 e 6 selezione modalità di rinfresco rete ETN

Questi bit selezionano la modalità di rinfresco della rete ETN. Sono possibili tre situazioni di rinfresco come indicato nella Tabella 7-19.

Selezione modalità di rinfresco		
bit 6	bit 5	rinfresco
0	0	rinfresco tramite accesso al registro reset interrupt/start ETN
0	1	Non supportato (1sec one shot)
1	x	rinfresco continuo

Tabella 7-19: Selezione modalità rinfresco automatico

I moduli slave ETN (TSR-31, TSR-40, ecc.) sono dotati di un dispositivo watchdog che, nel caso non ricevano trasmissioni per più di 100 ms., ne blocca il funzionamento e disattiva le uscite finché non viene ricevuta una nuova trasmissione.

Se il programma software che gestisce il bus ETN imposta la modalità di rinfresco tramite accesso al registro reset interrupt/start ETN, e poi non effettua il rinfresco nel tempo limite, provoca l'attivazione dei watchdog dei moduli slave.

Il watchdog è un importante fattore di sicurezza nelle applicazioni real time, ma in altri tipi di applicazioni, ovvero in applicazioni in cui il tempo di acquisizione dei dati non è critico ed è superiore al tempo di intervento del watchdog, esso può costituire un inconveniente.

**Per superare il problema sono disponibili le modalità di rinfresco automatico:** una volta avviata la trasmissione con il primo accesso al registro reset interrupt/start ETN, il ciclo di trasmissione/ricezione non termina alla fine dei record nel buffer, ma riprende immediatamente dal primo record.

In questo caso, non viene generato l'interrupt di fine trasmissione e il bit 7 del registro di configurazione standard rimane a 0.

Per riprendere il controllo del bus ETN, il programma deve disabilitare il rinfresco automatico, quindi attendere (a polling o a interrupt) la fine dell'ultima trasmissione in corso, e procedere nella gestione dei dati ricevuti come di consueto.

Si noti che a questo punto il programma vede nel buffer la situazione dell'ultima serie di transazioni effettuate.

Nella modalità a rinfresco continuo, il rinfresco della rete ETN procede automaticamente all'infinito, finché il programma non lo disabilita.

**Bit 3,4,7 ---RISERVATI--- non utilizzare**

### 7.7.5. Struttura del record di scambio

A seguito si riporta la tabella della struttura dei record di scambio

BYTE	SIGNIFICATO
0	Indirizzo SLAVE trasmesso
1	Codice di tipo dello SLAVE trasmesso
2	Bit di informazione trasmessi (24 ÷ 31)
3	Bit di informazione trasmessi (16 ÷ 23)
4	Bit di informazione trasmessi (8 ÷ 15)
5	Bit di informazione trasmessi (0 ÷ 7)
6	byte attributi: <b>bit 0</b> (size dati): 0 = 32 bit, 1 = 16 bit; <b>bit 4, 6</b> : selezione linea
7	Non usato
8	Indirizzo dello SLAVE ricevuto
9	Codice di tipo dello SLAVE ricevuto
10	Bit di informazione ricevuti (24 ÷ 31)
11	Bit di informazione ricevuti (16 ÷ 23)
12	Bit di informazione ricevuti (8 ÷ 15)
13	Bit di informazione ricevuti (0 ÷ 7)
14	Indirizzo del modulo MASTER (0x00)
15	Flag di errore (0 = OK, 0xFF = errore)

Tabella 7-20: Struttura di un record di transazione

#### 7.7.5.1. Selezione del canale di trasmissione

La selezione del mezzo fisico di trasporto delle transazioni ETN si impostano con i bit 4 e 6 del byte di attributi del record ETN.

I mezzi disponibili sul master ETN TPLC138 sono 2 linee elettriche (linea 0 e linea 1). La trasmissione in fibra ottica non è supportata.

La selezione della linea di trasmissione è indicata dalla seguente tabella.

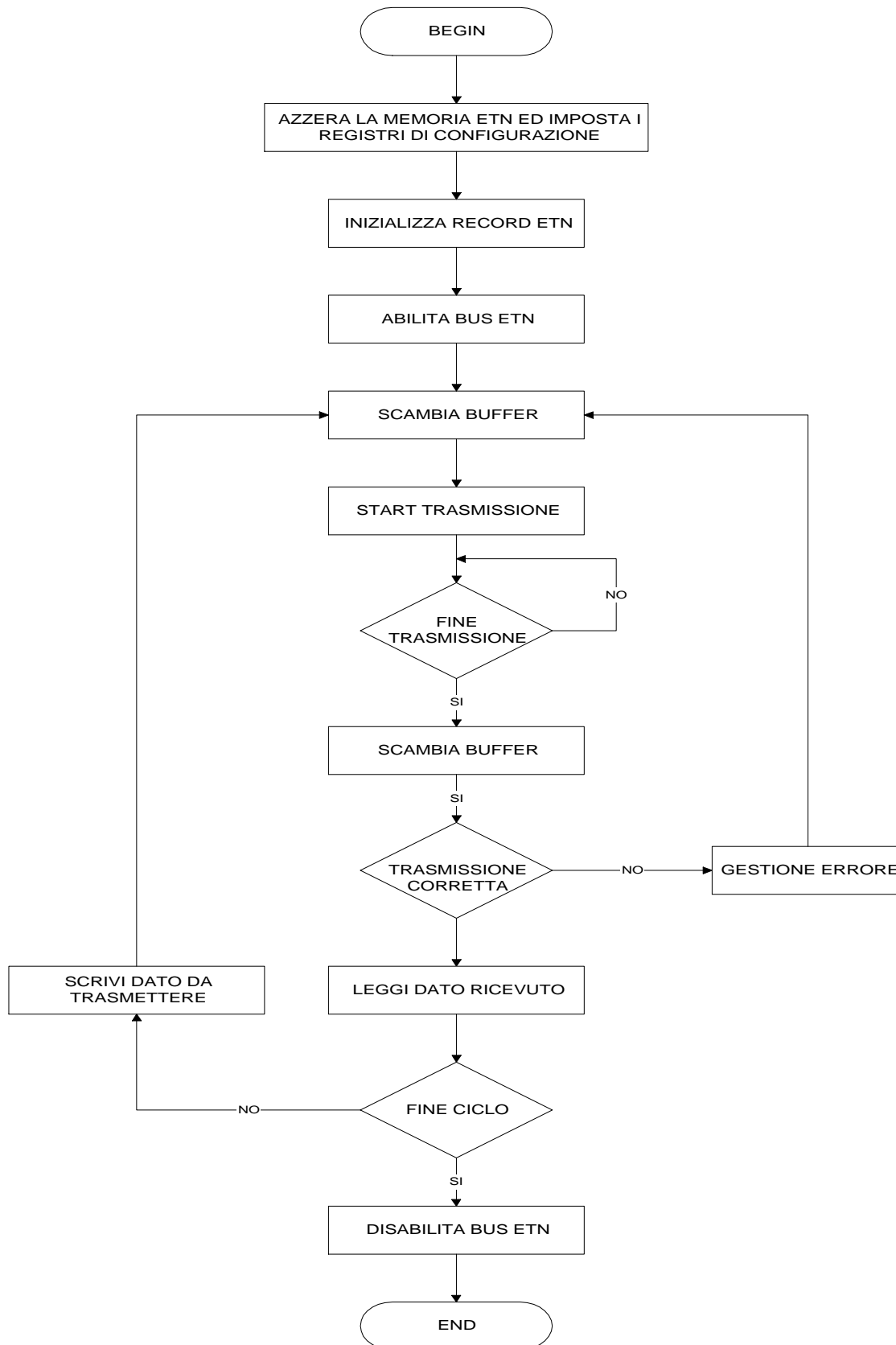
Selezione linea di trasmissione		
bit 6	bit 4	linea selezionata
0	0	RS485 linea 0
0	1	RS485 linea 1
1	x	fibra ottica (1)

Tabella 7-21: Selezione della linea di Trasmissione su byte 6 (attributi) del record ETN

**(1) non supportata**



**7.7.6. Flusso di gestione ETN a polling**



## 7.8. USCITE DIGITALI

Le uscite digitali risultano accessibili **solamente in scrittura**, a Byte, a partire dall'indirizzo base di I/O fissato con i ponticelli di configurazione e con Offset 7 rispetto a tale indirizzo. Si ricorda che dopo il power-up Reset le uscite sono disabilitate. Poiché il registro non è leggibile, lo stato delle uscite impostate deve essere mantenuto dal software.

## 7.9. INGRESSI DIGITALI

Gli ingressi digitali risultano accessibili **solamente in lettura**, a Byte, a partire dall'indirizzo base di I/O fissato con i ponticelli di configurazione e con Offset 6 rispetto a tale indirizzo.

Dalla versione identificata dal codice CS **PCBM0067.138B** i segnali di ingresso da INPUT0 a INPUT3 possono essere abilitati per generare interrupt **sul fronte di salita** del segnale. Gli ingressi digitali introducono in ritardo di **264us** nella transazione da livello basso a livello alto (fronte di salita) e di **70ns** circa per la transazione dal livello alto al livello basso (fronte di discesa).

→ Il tempo di latenza hardware massimo per la segnalazione di interrupt è quindi di **264us**.

## 7.10. SOSTITUZIONE BATTERIA

La sostituzione della batteria tampone può essere effettuata col modulo in tensione, onde evitare la perdita dei dati in RAM e RTC.

Il tipo di batteria utilizzato è il modello Varta CR1/2AA da 3V al Litio.

Rispettare la polarità indicata sul supporto durante l'inserzione.

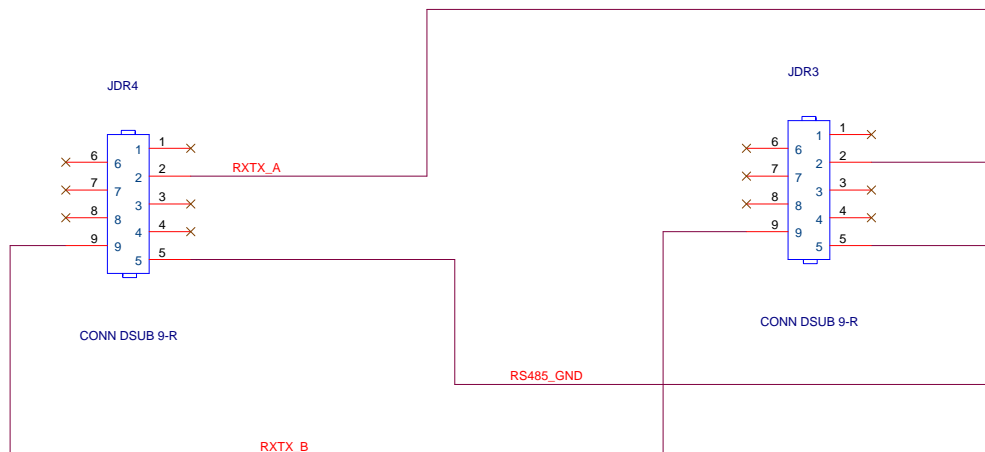
Per il cambio della batteria effettuata col modulo in tensione va seguita questa procedura:

1. Il ponticello P27 deve essere posto in posizione 2-3
2. rimuovere la batteria esaurita
3. Inserire la nuova batteria
4. Il ponticello P27 va riportato in posizione 1-2

## 8. APPENDICI

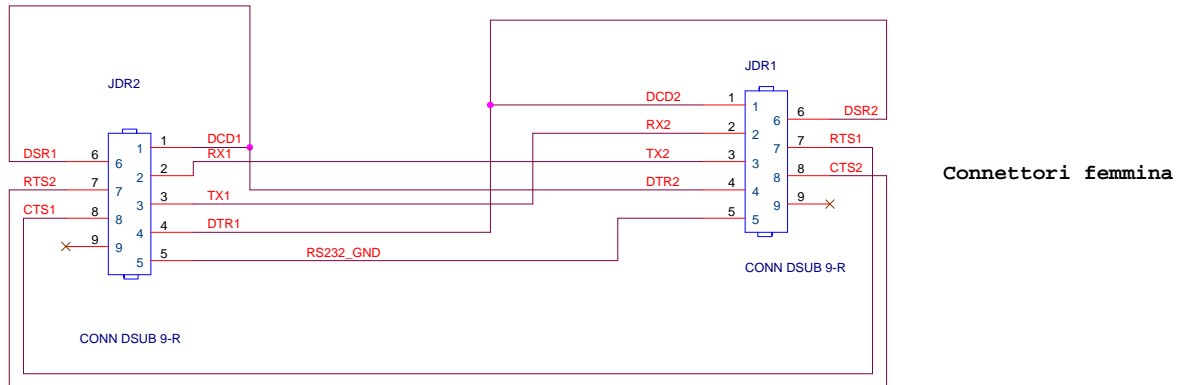
### 8.1. Cavi di collegamento seriale

#### 8.1.1. Cavo RS485



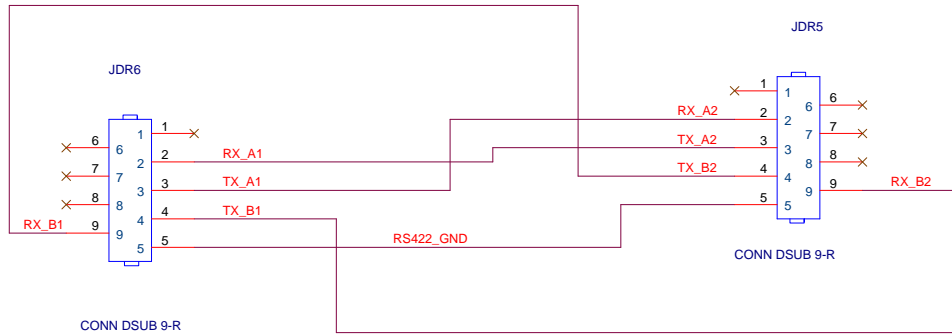
<b>ITALY</b>	PRODOTTO <b>TPLC138</b>					Sheet 3 / 6
	DESCRIZIONE Cavo NULL connessione RS485 Size A					RdM 0.0
DISEGNO CON FIRMA INFORMATICA DRAWING WITH ELECTRONIC SIGNATURE	DISEGNATO sma	VERIFICATO <verificato>	APPROVATO <approvato>	DATA Tuesday, July 15, 2003	DWG N. <Doc>	REV 0

**8.1.2. Cavo NULL modem RS232**



<b>ITALY</b>	PRODOTTO <b>TPLC138</b>					Sheet 2 / 6
	DESCRIZIONE Cavo NULL modem RS232					RdM <Cage Code>
					Size A	REV
DISEGNO CON FIRMA INFORMATICA DRAWING WITH ELECTRONIC SIGNATURE	DISEGNATO sma	VERIFICATO <verificato>	APPROVATO <approvato>	DATA Tuesday, July 15, 2003	DWG N. <Doc>	REV <RevCode>

### 8.1.3. Cavo RS422



<b>ITALY</b>	PRODOTTO <b>TPLC138</b>					Sheet 4 / 6
	DESCRIZIONE <b>Cavo NULL RS422</b>					RdM 0.0
	Size A					REV 0
DISEGNO CON FIRMA INFORMATICA DRAWING WITH ELECTRONIC SIGNATURE	DISEGNATO Sma	VERIFICATO <verificato>	APPROVATO <approvato>	DATA Tuesday, July 15, 2003	DWG N. <Doc>	

## 8.2. Interfaccia Hard Disk

Il modulo dispone di due interfacce IDE a 44 pin, in dipendenza della configurazione di macchina è possibile avere un HD collegato ad una delle interfacce.

Nel caso venga usata la CPU ETX Geode l'eventuale Hard disk connesso in IDE2 deve essere configurato come slave in quanto la compact Flash a bordo della CPU Geode è mappata come secondary Master .

## 8.3. Interfaccia Floppy drive

Le schede ETX supportano solo il floppy drive B:, il supporto al drive A non è standard e può variare da costruttore a costruttore e nella maggior parte dei casi non viene supportato.

Con schede ETX tipo JUMPTEK il BIOS è modificato per fare boot da floppy utilizzando il drive B: come drive A: e pertanto il BIOS va configurato per abilitare il drive A: interno.

Le schede ETX tipo ADVANTECH invece possono gestire entrambi i floppy drive A: e B: con l'interfaccia ETX: in questo caso è necessario specificare nel BIOS la presenza del drive B: .

Se è necessario potere fare boot da floppy drive, nel BIOS di tali schede è prevista la possibilità di fare swap dei floppy drive per permettere il boot dal drive B:

Nota:

Alcuni BIOS permettono lo swap solo se sono presenti entrambi i drive A: e B:, in questo caso basta abilitare la presenza di entrambi i floppy drive

I sistemi operativi come Windows non riconoscono lo swap impostato dal BIOS, per cui per essi il drive floppy valido continua ad essere il drive B:

Per sistemi tipo QNX, che eseguono una propria ricerca dei drive ed usano un diverso modo per indirizzarli, non ci sono generalmente problemi.

### 8.3.1. PCBM0067.138A

In questa versione di stampato il connettore floppy è di tipo standard, ma sul connettore sono presenti solo i segnali di selezione del drive B:, come specificato dagli standard ETX JUMPTEK, con le cui schede non è possibile gestire il drive A:

Il cavo di collegamento con il floppy drive va utilizzato dal lato non incrociato (connettore standard del drive B: PC).

### 8.3.2. PCBM0067.138B

In questa versione la connessione per il floppy drive è posta sulla faccia interna della scheda base ed utilizza una connessione diretta con cavo flat per i floppy drive di tipo slim da PC portatile.

## 8.4. Gestione del segnale di direzione RS485

I chip UART disponibili su schede ETX sono quelli standard presenti nei normali PC, basati sul chip 8250 (senza FIFO) e derivati (16C550, con FIFO).

Questo tipo di chip non prevede nessun supporto per comunicazioni di tipo RS485, che necessita di un segnale di direzione per commutare il driver 485 dalla modalità di trasmissione a quella di ricezione.

La scheda TPLC138 utilizza un normale segnale di handshake RS232 come segnale di direzione (RTS o DTR), tali segnali sono selezionabili tramite i ponticelli P71 e P73 mentre con P72 e P74 si seleziona lo stato di attività in dipendenza del SW che li pilota (diretto o negato); la gestione deve essere implementata a software avendo cura di effettuare la transizione da trasmissione a ricezione solo quando il carattere da inviare ha lasciato lo shift register dell'UART ed è quindi certo che è stato fisicamente trasmesso sulla linea. La transizione di direzione deve comunque essere effettuata il più veloce possibile per evitare la perdita di caratteri in ricezione.

## 8.5. Utilizzo di interrupt in modalità ISA

Le schede add-on PC-104 e le periferiche interne (ETN,CAN e I/O) sono equivalenti a periferiche ISA standard, non PnP.

Se tali periferiche richiedono l'uso di Interrupt, è necessario renderli disponibili al sistema ISA.

Normalmente i BIOS delle CPU ETX attuali sono configurati per assegnare le varie risorse in modo automatico e gli interrupt vengono generalmente assegnati al sistema PCI o a periferiche ISA a bordo delle CPU stesse.

Per potere utilizzare un interrupt nel sistema ISA occorre evitare che sia assegnato dal BIOS a periferiche PCI o interne alla CPU ETX.

E' quindi necessario configurare il BIOS in maniera opportuna per riservare le risorse necessarie alle schede PC-104 utilizzate e per le periferiche TPLC138: a questo scopo controllare la documentazione specifica del BIOS utilizzato.

La scheda TPLC138 necessita di un solo interrupt per le proprie periferiche, e supporta un eventuale sharing dello stesso interrupt con altre schede PC-104: per questo motivo è necessario accertarsi che il jumper R131 sia chiuso (da una resistenza SMD da 0 Ohm o da una goccia di stagno).

## 8.6. Interrupt da ingressi digitali

La versione PCBM0067.138B permette di configurare gli ingressi 1,2,3 e 4 come sorgenti di interrupt, sul fronte di salita. E' possibile utilizzare due modalità di interrupt:

1. Interrupt sul fronte di salita sul solo ingresso 1
2. Interrupt sul fronte di salita su uno qualsiasi degli ingressi 1,2,3 o 4

La modalità 1 permette di avere un ingresso da utilizzare come counter, mentre la seconda modalità può essere utilizzata per rilevare situazioni di emergenza (in questa modalità è infatti difficile discriminare quale ingresso ha causato l' interrupt e non può essere usata per rilevare conteggi)

## 8.7. Tabelle velocità ETN

A seguito si riportano le tabelle dei tempi teorici di ciclo, per singolo record e per tutti i 1022 records.

<b>Velocità linea</b>	<b>Tbit</b>	<b>record 16 bit</b>	<b>record 32 bit</b>
<b>12 Mbit/s</b>	83 ns	<b>10.956 us</b>	<b>14.618 us</b>
<b>6 Mbit/s</b>	167 ns	<b>22.044 us</b>	<b>29.392 us</b>
<b>3 Mbit/s</b>	333 ns	<b>43.956 us</b>	<b>58.608 us</b>
<b>1,5 Mbit/s</b>	667 ns	<b>88.044 us</b>	<b>117.392 us</b>
<b>750 Kbit/s</b>	1.333 us	<b>0.175956 ms</b>	<b>0.234608 ms</b>
<b>375 Kbit/s</b>	3.667 us	<b>0.484044 ms</b>	<b>0.645392 ms</b>
<b>187 Kbit/s</b>	5.348 us	<b>0.705936 ms</b>	<b>0.941248 ms</b>
<b>93,75 Kbit/s</b>	10.667 us	<b>1.408044 ms</b>	<b>1.877392 ms</b>

Tabella 8-1: Tabella tempi di trasferimento singolo record ETN per baud-rate

<b>Velocità linea</b>	<b>Tbit</b>	<b>1022 records /16 bit</b>	<b>1022 records / 32 bit</b>
<b>12 Mbit/s</b>	83 ns	<b>11.197 ms</b>	<b>14.939596 ms</b>
<b>6 Mbit/s</b>	167 ns	<b>22.52488 ms</b>	<b>30.038624 ms</b>
<b>3 Mbit/s</b>	333 ns	<b>44.923032 ms</b>	<b>59.897376 ms</b>
<b>1,5 Mbit/s</b>	667 ns	<b>89.980968 ms</b>	<b>119.974624 ms</b>
<b>750 Kbit/s</b>	1.333 us	<b>179.827032 ms</b>	<b>239.769376 ms</b>
<b>375 Kbit/s</b>	3.667 us	<b>494.692968 ms</b>	<b>659.590624 ms</b>
<b>187 Kbit/s</b>	5.348 us	<b>721.466592 ms</b>	<b>961.955456 ms</b>
<b>93,75 Kbit/s</b>	10.667 us	<b>1.4390210 s</b>	<b>1.9186946 s</b>

Tabella 8-2: Tabella di tempi massimi di trasferimento record ETN



## 8.8. Tabelle velocità CAN

A seguito vengono indicate le velocità di trasferimento di frame CAN completi a baud rate standard, sia in modalità standard che in modalità estesa.

Nella modalità Standard con identificatore a 11BIT il protocollo utilizza **44bit**, mentre in modo EXTENDED a 29BIT il protocollo usa **64bit**, a cui vanno aggiunti i bit della parte dati, da 0 a 64bit:

Un messaggio CAN STANDARD completo quindi richiede **108bit**, mentre un messaggio CAN EXTENDED richiede **128bit**.

Il tempo di trasferimento di un frame CAN, può essere calcolato come:

$$T_{\text{frame}} = T_{\text{bit}} * n_{\text{BIT}} * (n_{\text{Bytes}} * 8)$$

Dove:

- Tframe** Tempo del messaggio
- Tbit** Tempo di un singolo bit
- nBIT** Numero di bit del protocollo hardware: 44 per frame STANDARD, 64 per frame estesi
- nBytes** Numero di byte da trasmettere, da 0 a 8.

La seguente tabella riassume i tempi massimi di trasferimento per tutti i baud-rate supportati ed il numero massimo di messaggi per secondo:

Velocità [bps]	Tbit [us]	STANDARD [ms]	Msg/sec	EXTENDED [ms]	Msg/sec
10 Kbit/s	100.00	10.800	92	12.800	78
20 Kbit/s	50.00	5.400	185	6.400	156
50 Kbit/s	20.00	2.160	462	2.560	390
100 Kbit/s	10.00	1.080	925	1.280	781
125 Kbit/s	8.00	0.864	1157	1.024	976
250 Kbit/s	4.00	0.432	2314	0.512	1953
500 Kbit/s	2.00	0.216	4629	0.256	3906
800 Kbit/s	1.25	0.135	7407	0.160	6250
1 Mbit/s	1.00	0.108	9259	0.128	7812

Tabella 8-3: Tabella tempi di trasferimento di messaggi CAN

## 8.9. Connessioni di ingresso ed uscita digitali

La figura riportata a seguito riporta il dettaglio del layout dei connettori per gli ingressi digitali e per le uscite digitali:

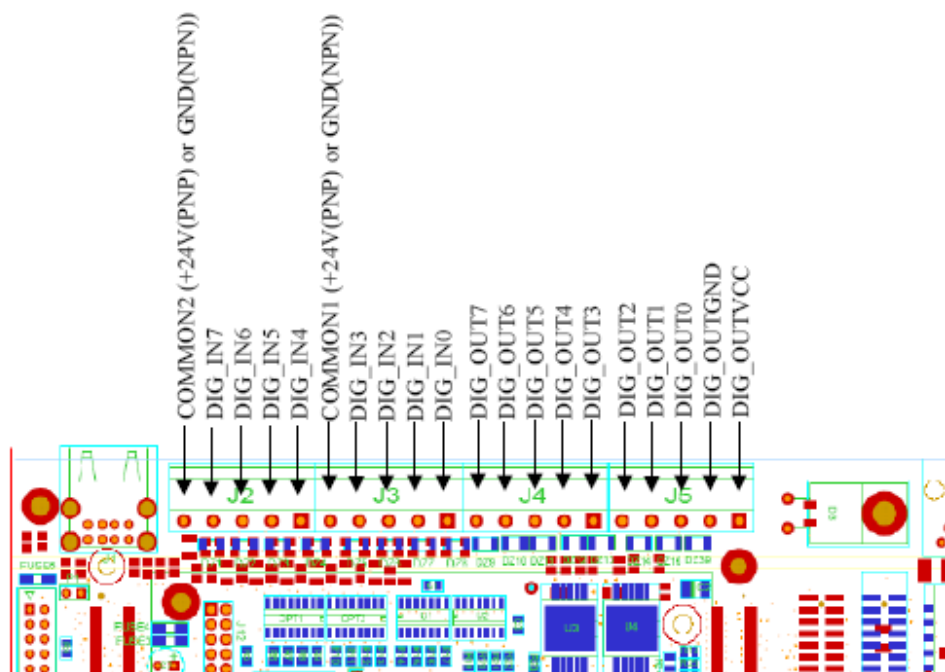


Figura 8-1: Layout segnali I/O

### 8.9.1. Collegamento per le uscite digitali

Le uscite digitali, di tipo PNP, richiedono una alimentazione, che deve essere fornita tra i pin **DIG\_OUTGND (Ground)** e **DIG\_OUTVCC (+24VCC)**.

Quando attive, le uscite si chiudono e forniscono un segnale pari a quello di alimentazione (+24V), quando l' uscita non è attiva, il circuito è aperto.

A seguito si riporta lo schema di principio per il collegamento di un carico ad una delle uscite digitali:

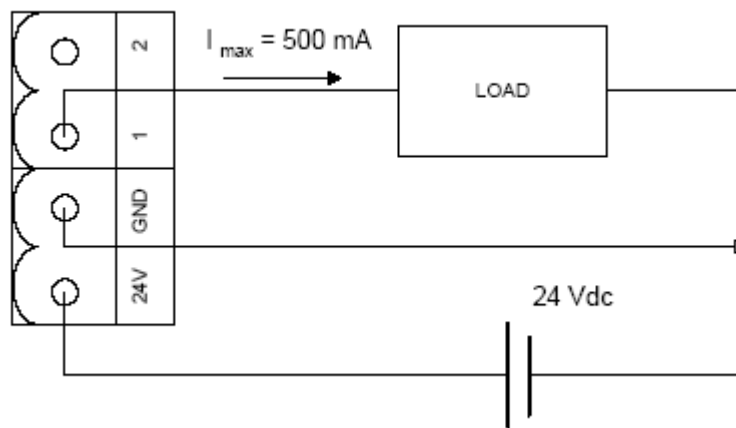


Figura 8-2: Collegamento del carico ad una uscita Digitale

E' possibile pilotare carichi induttivi (relè), purchè si adottino le opportune precauzioni per proteggere i transistor (MOSFET) di uscita (Diodo o Tranzorb in parallelo al carico induttivo). L' uscita non può in nessun caso pilotare carichi fortemente induttivi.

### 8.9.2. Collegamenti per gli ingressi digitali

Gli ingressi digitali sono divisi in due gruppi separati, ogni gruppo dispone di un comune che può essere indifferentemente utilizzato collegato a massa o al positivo di alimentazione.

A seguito si riportano gli schemi di principio per il collegamento delle uscite digitali:

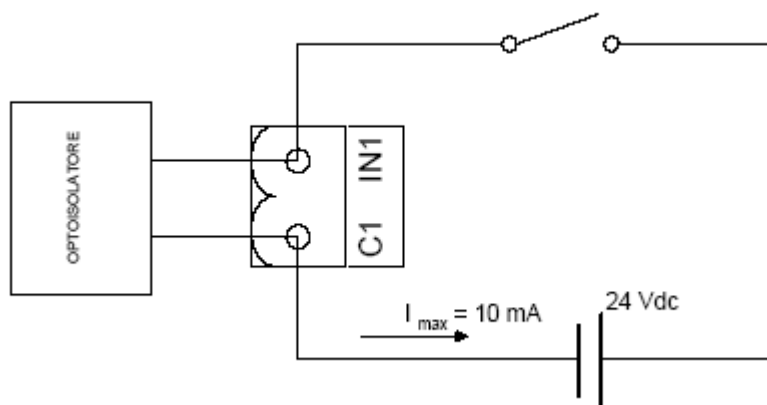


Figura 8-3: Collegamento di un ingresso digitale PNP (comune GND)

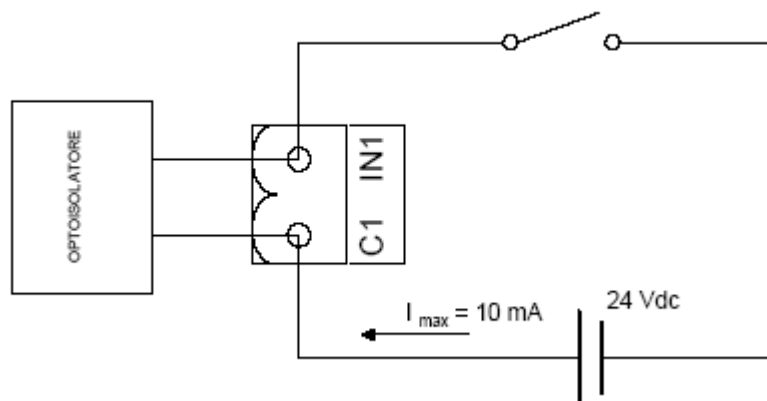


Figura 8-4: Collegamento di un ingresso digitale NPN (comune VCC)

## 8.10. Tipo di morsetti per alimentazione e Digital I/O

A seguito si riporta a titolo esemplificativo una immagine di morsetti COMBICON **MSTB 2,5/ 15-ST-5,08** (15 poli, passo 5.08mm). Per l'alimentazione è a disposizione un connettore a 4 poli, di cui due per l'alimentazione scheda e due per una alimentazione derivata. Le connessioni di I/O necessitano di 20poli: 10 poli per i segnali di ingresso e 10 poli per i segnali di uscita.

L'utente può utilizzare la combinazione di morsetti che meglio preferisce.

La configurazione consigliata è di 1 morsetto a 2 poli per l'alimentazione scheda, 2 morsetti a 5 poli per gli ingressi digitali, un morsetto a 2 poli per l'alimentazione delle uscite digitali e un morsetto a 8 poli per le uscite digitali.



Figura 8-5: Tipo di morsetto per I/O

$$a = (\text{Numero poli} - 1) * 5.08$$

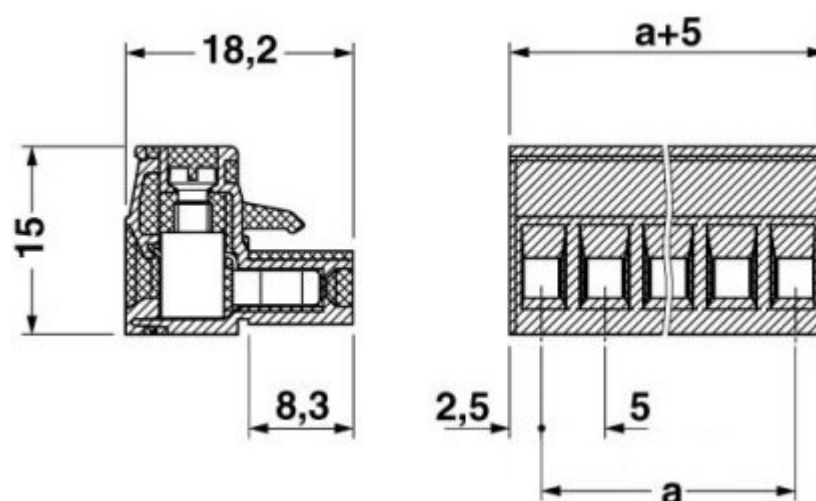


Figura 8-6: Dimensioni meccaniche morsetti

## **8.11. ERRATA**

### **8.12. PCBM0067.138A**

In questa versione di circuito stampato la serigrafia dei ponticelli P48 e P49 è scambiata: Dove indicato P49 va inteso P48 e viceversa.

### **8.13. PCBM0067.138B**

In questa versione di circuito stampato non è possibile usare il floppy drive configurato come A: sulle schede ADVANTECH che supportano questa funzionalità (non standard) in quanto i segnali usati sono diversi da quelli previsti.

La gestione del floppy drive A sulle schede ETX non è standard e manca nella maggior parte dei modelli.

## 9. CERTIFICAZIONI

La tabella a seguito riporta i risultati delle certificazioni a cui e' stato sottoposto il prodotto:

<i>Port</i>	<i>Test category</i>	<i>Type of test</i>	<i>Frequency range</i>	<i>Level</i>	<i>Performance criterion</i>	<i>Normative references</i>	<i>Test result</i>
Enclosure	Emission	Radiated emissions (E field)	30 1000 MHz	-	-	EN 55011	C
Enclosure	Immunity	Radiated EM fields (AM)	80 2000 MHz	3	A	EN 61000-4-3	C
Enclosure	Immunity	Power-frequency magnetic fields	50 Hz	4	A	EN 61000-4-8	C
Enclosure	Immunity	Electrostatic Discharges	50 Hz	2,3	B	EN 61000-4-2	C
DC I/O power ports	Immunity	Radio-frequency common mode	50 Hz	3	A	EN 61000-4-6	C
Signal/ Control lines	Immunity	Radio-frequency common mode	50 Hz	3	A	EN 61000-4-6	C
DC I/O power ports	Immunity	Fast transients	50 Hz	3	B	EN 61000-4-4	C
Signal/ Control lines	Immunity	Fast transients	50 Hz	3	B	EN 61000-4-4	C
Signal and telecom.	Immunity	Surge Line to ground	50 Hz	2	B	EN 61000-4-5	C
DC input power	Immunity	Surges Lines to earth	50 Hz	2	B	EN 61000-4-5	C

Figura 9-1: Risultati dei test di certificazione

C = the equipment under test complied with the test specification limit.

NC = the equipment under test did not comply with the test specification limit.

NA = the test is not applicable to the port.

**NOTE:**

L' apparato e' stato certificato in versione **PC**, utilizzando una Ferrite Richco tipo **RKCF-13-A5** sul cavo di alimentazione, non inclusa nella dotazione standard.

E' raccomandato l' uso di cavi schermati per tutte le periferiche di comunicazione.

END\_OF\_DOCUMENT