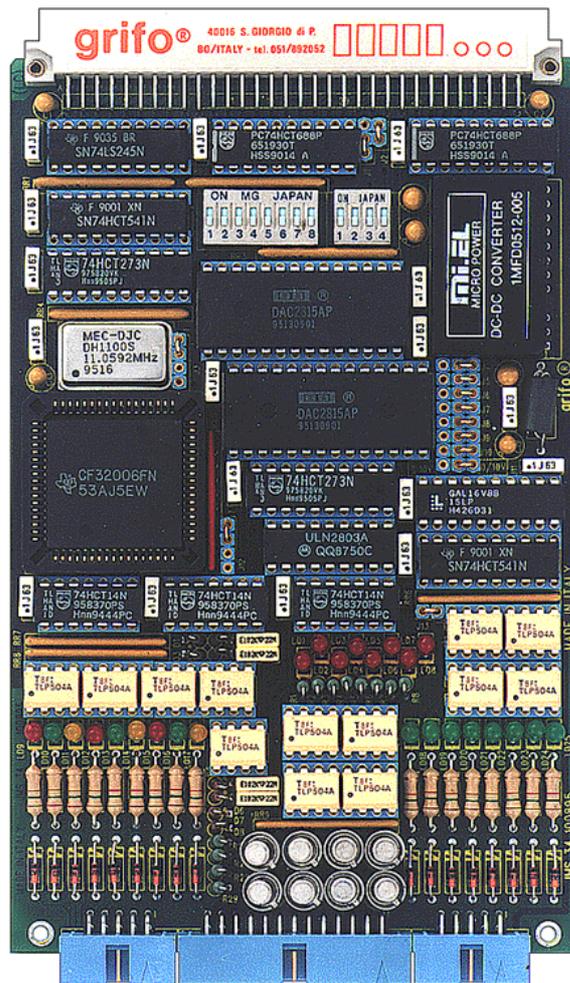


JMS 34

Jumbo Multifunction Support

MANUALE TECNICO



grifo[®]
ITALIAN TECHNOLOGY

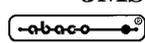
Via dell' Artigiano, 8/6
40016 San Giorgio di Piano
(Bologna) ITALY
E-mail: grifo@grifo.it



<http://www.grifo.it> <http://www.grifo.com>
Tel. +39 051 892.052 (r.a.) FAX: +39 051 893.661

JMS 34

Edizione 3.0 Rel. 5 Ottobre 1995

, GPC[®], grifo[®], sono marchi registrati della ditta grifo[®]

JMS 34

Jumbo Multifunction Support

MANUALE TECNICO

La scheda **JMS 34** é un potentissimo modulo di supporto particolarmente adatto per risolvere le problematiche legate al controllo assi; in particolare possono essere risolti problemi di conteggio o di acquisizione Encoder, e di gestione dei posizionamenti tramite motori in corrente continua. Essa opera sul potente BUS industriale **ABACO**[®] da 16 bit di cui sfrutta la ricca serie di schede a microprocessore.

La **JMS 34** occupa uno spazio di indirizzamento di soli 16 bytes; questi possono essere allocati nello spazio di indirizzamento di I/O tramite due comodi dip switch. Da notare che, al fine di aumentare la flessibilità della scheda, é prevista la possibilità di indirizzare la stessa tramite 16 bit, pari ad uno spazio di indirizzamento di 64 Kbyte.

La **JMS 34** può essere fornita con 2 canali di D/A Converter da 12 bit, oppure con 4 canali; essa inoltre può anche essere impiegata tutte le volte che ci sono problematiche inerenti il, conteggio, la misura di frequenze o periodi, la gestione mista di grandezze analogiche e digitali, ecc.

grifo[®]

ITALIAN TECHNOLOGY

Via dell' Artigiano, 8/6
40016 San Giorgio di Piano
(Bologna) ITALY

E-mail: grifo@grifo.it

<http://www.grifo.it>

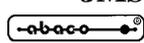
<http://www.grifo.com>

Tel. +39 051 892.052 (r.a.) FAX: +39 051 893.661



JMS 34

Edizione 3.0 Rel. 5 Ottobre 1995

, **GPC**[®], **grifo**[®], sono marchi registrati della ditta **grifo**[®]

Vincoli sulla documentazione **grifo**[®] Tutti i Diritti Riservati

Nessuna parte del presente manuale può essere riprodotta, trasmessa, trascritta, memorizzata in un archivio o tradotta in altre lingue, con qualunque forma o mezzo, sia esso elettronico, meccanico, magnetico ottico, chimico, manuale, senza il permesso scritto della **grifo**[®].

IMPORTANTE

Tutte le informazioni contenute nel presente manuale sono state accuratamente verificate, ciononostante **grifo**[®] non si assume nessuna responsabilità per danni, diretti o indiretti, a cose e/o persone derivanti da errori, omissioni o dall'uso del presente manuale, del software o dell' hardware ad esso associato.

grifo[®] altresì si riserva il diritto di modificare il contenuto e la veste di questo manuale senza alcun preavviso, con l' intento di offrire un prodotto sempre migliore, senza che questo rappresenti un obbligo per **grifo**[®].

Per le informazioni specifiche dei componenti utilizzati sui nostri prodotti, l'utente deve fare riferimento agli specifici Data Book delle case costruttrici o delle seconde sorgenti.

LEGENDA SIMBOLI

Nel presente manuale possono comparire i seguenti simboli:

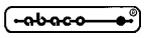


Attenzione: Pericolo generico



Attenzione: Pericolo di alta tensione

Marchi Registrati

 , GPC[®], **grifo**[®] : sono marchi registrati della **grifo**[®].

Altre marche o nomi di prodotti sono marchi registrati dei rispettivi proprietari.

INDICE GENERALE

INTRODUZIONE	1
DESCRIZIONE GENERALE DELLA SCHEDA	1
DISPOSITIVO DI CLOCK	2
SEZIONE INTERFACCIA ENCODER	2
SEZIONE D/A CONVERTER	2
SEZIONE DI DC/DC CONVERTER	2
SEZIONE DI INPUT	4
SEZIONE DI OUTPUT	4
LOGICA DI CONTROLLO	4
SEZIONE DI INTERFACCIA ED INDIRIZZAMENTO	4
CARATTERISTICHE TECNICHE DELLA SCHEDA	6
CARATTERISTICHE GENERALI	6
CARATTERISTICHE FISICHE	6
CARATTERISTICHE ELETTRICHE	7
INSTALLAZIONE DELLA SCHEDA	8
CONNESSIONI CON IL MONDO ESTERNO	8
CN3 - CONNETTORE PER INPUT OPTOISOLATI	8
CN1 - CONNETTORE PER INGRESSI COUNTER THCT 12316	10
CN2 - CONNETTORE PER USCITE A TRANSISTOR E D/A CONVERTER	12
K1- CONNETTORE PER BUS ABACO®	14
SEGNALAZIONI VISIVE	16
JUMPERS	18
JUMPER A 3 VIE	19
JUMPERS A 4 VIE	21
JUMPERS A 2 VIE	22
DESCRIZIONE HARDWARE	24
INTRODUZIONE	24
MAPPAGGIO DELLA SCHEDA	24
INDIRIZZAMENTO REGISTRI INTERNI	26
DESCRIZIONE SOFTWARE DELLE PERIFERICHE DI BORDO	28
INTERFACCIA ENCODER THCT 12316	28
LATCH PER SETTAGGIO MODO DI FUNZIONAMENTO THCT 12316	28
USCITE A TRANSISTORS	29
INGRESSI OPTOISOLATI	29
D/A CONVERTER DAC 2815	30
SCHEDE ESTERNE	32

BIBLIOGRAFIA	36
APPENDICE A: DISPOSIZIONE JUMPERS	37
APPENDICE B: DESCRIZIONE COMPONENTI DI BORDO	41
APPENDICE C: INDICE ANALITICO	49

INDICE DELLE FIGURE

FIGURA 1: SCHEMA A BLOCCHI	3
FIGURA 2: PIANTA COMPONENTI	5
FIGURA 3: CN3 - CONNETTORE PER INPUT OPTOISOLATI NPN	8
FIGURA 4: SCHEMA A BLOCCHI DELLA SEZIONE DI INPUT	9
FIGURA 5: CN1 - CONNETTORE PER INGRESSI COUNTER THCT 12316	10
FIGURA 6: SCHEMA A BLOCCHI DELLA SEZIONE DI CONTEGGIO	11
FIGURA 7: CN2 - CONNETTORE PER USCITE A TRANSISTOR D/A CONVERTER ..	12
FIGURA 8: SCHEMA A BLOCCHI DELLA SEZIONE DI OUTPUT	13
FIGURA 9: K1 - CONNETTORE PER BUS ABACO®	14
FIGURA 10: TABELLA DELLE SEGNALAZIONI VISIVE	16
FIGURA 11: DISPOSIZIONE DI CONNETTORI, LEDS E DIP-SWITCH	17
FIGURA 12: TABELLA RIASSUNTIVA DEI JUMPERS	18
FIGURA 13: TABELLA 1 DEI JUMPERS A 3 VIE	19
FIGURA 14: TABELLA 2 DEI JUMPERS A 3 VIE	20
FIGURA 15: TABELLA JUMPERS A 4 VIE	21
FIGURA 16: TABELLA JUMPERS A 2 VIE	22
FIGURA 17: DISPOSIZIONE DEI JUMPER	23
FIGURA 18: TABELLA INDIRIZZI DEI REGISTRI INTERNI	26
FIGURA 19: FOTO DELLA SCHEDA	27
FIGURA 20: SCHEMA DELLE STRUTTURE COLLEGABILI ALLA SCHEDA	35
FIGURA 21: DISPOSIZIONE JUMPERS SEZIONE INTRFACCIAMENTO	37
FIGURA 22: DISPOSIZIONE JUMPERS PER THCT 12316	38
FIGURA 23: DISPOSIZIONE JUMPERS PER DAC 2815	39



INTRODUZIONE

Questo manuale fornisce tutte le informazioni hardware e software per consentire all'utente il miglior utilizzo della scheda **JMS 34**. Al fine di non incontrare problemi nell'uso della scheda, è conveniente che l'utente legga con attenzione tutte le informazioni contenute in questo manuale. In una seconda fase per rintracciare più facilmente le informazioni necessari, si può fare riferimento all'indice generale e all'indice analitico, posti rispettivamente all'inizio ed alla fine del manuale.

DESCRIZIONE GENERALE DELLA SCHEDA

La scheda **JMS 34** (Jumbo Multifunction Support, 3 Encoder, 4 D/A), è una potente periferica di supporto studiata per risolvere le problematiche inerenti al controllo assi. Essa opera sul potente **BUS industriale ABACO®** e può essere adoperata in abbinamento ad una qualsiasi delle numerose schede di CPU disponibili in questa famiglia, quali la **GPC® F2**, **GPC® 51**, **GPC® 80F**, **GPC® 81F**, **GPC® 15A**, **GPC® 15R**, **GPC® 68**, **GPC® 188**, ecc.

Tutto quanto normalmente serve per effettuare il controllo assi comandati tramite motori tipo **CC** o **BRUSHLESS**, è presente a bordo della **JMS 34**.

La scheda può essere fornita con 2 canali di **D/A Converter** da 12 Bits con 4 canali. Con questa modularità si consente di ottimizzare i costi in funzione del reale utilizzo della scheda nella specifica applicazione richiesta dall'utente.

Oltre al Controllo Assi, la **JMS 34** può essere impiegata tutte le volte che ci sono problematiche inerenti il conteggio, la misura di frequenze o periodi, la gestione mista di grandezze analogiche e digitali, ecc. Una ricca serie di programmi dimostrativi ed esempi di utilizzo, consentono un immediato uso della scheda. Detti programmi sono disponibili per tutte le numerose schede di CPU presenti nel vasto Carteggio **ABACO®**.

Per facilitare il collegamento al campo della **JMS 34**, sono disponibili una serie di moduli **BLOCK** del tipo **FBC** che consentono di dipanare i vari Flat-Cable su comode morsettiere a rapida estrazione. Le principali caratteristiche della scheda sono le seguenti:

- Singola Europa da 100x160 mm.
- Interfacciamento con il **Bus Industriale ABACO®**
- **3** canali di acquisizione **Encoder** o di **Conteggio** galvanicamente isolata, in grado di:
Acquisire tre Encoder incrementali bidirezionali a 16 bit, oppure un encoder bidirezionale a 32 bit ed un encoder bidirezionale a 16 bit.
Ogni contatore può avere un rapporto indipendente di moltiplicazione degli impulsi in ingresso per 1, 2 o 4.
Gestione hardware della **Tacca di Zero**, galvanicamente isolata.
Discriminatore di direzione disinseribile.
Ingressi per Encoder da +12÷24 Vdc.
Visualizzazione tramite LED dello stato delle linee degli encoder.
- Fino a **4** linee **D/A Converter** da 12 bits, con uscita selezionabile ±10 Vdc oppure 0/10 Vdc.
- **8** linee digitali di ingresso Optoisolate di tipo NPN, visualizzate tramite LED.
Ingressi per input da +12÷24 Vdc.
- **8** linee digitali di uscita, visualizzate tramite LED, Optoisolate e bufferate con transistor in Open Collector. Carico sulle uscite da 500 mA, 45 Vdc.
- DC/DC converter per generare le tensioni richieste dalla sezione analogica.
- Unica tensione di alimentazione da +5 Vdc.

Viene di seguito riportata una descrizione dei blocchi funzionali della scheda, con indicate le operazioni effettuate da ciascuno di essi. Per una più facile individuazione di tali blocchi e per una verifica delle loro connessioni, fare riferimento alla figura 1.

DISPOSITIVO DI CLOCK

La scheda **JMS 34** é provvista di una circuiteria interna in grado di generare il segnale di sincronizzazione richiesto dalle periferiche di bordo. Questo consente di utilizzare la scheda in abbinamento ad una qualsiasi CPU in modo indipendente dalla sua velocità.

SEZIONE INTERFACCIA ENCODER

Questa sezione é basata su un triplo contatore Up/Down con relativo ingresso di azzeramento (THCT 12316) particolarmente adatto ad acquisire encoder bidirezionali con relativa tacca di zero. Il tipo di conteggio può essere selezionato da software, mentre da hardware é possibile collegare in cascata due dei tre contatori, in modo da ottenere un contatore a 32 bit ed uno a 16 bit. Tale periferica é vista in 6 byte (2 per ogni contatore) indirizzati secondo le indicazioni del capitolo dedicato al mappaggio della scheda. Tutte le linee d'ingresso, comprese quelle della tacca di zero, sono galvanicamente isolate e visualizzate tramite LED; la tensione per l'alimentazione degli optoisolatori, può variare nel range $+12\div 24$ Vdc.

Questa sezione inoltre comprende un latch a 8 vie (74273), allocato secondo le indicazioni illustrate in seguito, per gestire, da software, la programmazione del modo di conteggio, delle 3 sezioni del THCT 12316. Tale dispositivo permette di settare 8 delle nove linee di configurazione dei contatori; per la gestione dell'ultimo di questi segnali é previsto un apposito jumper.

SEZIONE D/A CONVERTER

Questa sezione é basata su due convertitori D/A a 12 Bits (DAC 2815), ognuno dei quali presenta due canali di conversione indipendenti. Su entrambi i dispositivi può essere settato, in modo autonomo, il range della tensione di uscita tra ± 10 V oppure 0/10 V, mediante due appositi gruppi di jumper a 3 vie.

La programmazione della periferica é gestita da software tramite 8 byte indirizzati secondo le indicazioni del capitolo dedicato al mappaggio della scheda.

SEZIONE DI DC/DC CONVERTER

A bordo della scheda **JMS 34** é presente un survolto che si occupa di fornire le tensioni necessarie alla sezione di conversione digitale-analogica. Tale DC/DC converter genera le due tensioni ± 15 V basandosi sull'unica alimentazione della scheda a +5 Vcc e per questo non necessita di nessuna gestione software.

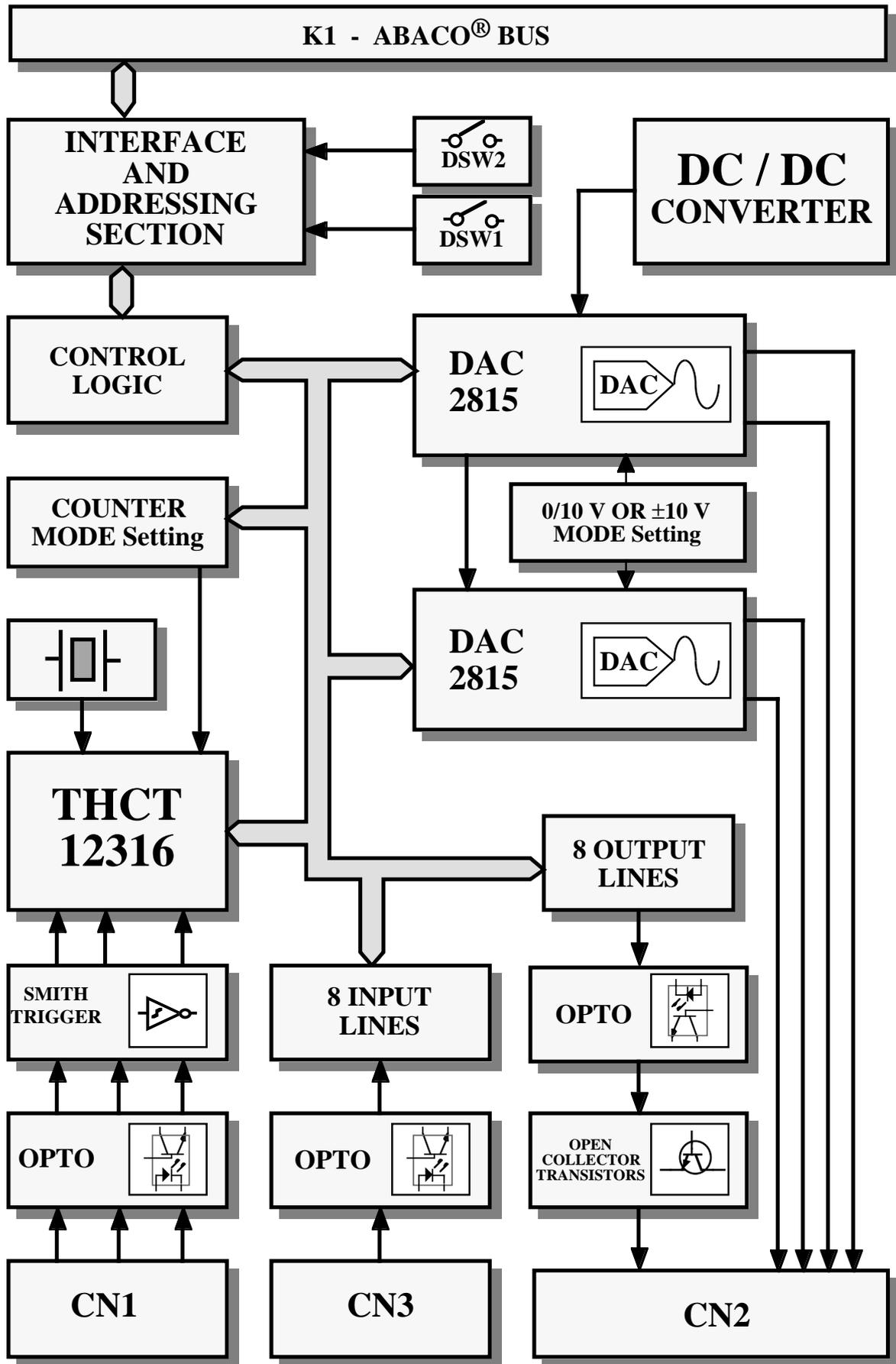


FIGURA 1: SCHEMA A BLOCCHI

SEZIONE DI INPUT

Questa sezione é basata su 8 linee di ingresso, acquisite tramite un buffer 74541. Tale componente é allocato in un corrispondente byte, secondo le indicazioni del capitolo dedicato al mappaggio della scheda. Ogni linea di input é galvanicamente isolata e di tipo NPN, viene visualizzata tramite un apposito LED verde; la tensione per l'alimentazione degli optoisolatori, può variare nel range +12÷24 Vdc.

SEZIONE DI OUTPUT

Questa sezione é basata su 8 linee di uscita gestite tramite un latch 74273. Tale componente é allocato in un corrispondente byte, secondo le indicazioni del capitolo dedicato al mappaggio della scheda. Ogni linea di output, galvanicamente isolata e visualizzata tramite un apposito LED rosso, va a pilotare un transistor collegato in Open Collector, al quale può essere applicato un carico massimo di +45 Vdc, 500 mA.

LOGICA DI CONTROLLO

Questa sezione é basata su una GAL 16V8, che provvede a generare tutti i vari chip-select necessari per accedere alle varie periferiche di bordo della **JMS 34**. Tramite questa sezione il programmatore può interagire con i dispositivi della scheda, verificandone il loro stato, leggendo delle combinazioni digitali, settando dei valori analogici in uscita, ecc.

Il tutto tramite una semplice gestione software basata sul BUS industriale **ABACO**®, a cui la logica di controllo si collega tramite la sezione di interfaccia ed indirizzamento. Per ulteriori informazioni si veda il capitolo "DESCRIZIONE SOFTWARE".

SEZIONE DI INTERFACCIA ED INDIRIZZAMENTO

Questa sezione gestisce il colloquio tra la logica di controllo e la scheda di comando del tipo **GPC**®; in particolare tutti i vari dati scritti o letti, passano attraverso questa sezione che, inoltre, provvede a gestire il mappaggio della scheda in I/O, tramite uno o due dip-switch. Infatti questa sezione può essere configurata per indirizzare la **JMS 34** in uno spazio fisico di 256 o 64 Kbytes.

L'interfacciamento con il BUS industriale **ABACO**® é realizzato prevedendo un gestione di un BUS con dati ad 8 bit. Per ulteriori informazioni si veda il capitolo "DESCRIZIONE SOFTWARE".

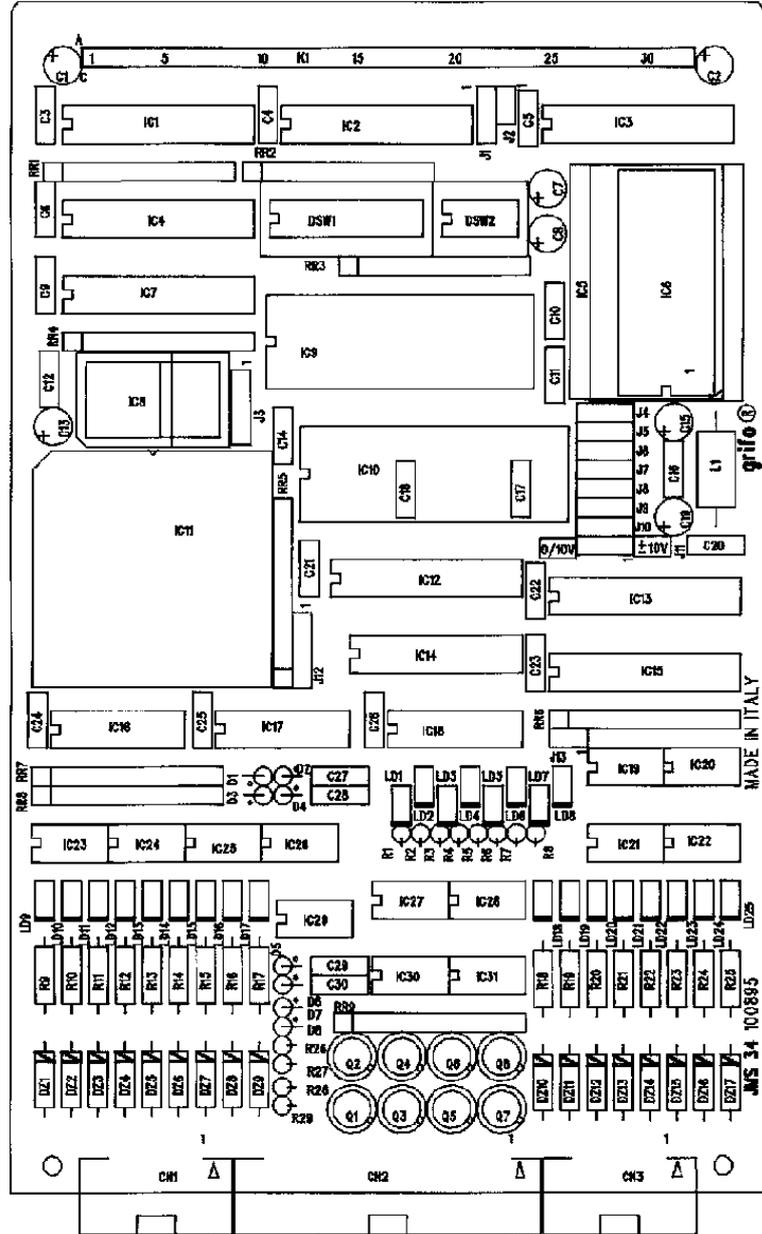


FIGURA 2: PIANTA COMPONENTI

CARATTERISTICHE TECNICHE DELLA SCHEDA

CARATTERISTICHE GENERALI

Tipo di BUS:	Industriale ABACO®
N.ro di linee di I/O:	8 linee di Input digitali optoisolate e visualizzate a LED 8 linee di Output digitali optoisolate e visualizzate a LED
N.ro di linee di conteggio:	3 linee di acquisizione per encoder bidirezionali con tacca di zero, optoisolate e visualizzate a LED.
N.ro di linee di conversione D/A:	4 linee a 12 Bits.
N.ro byte di indirizzamento:	selezionabile tra 256 e 64 K (65535)
N.ro byte occupati:	16
Periferiche di bordo:	THCT 12316 DAC 2815
Oscillatore di bordo:	11.0592 MHz

CARATTERISTICHE FISICHE

Dimensioni:	Formato Europa da 100x160 mm.
Peso:	190 g
Connettori:	Bus 64 pin DIN 41612 corpo C CN1: 10 vie scatolino 90 gradi M CN2: 26 vie scatolino 90 gradi M CN3: 10 vie scatolino 90 gradi M
Range di temperatura:	da 10 a 40 gradi centigradi
Umidità relativa:	20% fino a 90% (senza condensa)

CARATTERISTICHE ELETTRICHE

Tensione di alimentazione:	+5 Vdc
Corrente assorbita:	<ul style="list-style-type: none">- Con 1 solo DAC 2815 montato su IC10: 315 mA con tutti gli Input/Output disattivi e DAC senza carico 480 mA con tutti gli Input/Output attivi e carico di 2 KΩ sull'uscita del DAC impostata a +10 V- Con 2 DAC 2815 montati su IC9 e IC10: 400 mA con tutti gli Input/Output disattivi e DAC senza carico 590 mA con tutti gli Input/Output attivi e carico di 2 KΩ sull'uscita dei DAC impostata a +10V
Tensione massima sulle linee di Output:	+45 Vdc
Corrente massima sulle linee di Output:	500 mA
Range di tensione D/A converter:	Selezionabile tra $\pm 10V$ o 0/10V
Corrente massima erogabile dai DAC:	± 5 mA
Tensione alimentazione optoisolatori:	+12÷24 Vdc

INSTALLAZIONE DELLA SCHEDA

In questo capitolo saranno illustrate tutte le operazioni da effettuare per ottenere il corretto funzionamento della scheda. A questo scopo di seguito é riportata la funzione dei jumpers, dei connettori e di tutti quei componenti che possono modificare il comportamento della scheda.

CONNESSIONI CON IL MONDO ESTERNO

La scheda é provvista di 4 connettori con cui possono essere effettuati tutti i collegamenti delle linee di I/O della scheda con il mondo esterno. Di seguito viene riportata una loro descrizione comprensiva dei relativi pin-out. Per una più facile individuazione di tali connettori, si faccia riferimento alla figura 11, mentre per ulteriori informazioni a riguardo del tipo di connessione, fare riferimento alle figure successive, che illustrano il tipo di collegamento effettuato a bordo scheda.

CN3 - CONNETTORE PER INPUT OPTOISOLATI

CN3 é un connettore a scatolino con passo 2.54 mm a 10 piedini, tramite il quale possono essere acquisiti gli 8 ingressi optoisolati di tipo NPN. Su CN3 sono presenti gli ingressi in open -collector ed il pin per l'alimentazione, +Vopto, degli optoisolatori. Il pin-out é riportato di seguito:

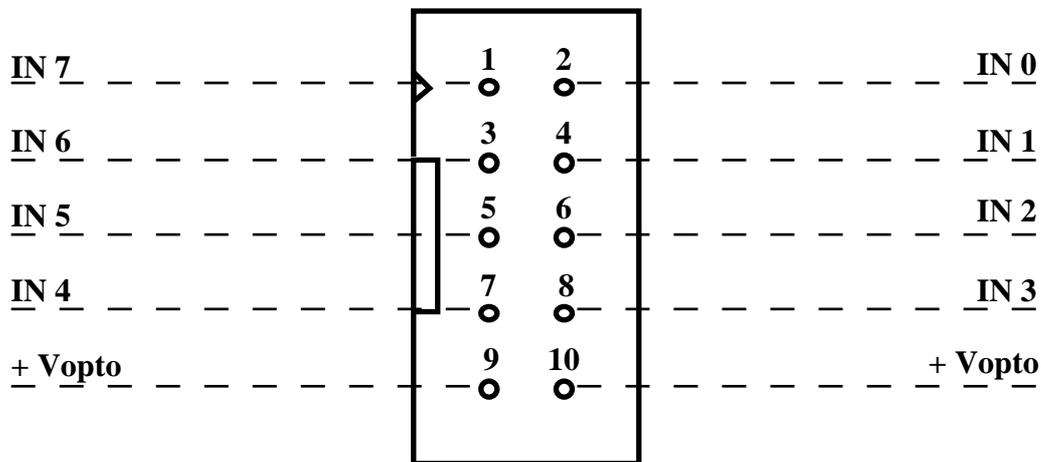


FIGURA 3: CN3 - CONNETTORE PER INPUT OPTOISOLATI NPN

Legenda:

IN n = I - Ingresso optoisolato n.

+Vopto = I - Ingresso per tensione di +12÷24 Vdc di alimentazione optoisolatori.

Le 8 linee di input di cui dispone la **JMS 34** sono del tipo optoisolate in modo da garantire una certa protezione dell' elettronica interna rispetto ai possibili disturbi provenienti dall' esterno. Ogni linea comprende un diodo LED con funzione di feed back visivo (il led si accendera' tutte le volte in cui l'ingresso risulterà portato alla GND opto); gli ingressi supporteranno, quindi, contatti normalmente aperti. In particolare le linee d'ingresso sono adatte a driver del tipo NPN. Nel caso si debbano collegare a driver del tipo PNP si deve interporre un modulo della serie Block tipo **PBI 01**. La circuiteria di acquisizione delle 8 linee d' ingresso é rappresentata nel seguente schema. Per quanto riguarda la tensione di alimentazione degli optoisolatori, questa può variare da un minimo di 12 Vdc ad un massimo di 24 Vdc e può essere facilmente generata da un semplice gruppo raddrizzatore-condensatore.

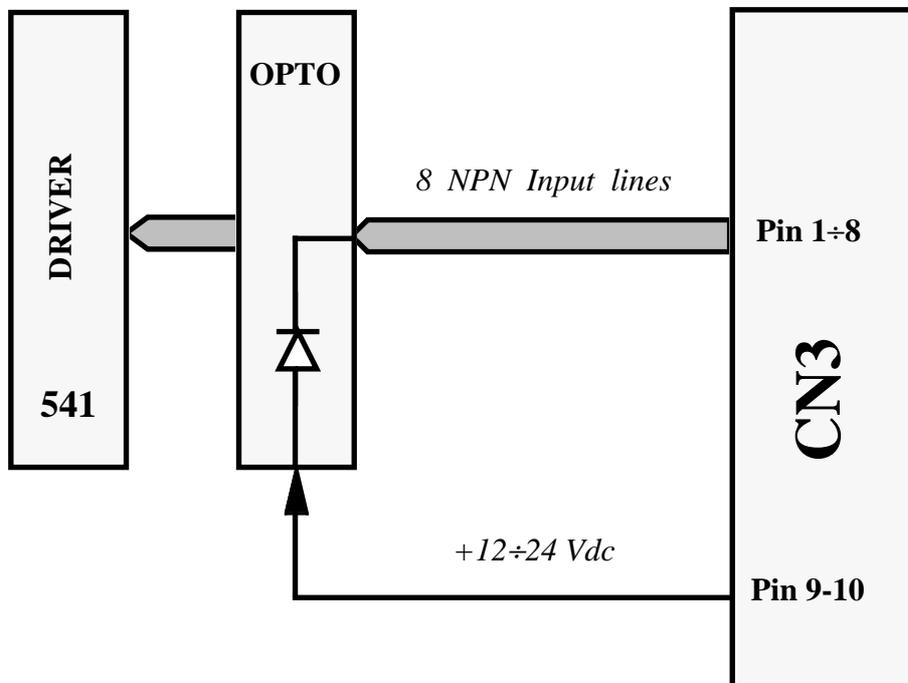


FIGURA 4: SCHEMA A BLOCCHI DELLA SEZIONE DI INPUT

CN1 - CONNETTORE PER INGRESSI COUNTER THCT 12316

CN1 é un connettore a scatolino con passo 2.54 mm a 10 piedini, tramite il quale si interfacciano le linee di input per i tre contatori del THCT 12316, con il campo. Questi ingressi, galvanicamente isolati e di tipo NPN, sono presenti su CN1 oltre al pin per la tensione di alimentazione degli otoiisolatori. Di seguito é riportato il pin-out del connettore:

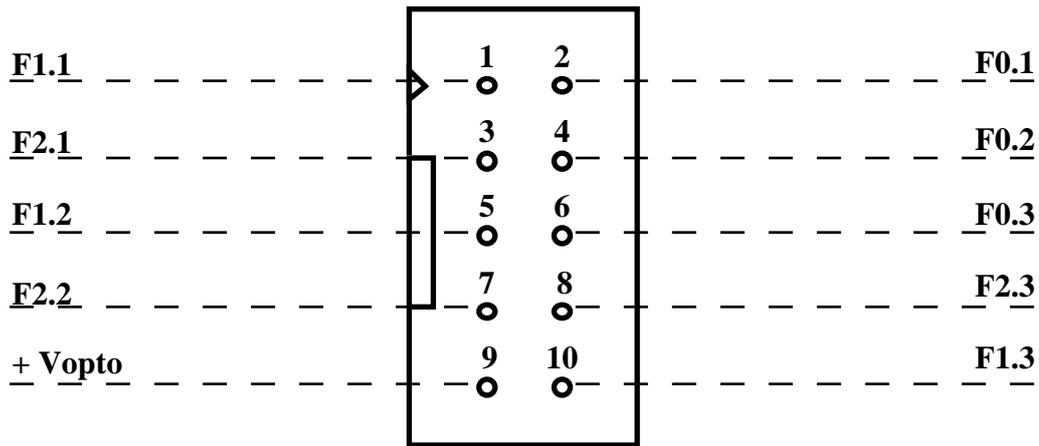


FIGURA 5: CN1 - CONNETTORE PER INGRESSI COUNTER THCT 12316

Legenda:

- F0.1 = I - Ingresso fase di azzeramento del contatore 1.
- F1.1 = I - Ingresso fase 1 del contatore 1.
- F2.1 = I - Ingresso fase 2 del contatore 1.
- F0.2 = I - Ingresso fase di azzeramento del contatore 2.
- F1.2 = I - Ingresso fase 1 del contatore 2.
- F2.2 = I - Ingresso fase 2 del contatore 2.
- F0.3 = I - Ingresso fase di azzeramento del contatore 3.
- F1.3 = I - Ingresso fase 1 del contatore 3.
- F2.3 = I - Ingresso fase 2 del contatore 3.
- +Vopto = I - Linea di alimentazione a +12÷24 Vdc.

Le linee di conteggio di cui dispone la **JMS 34** sono del tipo optoisolate in modo da garantire una certa protezione dell' elettronica interna rispetto ai possibili disturbi provenienti dall' esterno. Ogni linea comprende un diodo LED con funzione di feed back visivo (il led si accendera' tutte le volte in cui l'ingresso risulterà portato alla GND opto); gli ingressi supporteranno, quindi, contatti normalmente aperti. In particolare le linee d'ingresso sono adatte a driver del tipo NPN. Nel caso si debbano collegare a driver del tipo PNP si deve interporre un modulo della serie Block tipo **PBI 01**. La circuiteria di acquisizione delle linee di conteggio é rappresentata nel seguente schema. Per quanto riguarda la tensione di alimentazione degli optoisolatori, questa può variare da un minimo di 12 Vdc ad un massimo di 24 Vdc e può essere facilmente generata da un semplice gruppo raddrizzatore-condensatore.

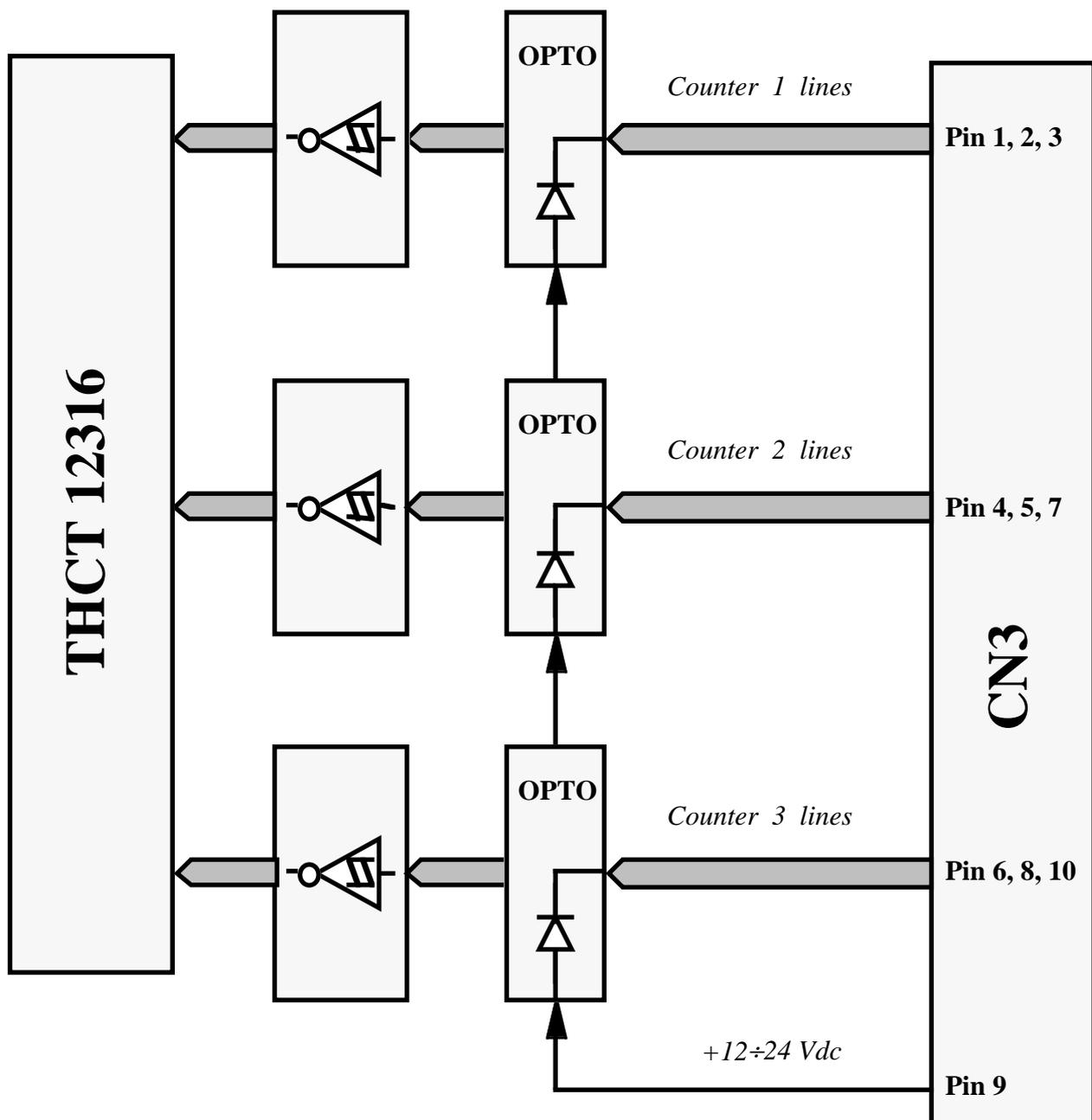


FIGURA 6: SCHEMA A BLOCCHI DELLA SEZIONE DI CONTEGGIO

CN2 - CONNETTORE PER USCITE A TRANSISTOR E D/A CONVERTER

CN2 é un connettore a scatola con passo 2.54 mm a 26 piedini, tramite il quale si possono interfacciare le 8 uscite a transistor in open-collector, e le 4 uscite di conversione digitale/analogiche di cui la scheda dispone. Il pin out di CN2 é illustrato di seguito:

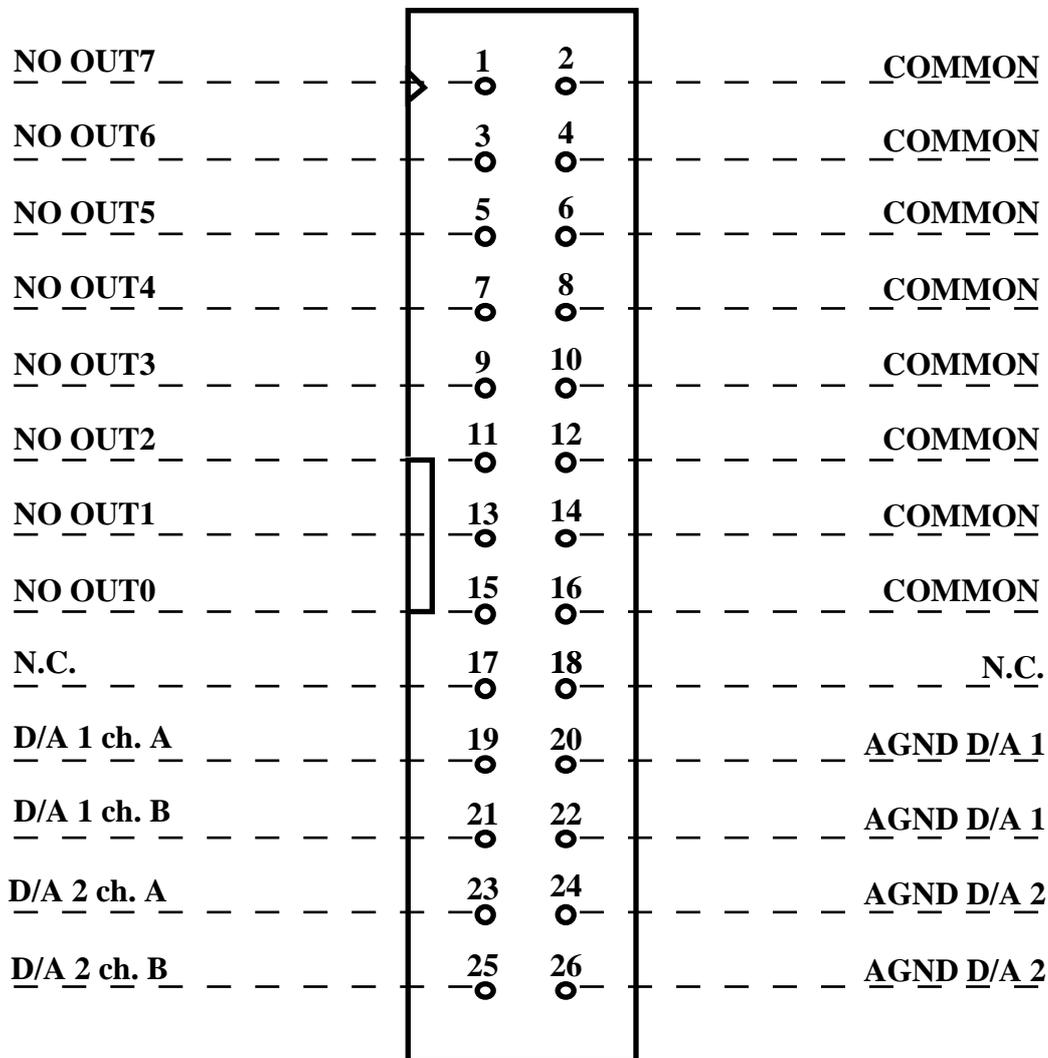


FIGURA 7: CN2 - CONNETTORE PER USCITE A TRANSISTOR E D/A CONVERTER

Legenda:

NO OUTn	=	O	- Contatto n di uscita Open Collector NPN.
COMMON	=	-	- Comune uscite in Open Collector.
D/A n ch.?	=	O	- Tensione analogica in uscita dal canale ? del D/A converter n.
AGND D/A n	=	-	- Linea di massa analogica relativa alle uscite del D/A converter n.
N.C.	=	-	- Non collegato.

Come per la sezione di Input, anche quella di Output é opportunamente optoisolata e visualizzata, in modo da garantire una netta separazione galvanica tra l'elettronica interna ed il mondo esterno. Lo stadio finale di uscita é invece realizzato tramite transistor NPN in Open Collector in grado di fornire una tensione massima sul carico di 45 Vdc ed una corrente massima di 500 mA.

N.B.

La scheda nella parte che riguarda l'output dei dati genera una inversione degli stati logici di tutte le 8 linee presenti. Tale inversione riguarda solo lo stadio finale di uscita, infatti gli 8 LED rossi che visualizzano le uscite riportano esattamente il dato scritto sul latch. Cosí se ad esempio su una linea dati viene scritto uno 0 logico, il corrispondente LED é disattivato e la corrispondente uscita su CN2 assume il valore logico 1 che corrisponde al contatto aperto del transistor.

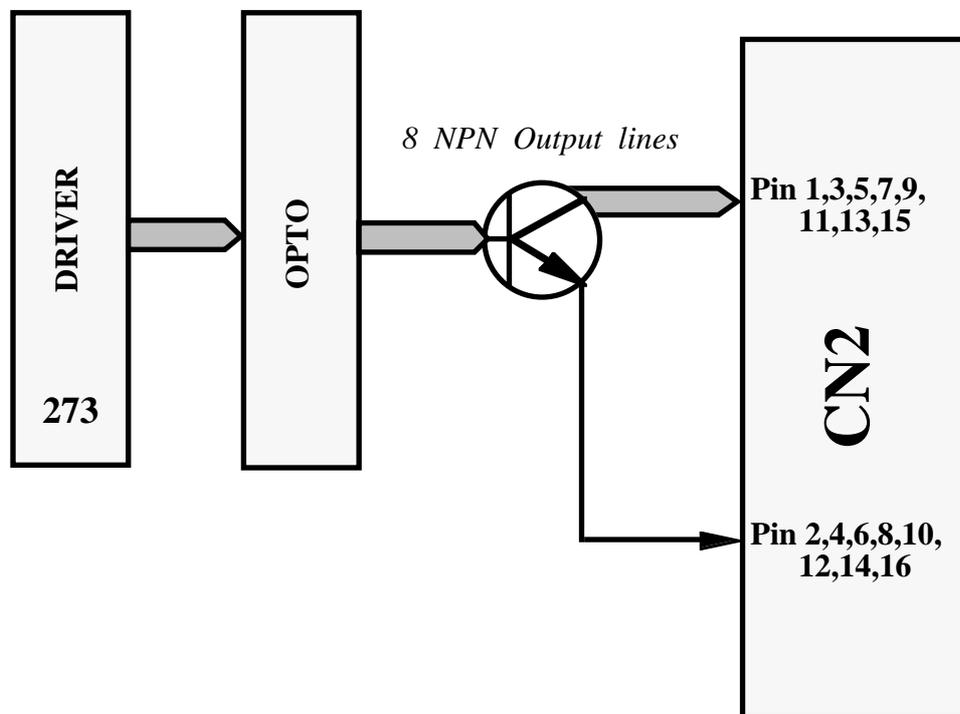


FIGURA 8: SCHEMA A BLOCCHI DELLA SEZIONE DI OUTPUT

K1- CONNETTORE PER BUS ABACO®

Il connettore K1 é formato da un insieme di 64 pin con cui é possibile effettuare il collegamento della scheda con il **BUS industriale ABACO®**. Nella tabella seguente é riportato il pin-out del BUS e quindi anche del relativo connettore, con le variazioni per l'utilizzo di CPU a 16 bit rispetto a quelle a 8 bit.

A BUS a 16 bit	A BUS a 8 bit	A JMS 01	PIN	C JMS 01	C BUS a 8 bit	C BUS a 16 bit
GND	GND	GND	1	GND	GND	GND
+5 Vcc	+5 Vcc	+5 Vcc	2	+5 Vcc	+5 Vcc	+5 Vcc
D0	D0	D0	3			D8
D1	D1	D1	4			D9
D2	D2	D2	5			D10
D3	D3	D3	6		/INT	/INT
D4	D4	D4	7		/NMI	/NMI
D5	D5	D5	8		/HALT	D11
D6	D6	D6	9		/MREQ	/MREQ
D7	D7	D7	10	/IORQ	/IORQ	/IORQ
A0	A0	A0	11	/RD	/RD	/RDLDS
A1	A1	A1	12	/WR	/WR	/WRLDS
A2	A2	A2	13		/BUSAK	D12
A3	A3	A3	14		/WAIT	/WAIT
A4	A4	A4	15		/BUSRQ	D13
A5	A5	A5	16	/RESET	/RESET	/RESET
A6	A6	A6	17	/M1	/M1	/IACK
A7	A7	A7	18		/RFSH	D14
A8	A8	A8	19		/MEMDIS	/MEMDIS
A9	A9	A9	20		VDUSEL	A22
A10	A10	A10	21		/IEI	D15
A11	A11	A11	22	RISERVATO		RISERVATO
A12	A12	A12	23		CLK	CLK
A13	A13	A13	24			/RDUDS
A14	A14	A14	25			/WRUDS
A15	A15	A15	26			A21
A16			27			A20
A17			28			A19
A18			29		/R.T.	/R.T.
+12 Vcc	+12 Vcc		30		-12 Vcc	-12 Vcc
+5 Vcc	+5 Vcc	+5 Vcc	31	+5 Vcc	+5 Vcc	+5 Vcc
GND	GND	GND	32	GND	GND	GND

FIGURA 9: K1 - CONNETTORE PER BUS ABACO®

Legenda:

BUS a 8 bit

A0-A15	= O - Address BUS: BUS degli indirizzi.
D0-D7	= I/O - Data BUS: BUS dei dati.
INT	= I - Interrupt request: richiesta d'interrupt.
NMI	= I - Non Mascherable Interrupt: richiesta d'interrupt non mascherabile.
HALT	= O - Halt State: stato di Halt.
MREQ	= O - Memory Request: richiesta di operazione in memoria.
IORQ	= O - Input/Output Request: richiesta di operazione in Input/Output.
RD	= O - Read Cycle Status: richiesta di lettura.
WR	= O - Write Cycle Status: richiesta di scrittura.
BUSAK	= O - Bus Acknowledge: riconoscimento della richiesta di utilizzo del BUS.
WAIT	= I - Wait: attesa.
BUSRQ	= I - Bus Request: richiesta di utilizzo del BUS.
RESET	= O - Reset: azzeramento.
M1	= O - Machine cycle one: primo ciclo macchina.
RFSH	= O - Refresh: rinfresco per memorie dinamiche.
MEMDIS	= I - Memory Display: segnale emesso dal dispositivo periferico mappato in memoria.
VDUSEL	= O - VDU Selection: abilitazione per il dispositivo periferico ad essere mappato in memoria.
IEI	= I - Interrupt Enable Input: abilitazione interrupt da BUS in catene di priorità
CLK	= O - Clock: clock di sistema.
R.T.	= I - Reset Tast: tasto di reset.
+5Vcc	= I - Linea di alimentazione a +5Vcc.
+12 Vcc	= I - Linea di alimentazione a +12 Vcc.
-12 Vcc	= I - Linea di alimentazione a -12 Vcc.
GND	= - Linea di massa per tutti i segnali del BUS.

BUS a 16 bit

A0-A21	= O - Address BUS: BUS degli indirizzi.
D0-D15	= I/O - Data BUS: BUS dei dati.
RDUDS	= O - Read Upper Data Strobe: lettura del byte superiore BUS dati.
WRUDS	= O - Write Upper Data Strobe: scrittura del byte superiore BUS dati.
IACK	= O - Interrupt Acknowledge: riconoscimento della richiesta d'interrupt da parte della CPU.
RDLDS	= O - Read Lower Data Strobe: lettura del byte inferiore BUS dati.
WRLDS	= O - Write Lower Data Strobe: scrittura del byte inferiore BUS dati.

N.B.

Le indicazioni di direzionalità sopra riportate sono riferite ad una scheda di comando (CPU o GPC®) e sono mantenute inalterate in modo da non avere ambiguità d'interpretazione nel caso di sistemi composti da più schede.

SEGNALAZIONI VISIVE

La scheda **JMS 34** é dotata di 25 LEDs con cui segnala alcune condizione di stato, come descritto nella seguente tabella:

LEDs	COLORE	FUNZIONE
LD1÷LD8	Rosso	Visualizzano, rispettivamente, lo stato delle otto uscite a transistor in open collector NO OUT0÷7. Il LED attivo corrisponde al contatto di uscita chiuso verso il pin comune
LD9	Rosso	Visualizza lo stato della linea optoisolata del counter F1.1. Il LED attivo corrisponde al contatto d'ingresso chiuso.
LD10	Verde	Visualizza lo stato della linea optoisolata del counter F2.1. Il LED attivo corrisponde al contatto d'ingresso chiuso.
LD11	Giallo	Visualizza lo stato della linea optoisolata del counter F0.1. Il LED attivo corrisponde al contatto d'ingresso chiuso.
LD12	Rosso	Visualizza lo stato della linea optoisolata del counter F1.2. Il LED attivo corrisponde al contatto d'ingresso chiuso.
LD13	Verde	Visualizza lo stato della linea optoisolata del counter F2.2. Il LED attivo corrisponde al contatto d'ingresso chiuso.
LD14	Giallo	Visualizza lo stato della linea optoisolata del counter F0.2. Il LED attivo corrisponde al contatto d'ingresso chiuso.
LD15	Rosso	Visualizza lo stato della linea optoisolata del counter F1.3. Il LED attivo corrisponde al contatto d'ingresso chiuso.
LD16	Verde	Visualizza lo stato della linea optoisolata del counter F2.3. Il LED attivo corrisponde al contatto d'ingresso chiuso.
LD17	Giallo	Visualizza lo stato della linea optoisolata del counter F0.3. Il LED attivo corrisponde al contatto d'ingresso chiuso.
LD18÷LD25	Verde	Visualizzano, rispettivamente, lo stato delle otto linee d'ingresso optoisolate IN 0÷7 del PIO, a livello. Il LED attivo corrisponde al contatto d'ingresso chiuso.

FIGURA 10: TABELLA DELLE SEGNALAZIONI VISIVE

La funzione principale di questi LEDs é quella di fornire un'indicazione visiva dello stato della scheda, facilitando quindi le operazioni di debug e di verifica di funzionamento di tutto il sistema. Per una più facile individuazione di tali segnalazioni visive si faccia riferimento alla figura 11.

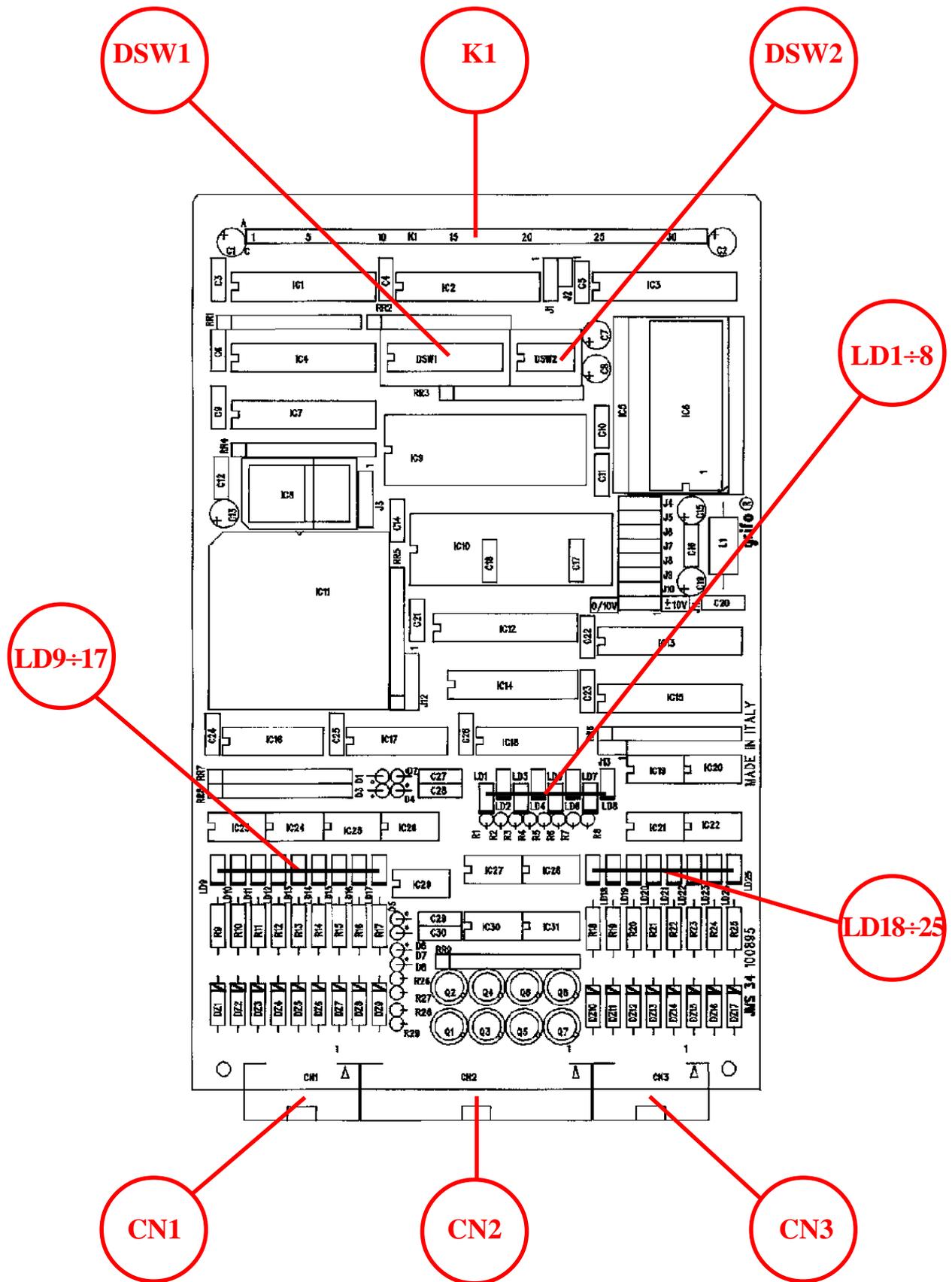


FIGURA 11: DISPOSIZIONE DI CONNETTORI, LEDS E DIP-SWITCH

JUMPERS

Esistono a bordo della scheda **JMS 34**, 13 jumpers a cavaliere con cui é possibile effettuare alcune selezioni che riguardano il modo di funzionamento della stessa. In seguito ne é riportato l'elenco, l'ubicazione e la loro funzione nelle varie modalit  di connessione.

JUMPERS	N. VIE	UTILIZZO
J1	3	Seleziona modalit� d'indirizzamento da 256 o 64 Kbyte.
J2	2	Collega segnale /M1 alla sezione d'interfaccia ed indirizzamento.
J3	4	In abbinamento al J12, definisce la sorgente di conteggio del contatore 2 del THCT 12316.
J4	3	In abbinamento a J5, J6 e J7, definisce il modo di funzionamento del D/A Converter IC10 nei range 0/10V o $\pm 10V$.
J5	3	In abbinamento a J4, J6 e J7, definisce il modo di funzionamento del D/A Converter IC10 nei range 0/10V o $\pm 10V$.
J6	3	In abbinamento a J4, J5 e J7, definisce il modo di funzionamento del D/A Converter IC10 nei range 0/10V o $\pm 10V$.
J7	3	In abbinamento a J4, J5 e J6, definisce il modo di funzionamento del D/A Converter IC10 nei range 0/10V o $\pm 10V$.
J8	3	In abbinamento al J9, J10 e J11, definisce il modo di funzionamento del D/A Converter IC9 nei range 0/10V o $\pm 10V$.
J9	3	In abbinamento al J8, J10 e J11, definisce il modo di funzionamento del D/A Converter IC9 nei range 0/10V o $\pm 10V$.
J10	3	In abbinamento al J8, J9 e J11, definisce il modo di funzionamento del D/A Converter IC9 nei range 0/10V o $\pm 10V$.
J11	3	In abbinamento al J8, J9 e J10, definisce il modo di funzionamento del D/A Converter IC9 nei range 0/10V o $\pm 10V$.
J12	4	In abbinamento al J3, definisce la sorgente di conteggio del contatore 2 del THCT 12316.
J13	2	Seleziona il modo di conteggio del contatore 3 del THCT 12316.

FIGURA 12: TABELLA RIASSUNTIVA DEI JUMPERS

Di seguito é riportata una descrizione tabellare delle possibili connessioni degli 13 jumpers con la loro relativa funzione. Per riconoscere tali connessioni sulla scheda si faccia riferimento alla serigrafia della stessa o alla figura 2 di questo manuale, dove viene riportata la numerazione dei pin dei jumpers, che coincide con quella utilizzata nella seguente descrizione. Per l'individuazione dei jumpers a bordo della scheda, si utilizzi invece la figura 17 di questo manuale.

JUMPER A 3 VIE

JUMPERS	CONNESSIONE	UTILIZZO	DEF.
J1	posizione 1-2	Seleziona la modalità di indirizzamento Estesa a 64 Kbyte.	*
	posizione 2-3	Seleziona la modalità di indirizzamento Normale a 256 byte.	
J4	posizione 1-2	In abbinamento a J5, J6 e J7, seleziona il modo di funzionamento del D/A Converter DAC2815 montato su IC10, nel range $\pm 10V$.	*
	posizione 2-3	In abbinamento a J5, J6 e J7, seleziona il modo di funzionamento del D/A Converter DAC2815 montato su IC10, nel range 0/10V.	
J5	posizione 1-2	In abbinamento a J4, J6 e J7, seleziona il modo di funzionamento del D/A Converter DAC2815 montato su IC10, nel range $\pm 10V$.	*
	posizione 2-3	In abbinamento a J4, J6 e J7, seleziona il modo di funzionamento del D/A Converter DAC2815 montato su IC10, nel range 0/10V.	
J6	posizione 1-2	In abbinamento a J4, J5 e J7, seleziona il modo di funzionamento del D/A Converter DAC2815 montato su IC10, nel range $\pm 10V$.	*
	posizione 2-3	In abbinamento a J4, J5 e J7, seleziona il modo di funzionamento del D/A Converter DAC2815 montato su IC10, nel range 0/10V.	
J7	posizione 1-2	In abbinamento a J4, J5 e J6, seleziona il modo di funzionamento del D/A Converter DAC2815 montato su IC10, nel range $\pm 10V$.	*
	posizione 2-3	In abbinamento a J4, J5 e J6, seleziona il modo di funzionamento del D/A Converter DAC2815 montato su IC10, nel range 0/10V.	

FIGURA 13: TABELLA 1 DEI JUMPERS A 3 VIE

Il simbolo * indica la connessione di default, ovvero la connessione impostata in fase di collaudo, con cui la scheda viene fornita.

N.B.

Per un corretto funzionamento del D/A converter, DAC 2815 montato su IC9, i jumpers J4, J5, J6 e J7, devono sempre essere settati nella medesima posizione; possono quindi essere posizionati tutti e quattro in 1-2 o 2-3, altre combinazioni non sono consentite.

JUMPERS	CONNESSIONE	UTILIZZO	DEF.
J8	posizione 1-2	In abbinamento a J9, J10 e J11, seleziona il modo di funzionamento del D/A Converter DAC2815 montato su IC9, nel range $\pm 10V$.	*
	posizione 2-3	In abbinamento a J9, J10 e J11, seleziona il modo di funzionamento del D/A Converter DAC2815 montato su IC9, nel range 0/10V.	
J9	posizione 1-2	In abbinamento a J8, J10 e J11, seleziona il modo di funzionamento del D/A Converter DAC2815 montato su IC9, nel range $\pm 10V$.	*
	posizione 2-3	In abbinamento a J8, J10 e J11, seleziona il modo di funzionamento del D/A Converter DAC2815 montato su IC9, nel range 0/10V.	
J10	posizione 1-2	In abbinamento a J8, J9 e J11, seleziona il modo di funzionamento del D/A Converter DAC2815 montato su IC9, nel range $\pm 10V$.	*
	posizione 2-3	In abbinamento a J8, J9 e J11, seleziona il modo di funzionamento del D/A Converter DAC2815 montato su IC9, nel range 0/10V.	
J11	posizione 1-2	In abbinamento a J8, J9 e J10, seleziona il modo di funzionamento del D/A Converter DAC2815 montato su IC9, nel range $\pm 10V$.	*
	posizione 2-3	In abbinamento a J8, J9 e J10, seleziona il modo di funzionamento del D/A Converter DAC2815 montato su IC9, nel range 0/10V.	

FIGURA 14: TABELLA 2 DEI JUMPERS A 3 VIE

Il simbolo * indica la connessione di default, ovvero la connessione impostata in fase di collaudo, con cui la scheda viene fornita.

N.B.

Per un corretto funzionamento del D/A converter, DAC 2815 montato su IC9, i jumpers J8, J9, J10 e J11, devono sempre essere settati nella medesima posizione; possono quindi essere posizionati tutti e quattro in 1-2 o 2-3, altre combinazioni non sono consentite.

JUMPERS A 4 VIE

JUMPERS	CONNESSIONE	UTILIZZO	DEF.
J3	posizione 1-2	In abbinamento a J12, predisporre la sezione 2 del THCT 12316 per funzionare come contatore con discriminatore di direzione.	*
	posizione 2-3	In abbinamento a J12, predisporre la sezione 2 del THCT 12316 per funzionare come contatore semplice.	
	posizione 3-4	In abbinamento a J12, collega le sezioni 1 e 2 del THCT 12316 in cascata, per funzionare come contatore a 32 bit.	
J12	posizione 1-2	In abbinamento a J3, predisporre la sezione 2 del THCT 12316 per funzionare come contatore con discriminatore di direzione.	*
	posizione 2-3	In abbinamento a J3, predisporre la sezione 2 del THCT 12316 per funzionare come contatore semplice.	
	posizione 3-4	In abbinamento a J3, collega le sezioni 1 e 2 del THCT 12316 in cascata, per funzionare come contatore a 32 bit.	

FIGURA 15: TABELLA JUMPERS A 4 VIE

Il simbolo * indica la connessione di default, ovvero la connessione impostata in fase di collaudo, con cui la scheda viene fornita.

N.B.

Per un corretto funzionamento del contatore 2 del THCT 12316, i jumpers J10 e J11, devono sempre essere settati nella medesima posizione; possono quindi essere posizionati entrambi in 1-2, 2-3 o 3-4, altre combinazioni non sono consentite.

JUMPERS A 2 VIE

JUMPERS	CONNESSIONE	UTILIZZO	DEF.
J2	Non connesso	La sezione d'interfaccia ed indirizzamento non gestisce il segnale /M1 del BUS.	
	Connesso	La sezione d'interfaccia ed indirizzamento gestisce il segnale /M1 del BUS.	*
J13	Non connesso	Collega a +Vcc (livello logico 1), il segnale M23 del THCT 12316 relativo al modo di conteggio del terzo contatore.	*
	Connesso	Collega a GND (livello logico 0), il segnale M23 del THCT 12316 relativo al modo di conteggio del terzo contatore.	

FIGURA 16: TABELLA JUMPERS A 2 VIE

Il simbolo * indica la connessione di default, ovvero la connessione impostata in fase di collaudo, con cui la scheda viene fornita.

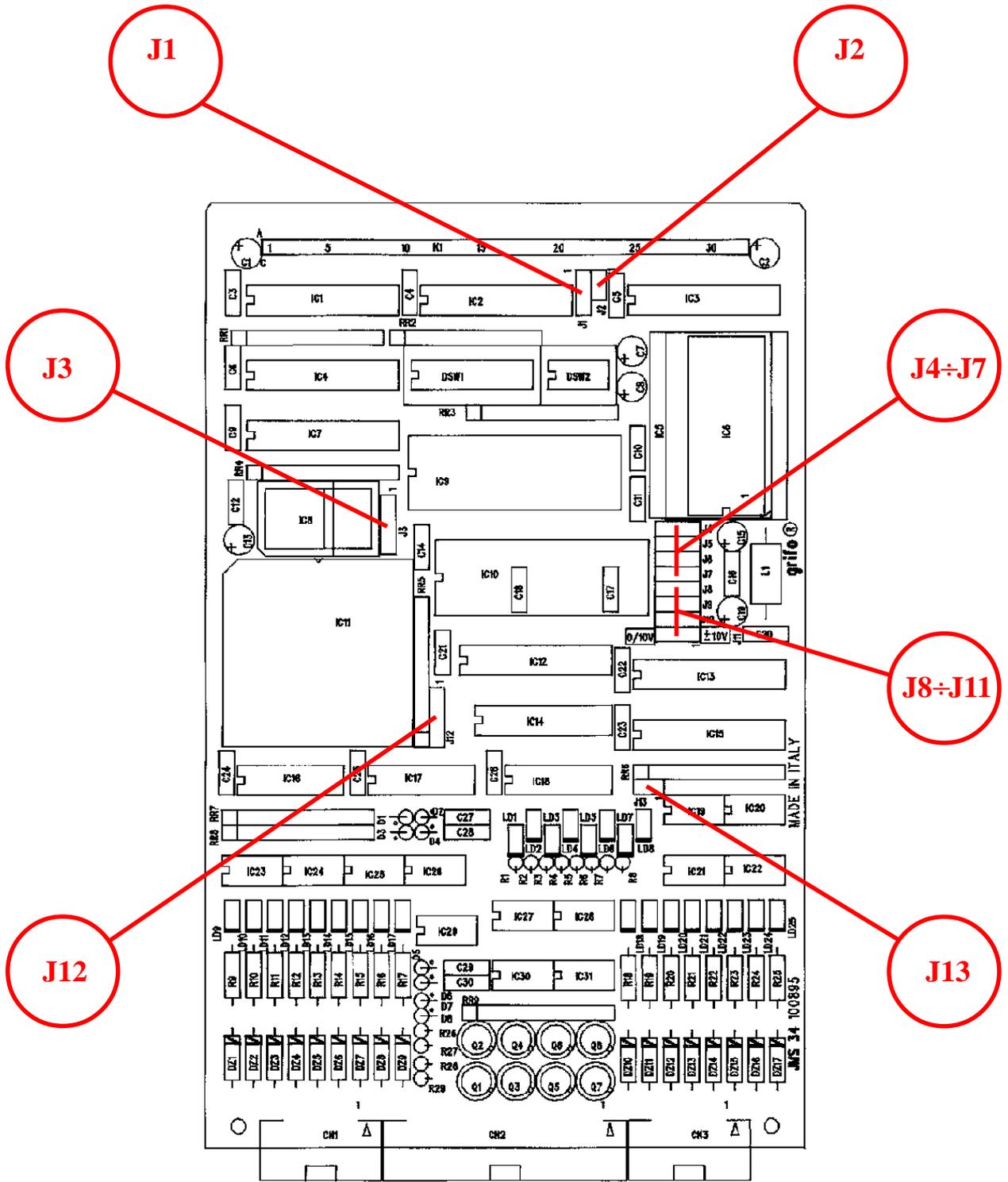


FIGURA 17: DISPOSIZIONE DEI JUMPER

DESCRIZIONE HARDWARE

INTRODUZIONE

In questo capitolo ci occuperemo di fornire tutte le informazioni relative all'utilizzo della scheda, dal punto di vista hardware. Tra queste si trovano le informazioni riguardanti il mappaggio della scheda in I/O e l'indirizzamento delle varie periferiche di bordo.

MAPPAGGIO DELLA SCHEDA

La scheda **JMS 34** occupa un indirizzamento in I/O di 16 byte consecutivi, che possono essere allocati a partire da un indirizzo di base diverso a seconda di come viene mappata la scheda. Questa prerogativa consente di poter utilizzare più schede **JMS 34** sullo stesso **BUS ABACO®**, oppure di montare la scheda su di un BUS su cui sono presenti altre schede periferiche, ottenendo così una struttura espandibile senza difficoltà e senza alcuna modifica del software già realizzato.

L'indirizzo di mappaggio é definibile tramite l'apposita circuiteria di interfaccia al BUS presente sulla scheda stessa; questa circuiteria utilizza due dip switches, uno da 8 vie e l'altro da 4, da cui preleva lo stesso indirizzo di mappaggio impostato dall'utente. Di seguito viene riportata la corrispondenza dei dip switches e le modalità di gestione dello spazio di indirizzamento.

DSW1.1	->	Indirizzo A8
DSW1.2	->	Indirizzo A9
DSW1.3	->	Indirizzo A10
DSW1.4	->	Indirizzo A11
DSW1.5	->	Indirizzo A12
DSW1.6	->	Indirizzo A13
DSW1.7	->	Indirizzo A14
DSW1.8	->	Indirizzo A15
DSW2.1	->	Indirizzo A4
DSW2.2	->	Indirizzo A5
DSW2.3	->	Indirizzo A6
DSW2.4	->	Indirizzo A7

Tali dip switches sono collegati in logica negata, quindi se posto in **ON** genera uno **zero logico**, mentre se posto in **OFF** genera un **uno logico**.

Con il jumper J1 descritto nel capitolo precedente, si seleziona, invece, il numero di byte d'indirizzamento su cui può essere scelto l'indirizzo di allocazione. Se viene selezionato uno spazio d'indirizzamento di 256 byte (da 00H a FFH), per il mappaggio della scheda, viene usato il solo DSW2; se invece viene selezionato uno spazio di indirizzamento di 64 Kbyte (da 00H a FFFFH), allora devono essere settati correttamente sia il DSW1 che il DSW2.

Anche il jumper J3 influisce sulla logica d'indirizzamento e deve essere settato a seconda del tipo della scheda di controllo (**CPU** o **GPC®**) utilizzata. In particolare se la scheda di controllo é provvista del segnale /M1 sul connettore per il **BUS ABACO®**, allora il jumper J3 deve essere connesso e viceversa.

A titolo di esempio vengono riportati di seguito tre esempi di mappaggio:

Dovendo mappare la scheda **JMS 34** con uno spazio d'indirizzamento di 256 byte, comandata da una scheda di controllo provvista del segnale /M1, all'indirizzo di mappaggio 040H, la scheda deve essere configurata come segue:

J1	->	Posizione 2-3
J3	->	Connesso
DSW1.?	->	Indifferente
DSW2.1	->	ON
DSW2.2	->	ON
DSW2.3	->	OFF
DSW2.4	->	ON

Dovendo invece mappare la scheda **JMS 34** con uno spazio d'indirizzamento di 64 Kbytes, comandata con una scheda di controllo sprovvista del segnale /M1, all'indirizzo di mappaggio 14F0H, la scheda deve essere configurata come segue:

J1	->	Posizione 1-2
J3	->	Non connesso
DSW1.1	->	ON
DSW1.2	->	ON
DSW1.3	->	OFF
DSW1.4	->	ON
DSW1.5	->	OFF
DSW1.6	->	ON
DSW1.7	->	ON
DSW1.8	->	ON
DSW2.1	->	OFF
DSW2.2	->	OFF
DSW2.3	->	OFF
DSW2.4	->	OFF

Per quanto riguarda la disposizione dei due dip switch, si faccia riferimento alla figura 11.

INDIRIZZAMENTO REGISTRI INTERNI

Indicando con **<indbase>** l'indirizzo di mappaggio della scheda, ovvero l'indirizzo impostato tramite i dip switches, come indicato nel paragrafo precedente, i registri interni della **JMS 34** sono visti agli indirizzi riportati nella seguente tabella.

DISP.	REG.	INDIRIZZO	R/W	SIGNIFICATO
OUTPUT	OUT	<indbase>+00H	W	Registro per l'attivazione delle 8 uscite
INPUT	INP	<indbase>+00H	R	Registro per la lettura degli 8 ingressi
LATCH x THCT	MOD	<indbase>+01H	W	Registro per il settaggio del modo di funzionamento dei contatori THCT 12316
THCT 12316	CT3H	<indbase>+02H	R/W	Lettura/Scrittura del byte H contatore 3
	CT3L	<indbase>+03H	R/W	Lettura/Scrittura del byte L contatore 3
	CT2H	<indbase>+04H	R/W	Lettura/Scrittura del byte H contatore 2
	CT2L	<indbase>+05H	R/W	Lettura/Scrittura del byte L contatore 2
	CT1H	<indbase>+06H	R/W	Lettura/Scrittura del byte H contatore 1
	CT1L	<indbase>+07H	R/W	Lettura/Scrittura del byte L contatore 1
DAC 2815 su IC10	D1AL	<indbase>+08H	W	Scrittura del byte L nel registro del canale A
	D1AH	<indbase>+09H	W	Scrittura del nibble H nel registro del canale A
	D1BL	<indbase>+0AH	W	Scrittura del byte L nel registro del canale B
	D1BH	<indbase>+0BH	W	Scrittura del nibble H nel registro del canale B
	D1SET	<indbase>+08H <indbase>+0BH	R	I canali A e B vengono simultaneamente settati con il valore di tensione, relativo ai dati presenti nei 4 registri di scrittura
DAC 2815 su IC9	D2AL	<indbase>+0CH	W	Scrittura del byte L nel registro del canale A
	D2AH	<indbase>+0DH	W	Scrittura del nibble H nel registro del canale A
	D2BL	<indbase>+0EH	W	Scrittura del byte L nel registro del canale B
	D2BH	<indbase>+0FH	W	Scrittura del nibble H nel registro del canale B
	D2SET	<indbase>+0CH <indbase>+0FH	R	I canali A e B vengono simultaneamente settati con il valore di tensione, relativo ai dati presenti nei 4 registri di scrittura

FIGURA 18: TABELLA INDIRIZZI DEI REGISTRI INTERNI

Se si utilizzano più schede sul **BUS ABACO®**, in fase di impostazione dell'indirizzo di mappaggio delle schede, si deve fare attenzione a non allocare più schede sugli stessi indirizzi (considerare per questo indirizzo di mappaggio e numero di byte occupati). Nel caso che la condizione non venga rispettata, si viene a creare una conflittualità sul BUS che pregiudica il funzionamento di tutto il sistema e delle stesse schede.

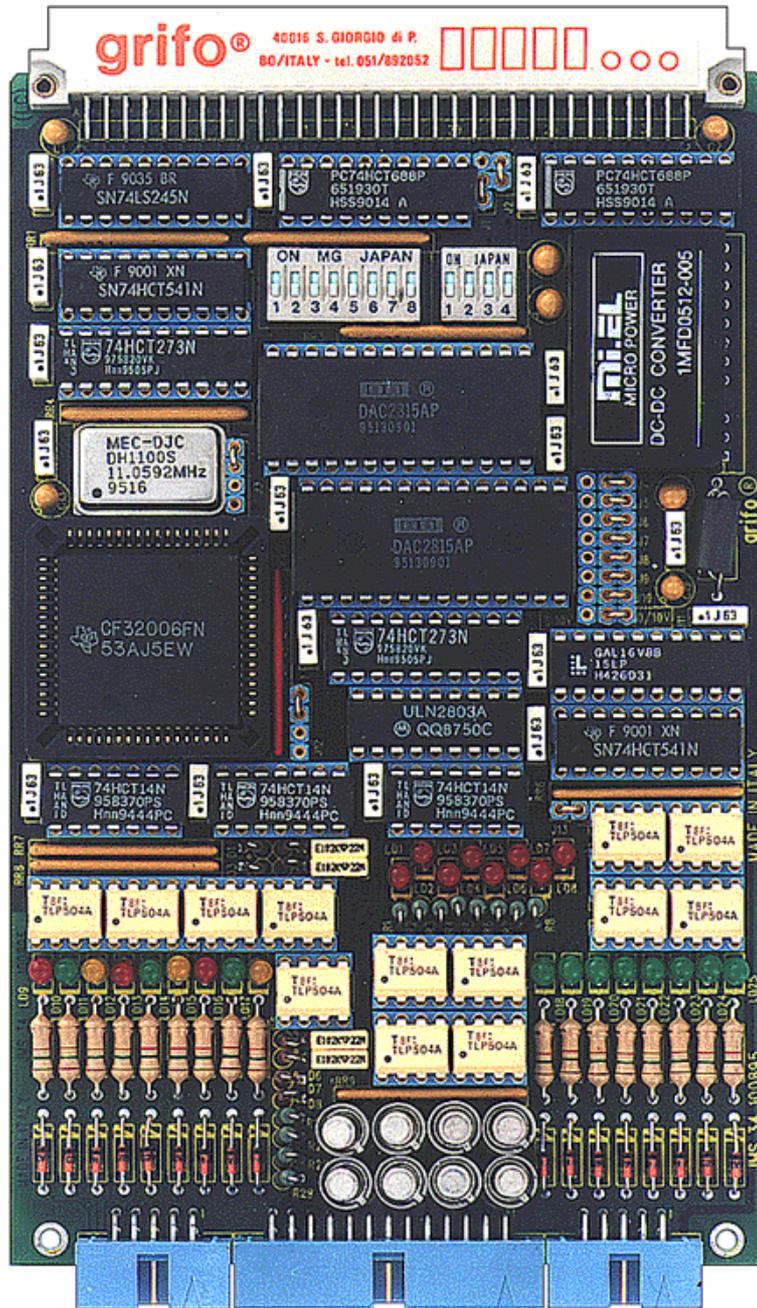


FIGURA 19: FOTO DELLA SCHEDA

DESCRIZIONE SOFTWARE DELLE PERIFERICHE DI BORDO

Nel paragrafo precedente sono stati riportati gli indirizzi di allocazione di tutte le periferiche di seguito viene riportata una descrizione dettagliata della funzione e del significato dei relativi registri (al fine di comprendere le successive informazioni, fare sempre riferimento alla tabella di mappaggio delle periferiche). Qualora la documentazione riportata fosse insufficiente fare riferimento direttamente alla documentazione tecnica della casa costruttrice del componente.

INTERFACCIA ENCODER THCT 12316

Per quando riguarda la descrizione di questo triplo counter, fare riferimento all'apposita documentazione tecnica dell'appendice B.

I tre contatori di tale componente possono essere gestiti eseguendo operazioni di lettura o scrittura agli indirizzi di allocazione dei registri CTnH e CTnL, relativi ai byte H e L del contatore **n** (1÷3).

LATCH PER SETTAGGIO MODO DI FUNZIONAMENTO THCT 12316

Sulla **JMS 34** é presente un latch che consente di programmare il modo di funzionamento del THCT 12316 via software. Tale componente infatti, é dotato di 9 linee con cui può essere definito il modo di funzionamento per tutti i tre contatori interni. Tali linee denominate **M2n**, **M1n** e **M0n**, dove **n** coincide con il numero del contatore (1÷3), possono essere intatti settate via software tramite il registro di scrittura denominato MOD e via hardware tramite il jumper J13 come di seguito descritto:

MOD.0	->	M01
MOD.1	->	M11
MOD.2	->	M21
MOD.3	->	M02
MOD.4	->	M12
MOD.5	->	M22
MOD.6	->	M03
MOD.7	->	M13
J13	->	M23

Effettuando una operazione di scrittura all'indirizzo di allocazione del registro MOD e settando opportunamente il jumper J13, come descritto in precedenza, é possibile selezionare su ognuno dei tre contatori uno degli 8 possibili modi di funzionamento. La corrispondenza tra lo stato logico dei bit e quello della relativa linea del THCT 12316 é la seguente:

Bit a 0 logico	->	Linea Mxn a 0 logico
Bit a 1 logico	->	Linea Mxn a 1 logico

Per quando riguarda la descrizione di questi modi di funzionamento e dei relativi stati dei segnali di settaggio, si faccia riferimento all'apposita documentazione dell'appendice B.

USCITE A TRANSISTORS

La gestione delle 8 uscite a transistor presenti sulla **JMS 34**, é effettuata tramite un registro di scrittura denominato OUT. Gli 8 bit che compongono tale registro hanno la seguente corrispondenza con le uscite di CN2:

D7	->	NO OUT7
D6	->	NO OUT6
D5	->	NO OUT5
D4	->	NO OUT4
D3	->	NO OUT3
D2	->	NO OUT2
D1	->	NO OUT1
D0	->	NO OUT0

Effettuando una operazione di scrittura all'indirizzo di allocazione del registro OUT vengono settate le 8 uscite nello stato fissato dal dato fornito in uscita. La corrispondenza tra lo stato logico dei bit e quello delle uscite é la seguente:

Bit a 0 logico	->	Uscita disattiva	= transistor disattivato
Bit a 1 logico	->	Uscita attiva	= transistor in conduzione

INGRESSI OPTOISOLATI

La gestione degli 8 ingressi optoisolati presenti sulla **JMS 34**, é effettuata tramite un registro di lettura denominato INP. Gli 8 bit che compongono tale registro hanno la seguente corrispondenza con gli ingressi di CN3:

D7	->	IN 7
D6	->	IN 6
D5	->	IN 5
D4	->	IN 4
D3	->	IN 3
D2	->	IN 2
D1	->	IN 1
D0	->	IN 0

Effettuando una operazione di lettura all'indirizzo di allocazione del registro INP vengono acquisiti gli stati degli 8 ingressi optoisolati. La corrispondenza tra lo stato logico dei bit e quello del relativo ingresso é la seguente:

Bit a 0 logico	->	Ingresso attivo	= Contatto d'ingresso chiuso
Bit a 1 logico	->	Ingresso disattivo	= Contatto d'ingresso aperto

D/A CONVERTER DAC 2815

La gestione dei 2 D/A converter a 12 bit DAC 2815, presenti sulla **JMS 34**, viene effettuata facendo delle operazioni di lettura o scrittura negli appositi registri indicati nella tabella di figura 18.

Per quello che riguarda le operazioni di scrittura possono essere gestiti i seguenti registri:

D1AL	->	Permette di scrivere il byte basso (bit D7÷D0) della combinazione a 12 bit, nel registro d'ingresso del canale A del DAC 2815 montato sullo zoccolo IC10.
D1AH	->	Permette di scrivere il nibble alto (bit D11÷D8) della combinazione a 12 bit, nel registro d'ingresso del canale A del DAC 2815 montato sullo zoccolo IC10. Tale nibble va scritto nei bit D3÷D0 del registro.
D1BL	->	Permette di scrivere il byte basso (bit D7÷D0) della combinazione a 12 bit, nel registro d'ingresso del canale B del DAC 2815 montato sullo zoccolo IC10.
D1BH	->	Permette di scrivere il nibble alto (bit D11÷D8) della combinazione a 12 bit, nel registro d'ingresso del canale B del DAC 2815 montato sullo zoccolo IC10. Tale nibble va scritto nei bit D3÷D0 del registro.
D2AL	->	Permette di scrivere il byte basso (bit D7÷D0) della combinazione a 12 bit, nel registro d'ingresso del canale A del DAC 2815 montato sullo zoccolo IC9.
D2AH	->	Permette di scrivere il nibble alto (bit D11÷D8) della combinazione a 12 bit, nel registro d'ingresso del canale A del DAC 2815 montato sullo zoccolo IC9. Tale nibble va scritto nei bit D3÷D0 del registro.
D2BL	->	Permette di scrivere il byte basso (bit D7÷D0) della combinazione a 12 bit, nel registro d'ingresso del canale B del DAC 2815 montato sullo zoccolo IC9.
D2BH	->	Permette di scrivere il nibble alto (bit D11÷D8) della combinazione a 12 bit, nel registro d'ingresso del canale B del DAC 2815 montato sullo zoccolo IC9. Tale nibble va scritto nei bit D3÷D0 del registro.

Per quanto riguarda le operazioni di lettura invece, possono essere gestiti i seguenti registri:

D1SET	->	Permette di settare la tensione di uscita, dei canali A e B del DAC 2815 montato su IC10, con i valori di tensione relativi alle combinazioni a 12 bit precedentemente scritte nei 4 registri di scrittura.
D2SET	->	Permette di settare la tensione di uscita, dei canali A e B del DAC 2815 montato su IC9, con i valori di tensione relativi alle combinazioni a 12 bit precedentemente scritte nei 4 registri di scrittura.

La sequenza di istruzioni necessarie, per settare una tensione in uscita ad un determinato canale, è quindi la seguente:

- Scrivere nel registro opportuno il byte basso (bit D7÷D0) della combinazione a 12 bit.
- Scrivere nei bit D3÷D0 del registro opportuno il nibble alto (bit D11÷D8) della combinazione a 12 bit.
- Effettuare una lettura al registro DnSET per settare nell'uscita del relativo D/A converter il valore di tensione relativo alla combinazione a 12 bit precedentemente scritta.

Il dato a 12 bit che viene scritto nei registri é proporzionale alla tensione fornita in uscita dal D/A converter, secondo le relazioni illustrate in seguito.

DAC 2815 settato per uscite in 0/10V:

Combinazione		Tensione in uscita
4095 = FFF _{HEX}	->	+10 V
2048 = 800 _{HEX}	->	+5 V
0	->	0 V

DAC 2815 settato per uscite in ±10V:

Combinazione		Tensione in uscita
4095 = FFF _{HEX}	->	+10 V
2048 = 800 _{HEX}	->	0 V
0	->	-10 V

Quindi se, per esempio, si vuole settare il valore di +6.25 V nel canale B del DAC 2815, montato su IC10, configurato per uscite in 0/10 V, sarà necessario effettuare le seguenti operazioni:

- La combinazione per avere +6.25 V, con il DAC configurato per 0/10 V é 2560 (A00_{HEX}).
- Scrivere il dato 0 (00_{HEX}) nel registro D1BL.
- Scrivere il dato 10 (0A_{HEX}) nel registro D1BH.
- Effettuare una lettura nel registro D1SET per avere il valore di tensione in uscita dal DAC.

Se invece, si vuole settare il valore di -1.25 V nel canale A del DAC 2815, montato su IC9, configurato per uscite in ±10 V, sarà necessario effettuare le seguenti operazioni:

- La combinazione per avere -1.25 V, con il DAC configurato per ±10 V é 1792 (700_{HEX}).
- Scrivere il dato 0 (00_{HEX}) nel registro D2AL.
- Scrivere il dato 7 (07_{HEX}) nel registro D2AH.
- Effettuare una lettura nel registro D2SET per avere il valore di tensione in uscita dal DAC.

NOTA BENE

Quando si verifica una condizione di RESET esterno (da pin 16c del **BUS ABACO®**), le uscite dei due canali vengono settate a **0 V**, mentre nei 4 registri viene scritta la combinazione **0 (000_{HEX})**. Per questo motivo, **se il DAC é configurato per ±10V**, e si effettua la lettura al registro DnSET senza aver opportunamente scritto i vari registri, le tensioni in uscita si setteranno al valore di -10V, corrispondente appunto alla combinazione 0.

Per evitare questo inconveniente, l'utente, prima di iniare ad utilizzare il DAC, deve inizializzare i vari registri, con il valore **2048 (800_{HEX})**, relativo appunto alla tensione in uscita di 0V.

Tutte queste operazioni non sono necessarie se il DAC é configurato per 0/10V, dove ad una combinazione 0 corrispondono già 0V.

SCHEDE ESTERNE

La scheda **JMS 34** ha la possibilità di accettare come processori, la maggior parte di quelli presenti sul BUS industriale **ABACO**[®], aumentando così la sua già notevole versatilità. Dal punto di vista analogico invece la scheda può essere facilmente interfacciata a tutte le schede di condizionamento segnale presenti nel carteggio **GRIFO**[®]. A titolo di esempio ne riportiamo un breve elenco:

GPC[®] 51

General Purpose Controller fam. 51

Microprocessore famiglia 51 INTEL compreso il tipo mascherato BASIC; comprende: 16 linee di I/O TTL; Dip Switch; 3 Timer Counter; linea RS 232; 4 linee di A/D da 11 bit; Buzzer; EPROM programmer a bordo; RTC e 32K RAM con Back Up al Litio; KDC.

GPC[®] 535

General Purpose Controller 80535

CPU 80535 SIEMENS; 16 linee di I/O TTL; Watch Dog; 3 counter per encoder bidirezionali; 64 K EPROM e 32K RAM tamponati con batteria al Litio; RTC; 8 linee di A/D Converter da 10 Bit; linea in RS 232 o 422-485; Buzzer; Dip Switch; 4 Timer.

GPC[®] 68

General Purpose Controller 68K

1 linee RS 232 ed una in RS 232 o RS 422-485 con Baud Rate settabile fino a 38KBaud; 3 port paralleli ad 8 bit e 3 timer counter; CPU 68000 ad 8 MHz; 768 KByte di RAM EPROM; Watch Dog disinseribile.

GPC[®] 180

General Purpose Controller HD64180

Microprocessore HD64180. Codice compatibile Z80; 1 linea RS 232 ed 1 RS 232 o RS 422-485; 48 linee di I/O; 1 M RAM/EPROM di cui 384 K RAM tamponati con batteria al Litio; RTC; Watch Dog; Dip Switch; Write Protect su RAM.

GPC[®] 188

General Purpose Controller 80C188

Microprocessore 80C188 INTEL. 1 linea RS 232 ed 1 RS 232 o 422-485; 24 linee di I/O TTL; 256K EPROM e 256K RAM tamponate con batteria al Litio; RTC; 3 Timer Counter; 4 od 8 linee di A/D con SH da 13 bit; Watch Dog; Write Protect; EEPROM.

GPC[®] 80F

General Purpose Controller 84C00

Microprocessore Z80 da 8 a 10 MHz. Completa implementazione CMOS. 256K EPROM o 128K FLASH; RTC e 256K RAM con Back Up al Litio; 1 linea RS 232 + 1 RS 232 o RS 422-485 o current loop; 16 I/O TTL; 4 counter; Watch Dog; Dip Switch.

GPC[®] 81F

General Purpose Controller 84C00

Microprocessore Z80 da 8 a 10 MHz. Completa implementazione CMOS. 512K EPROM o 256K FLASH; RAM tamponata+RTC da 2K o 8K; 64K RAM; 1 linea RS 232 + 1 RS 232 o RS 422-485 o current loop; 24 I/O TTL; 4 linee A/D converter a 11 bit; Watch Dog; Dip Switch.

GPC® 15A

General Purpose Controller 84C15

Microprocessore Z80 a 10 MHz. Completa implementazione CMOS. 512K EPROM o 256K FLASH; RAM tamponata+RTC da 2K o 8KRTC ; 128K RAM; 1 linea RS 232 + 1 RS 232 o RS 422-485 o current loop; 32 I/O TTL; 4 counter; 2 Watch Dog; Dip Switch; Buzzer.

GPC® 15R

General Purpose Controller 84C15

Microprocessore Z80 a 10 MHz. Completa CMOS. 512K EPROM o FLASH; RAM tamponata+RTC da 2K o 8KRTC ; 512K RAM tamponata da batteria esterna; EEPROM; 1 linea RS 232 + 1 RS 232 o RS 422-485 o current loop; 24 I/O TTL; 4 counter; 2 Watch Dog; Dip Switch; Buzzer; 8 Output a relé 3A; 16 Input optoisolati NPN; alimentatore di bordo anche per I/O, galvanicamente isolato; Power failure; Alimentazione da rete 220 Vac; Attacco rapido per guide DIN 46277-1 e 3.

SPB 04-08

Switch Power BUS mother board 4-8 slot

Mother Board con 4-8 slots del BUS industriale **ABACO®**; passo 5 TE; connettori normalizzati di alimentazione; resistenze di terminazione; connettore corpo F per alimentatore SPC XX; foratura per aggancio ai rack.

MMB 21Multilayer Mother Board 21 slots **ABACO®**

Mother Board con 21 slots del BUS industriale **ABACO®**; passo 4 TE; connettori normalizzati di alimentazione e di servizio; 3 LED per la visualizzazione delle alimentazioni; resistenze di terminazione; foratura per aggancio ai rack.

PBI 01

PNP BLOCK Input

Interfaccia per driver PNP nei confronti di ingressi NPN; 16 ingressi per driver PNP, visualizzati a LED; 16 uscite di tipo NPN su connettore normalizzato di Input **ABACO®**; Attacco rapido per guide DIN 46277-1 e 3.

FBC 20-120

Flat Block Contact 20 vie

Interfaccia per 2 o 1 connettori a perforazione di isolante (scatolino da 20 vie maschi) e la filatura da campo (morsettiere a rapida estarzione); Attacco rapido per guide DIN 46277-1 e 3.

FBC 110

Flat Block Contact 10 vie

Interfaccia per 1 connettore a perforazione di isolante (scatolino da 10 vie maschio) e la filatura da campo (morsettiere a rapida estarzione); Attacco rapido per guide DIN 46277-1 e 3.

FBC 34

Flat Block Contact 34 vie

Interfaccia per 2 connettori a perforazione di isolante (scatolino da 34 vie maschi) e la filatura da campo (morsettiere a rapida estarzione); Attacco rapido per guide DIN 46277-1 e 3.

FBC L20

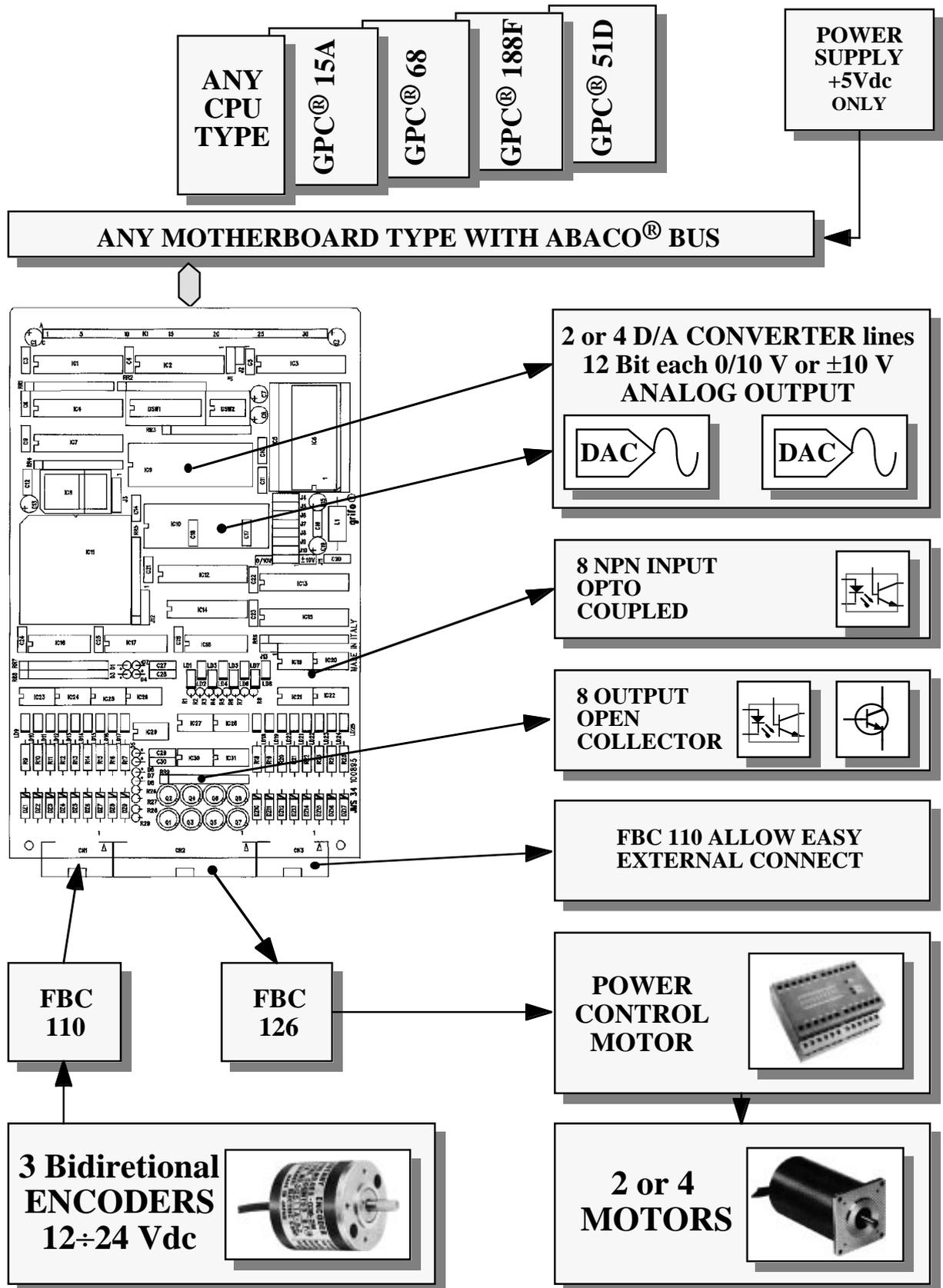
Flat Block Contact LED 20 vie

Interfaccia per 1 connettore a perforazione di isolante (scatolino da 20 vie maschio), con pin out standard di Input **ABACO**®, e la filatura da campo (morsettiere a rapida estarzione); Tutte le linee sono visualizzate a LED; Attacco rapido per guide DIN 46277-1 e 3.

FBC L34

Flat Block Contact LED 34 vie

Interfaccia per 2 connettori a perforazione di isolante (scatolino da 34 e 20 vie maschi),e le la filatura da campo (morsettiere a rapida estarzione); I due connettori hanno rispettivamente pin out standard di Output **ABACO**® e pin out srandard di Input **ABACO**®; Tutte le linee sono visualizzate a LED Attacco rapido per guide DIN 46277-1 e 3.



JMS 34 Interconnections Blocks Diagram

FIGURA 20: SCHEMA DELLE STRUTTURE COLLEGABILI ALLA SCHEDA

BIBLIOGRAFIA

E' riportato di seguito, un elenco di manuali e note tecniche, a cui l'utente può fare riferimento per avere maggiori chiarimenti, sui vari componenti montati a bordo della scheda **JMS 34**.

Manuale TEXAS INSTRUMENTES: *The TTL Data Book - SN54/74 Families*

Nota Tecnica TEXAS INSTRUMENTS: *THCT12316 triple incremental encoded interface - 1Q/88*

Manuale BURR-BROWN: *Integrated circuits data book supplement - Volume 33c*

Manuale SGS-THOMSON: *Programmable logic manual - GAL products*

Manuale SGS-THOMSON: *Motion Control application manual*

Manuale SGS-THOMSON: *Small Signal Transistors - Data Book*

Manuale TOSHIBA: *Photo Couplers - Data Book*

Nota Tecnica M.I.E.L. MICROPOWER: *DC/DC Converters*

Nota Tecnica MICRO-GISCO: *DC/DC Converter 2CCR0515D*

APPENDICE A: DISPOSIZIONE JUMPERS

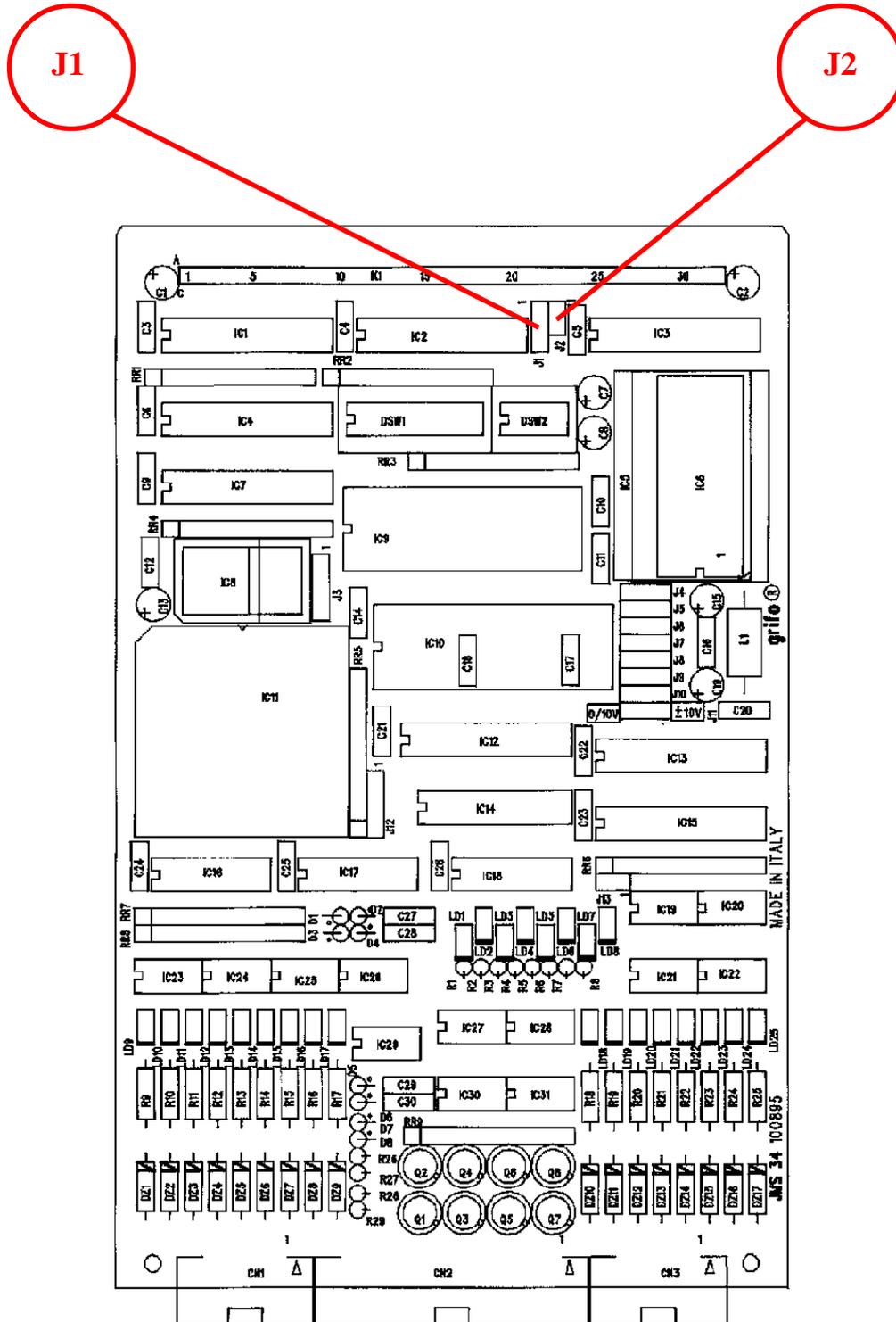


FIGURA 21: DISPOSIZIONE JUMPERS SEZIONE INTRAFACCIMENTO

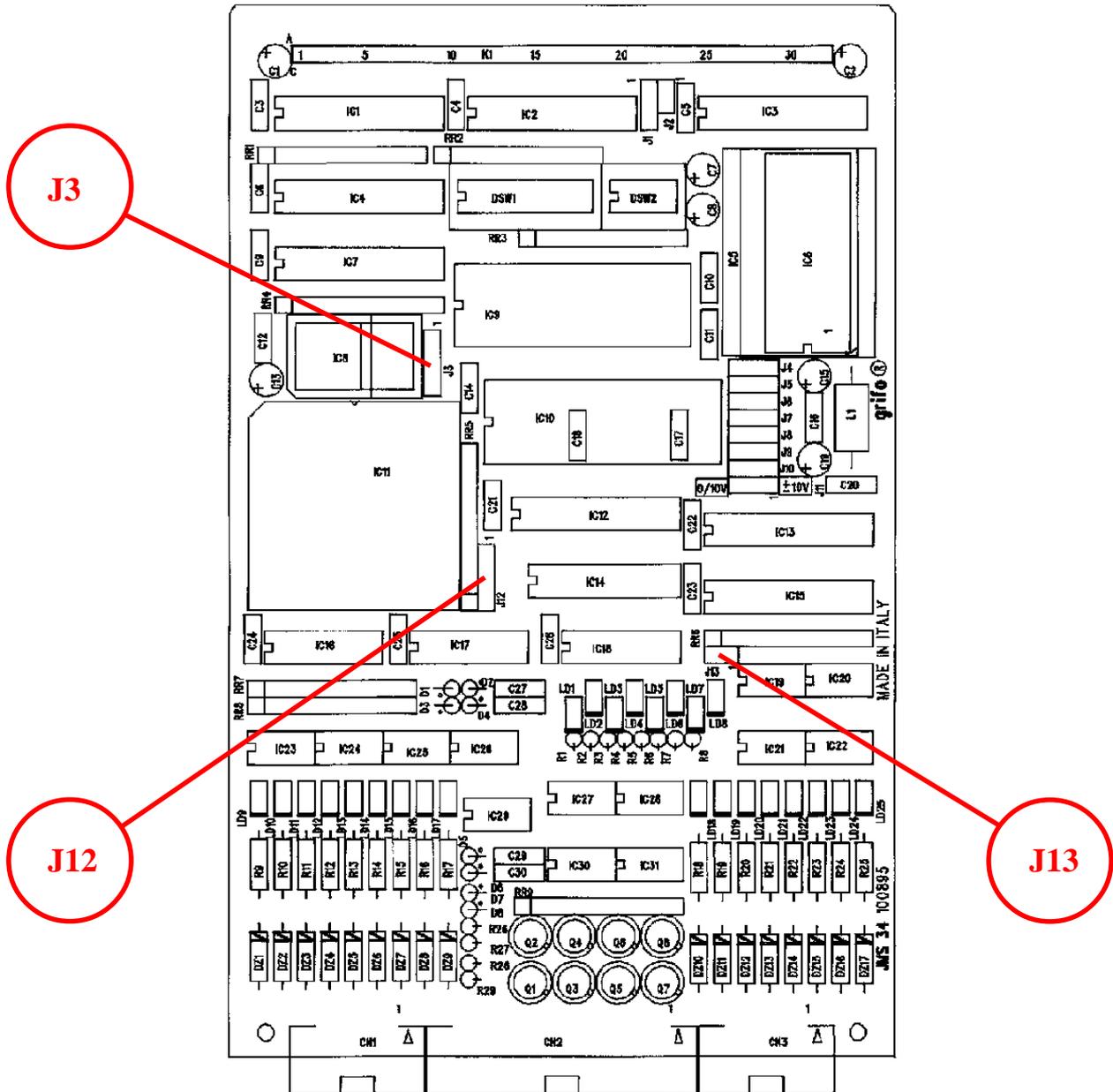


FIGURA 22: DISPOSIZIONE JUMPERS PER THCT 12316

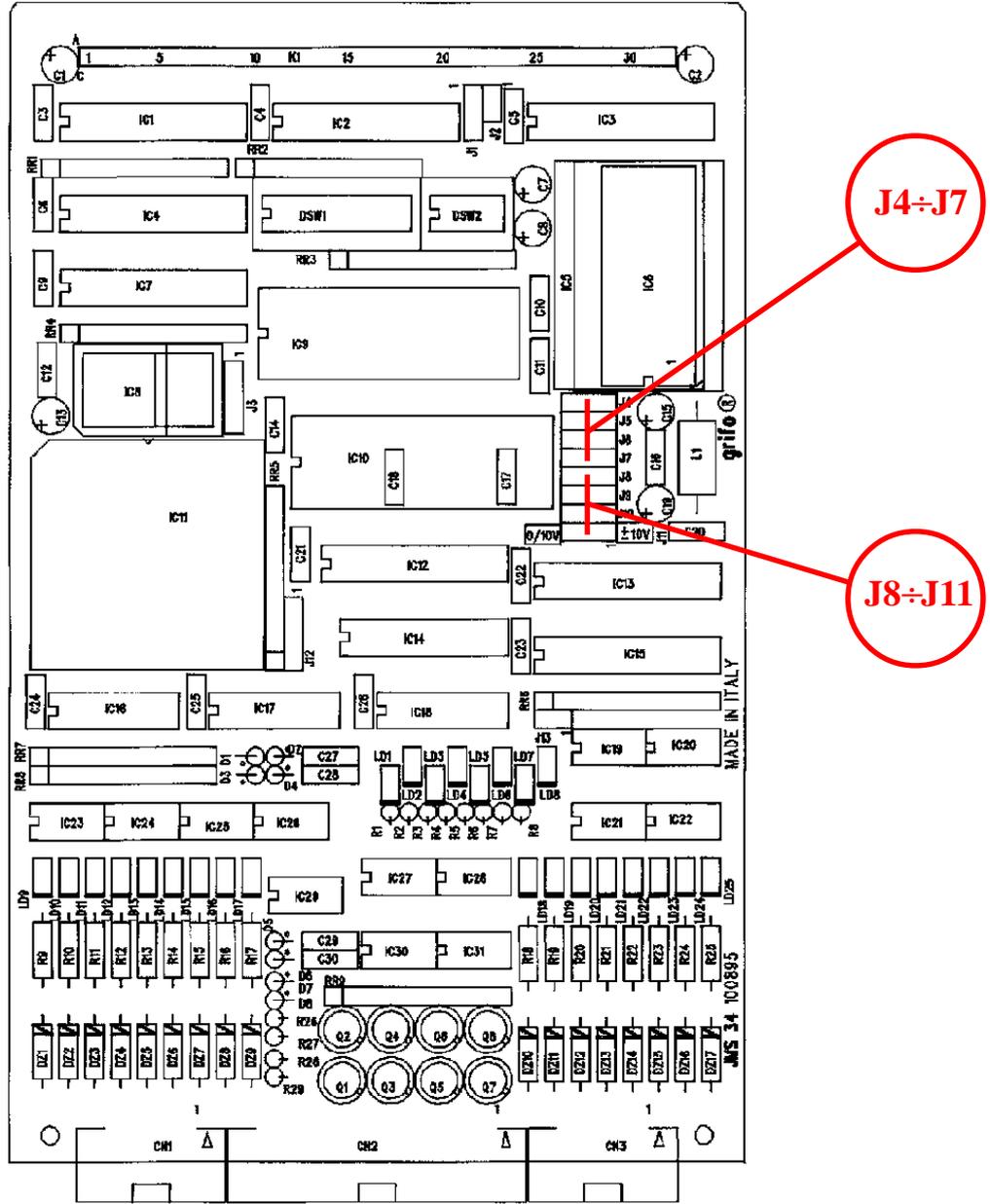


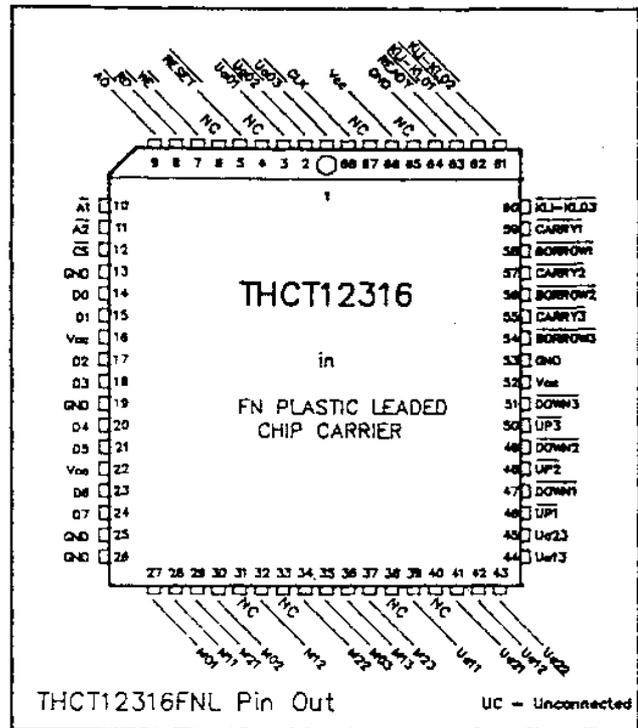
FIGURA 23: DISPOSIZIONE JUMPERS PER DAC 2815

APPENDICE B: DESCRIZIONE COMPONENTI DI BORDO

Smart Part™

THCT12316 TRIPLE INCREMENTAL ENCODER INTERFACE

- * Three independent channels in one compact surface mount device
- * Each channel compatible with the popular THCT2000
- * Interfaces three mechanisms/axes to data bus
- * Direction discriminators identify & measure forward/backward rotation/direction
- * Separate zero pulse input
- * Pulse width measurement
- * Frequency measurement
- * Cascadable 16-bit counters
- * TTL compatible
- * 8-bit parallel 3-state bus
- * Simple write/read procedure
- * Choice of chip carrier or flat package



* Advanced 1.8µm CMOS technology

Description

The THCT12316 INCREMENTAL ENCODER INTERFACE consists of three channels each, of which can independently determine the direction and displacement of a mechanical device or axis based on two input signals from transducers in quadrature. Alternatively, each channel can measure a pulse width using a known clock rate, or a frequency, by counting input pulses over a known time interval. It includes three 16-bit counters which may also be used separately. The THCT12316 may be cascaded between channels on one device or between devices to provide accuracy greater than 16-bits, and is designed for use in many types of microprocessor-based systems.

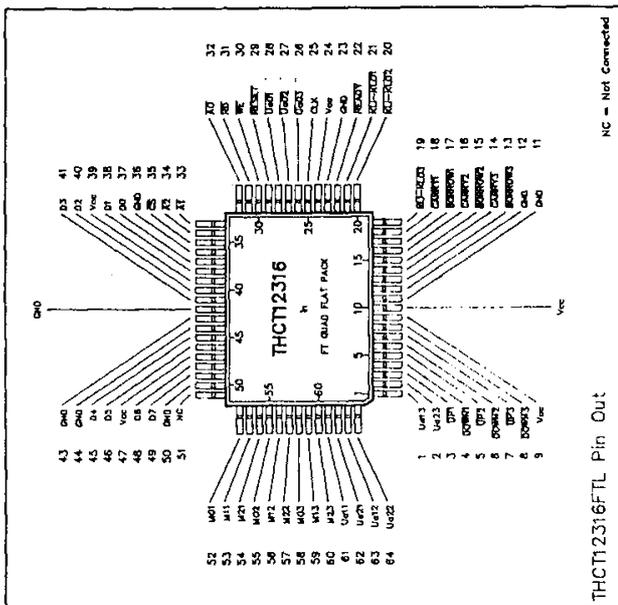


THCT12316 TRIPLE INCREMENTAL ENCODER INTERFACE

Architecture - continued

2. A 16-bit counter made up from two independently loadable 8-bit counters.
 3. A 16-bit latch which "freezes" the counter value when required
 4. A multiplexer that allows the processor to read either upper or lower byte in the latch.
- Supporting the three channels:-
- The control logic provides common microprocessor interface signals; the output multiplexer allows the processor to select data from one of the three channels and the three-state buffers place this data on the bus.
- (* throughout this data sheet signals suffixed n are repeated for each channel.)

THCT12316 TRIPLE INCREMENTAL ENCODER INTERFACE



Applications

The THCT12316 enables mechanical devices to be interfaced with microprocessors. It may be used in many diverse applications, including robotics, tracker balls (or mouse), lathes or tooling machines, automobiles, conveyor belts and transport mechanisms. Since it contains three channels each THCT12316 can support three measurements or axes of motion.

Architecture

Within each channel there are four main elements:-

1. The measurement and mode control logic generates up or down count pulses, internal signals I1 and I2, from :
 - Quadrature signals Ua1 *, Ua2 * and zero pulse Ua0n *
 - Clock input
 - Mode controls M0n *, M1n *, M2n *



THCT12316 TRIPLE INCREMENTAL ENCODER INTERFACE

Operation

The eight modes of operation of the THCT12316 are summarized in Table 1. The modes of the three channels can be selected independently.

MODE	M2h	M1h	M0h	MODE DESCRIPTION
COUNTER				
0	0	0	0	16-bit up/down counter (inhibits direction discriminator).
DIRECTION DISCRIMINATOR				
1	0	0	1	Single count pulse synchronous with Ua1n rising in forward direction and Ua1n falling in backward direction.
2	0	1	0	Single count pulse synchronous with Ua2n rising in forward direction and Ua2n falling in backward direction.
3	0	1	1	Double count pulse synchronous with Ua1n rising and falling.
4	1	0	0	Double count pulse synchronous with Ua2n rising and falling.
5	1	0	1	Quadruple count pulse synchronous with all edges.
PULSE WIDTH MEASUREMENT				
6	1	1	0	Ua1n is the gate signal Ua2n is high for up counting and low for down counting. Count is synchronous with rising clock.
FREQUENCY MEASUREMENT				
7	1	1	1	Ua1n is frequency signal to be measured Ua2n is the gate signal of known time interval. Count is synchronous with rising edge of Ua1n

Table 1

THCT12316 TRIPLE INCREMENTAL ENCODER INTERFACE

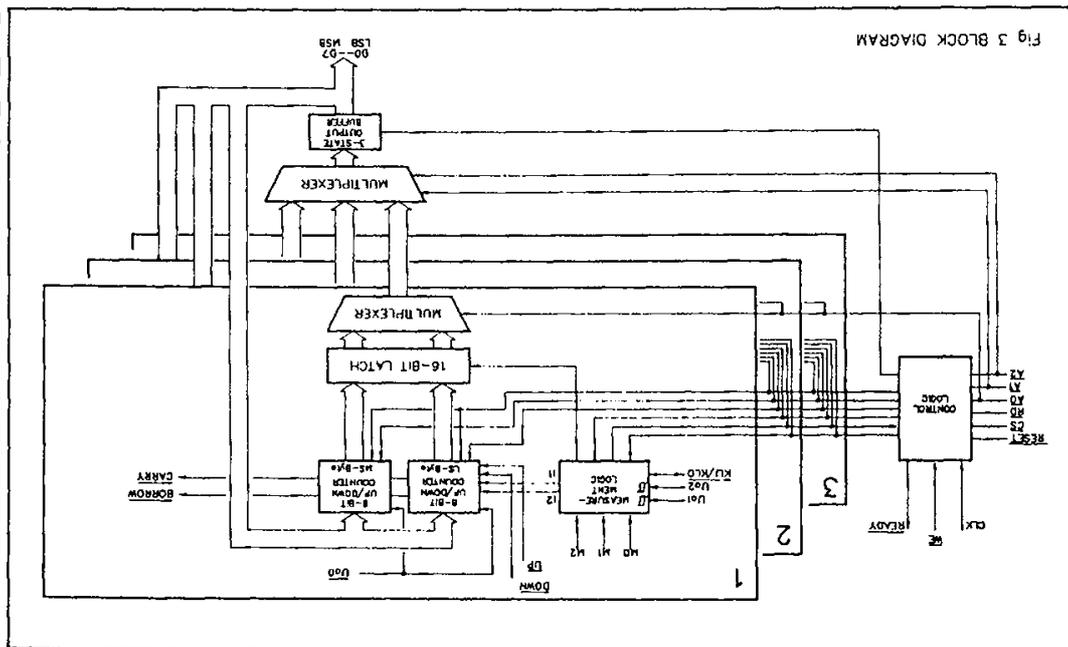


Fig. 3 BLOCK DIAGRAM



operation - continued

MODE 0: 16-BIT UP/DOWN COUNTER MODE

In this mode the THCT12316 may be used as three fast 16-bit synchronous up-/down counters with cascade capability. This is operated using the /UPn and /DOWNn inputs.

The states of the counter outputs are transferred to a 16-bit latch. The contents of this 16-bit latch are multiplexed on an 8-bit parallel data bus (D0.....D7) and enabled using /RD and /CS.

/A0 is the control input for the byte multiplexer. A high level at this input transfers the least significant byte to the data outputs; and a low level transfers the most significant byte.

The signals /A1 and /A2 select the channel for read or write according to the following table:

channel number	/A1	/A2
1	H	H
2	L	H
3	H	L
no channel selected(1)	L	L

(1) Output buffers still selected if /RD and /CS active - data bus carries invalid data

Table 2

The up/down counters are loaded in individual 8-bit bytes by the /WR and /CS signals, with the byte selected by the /A0 input, and the channel by the /A1 and /A2 inputs. The counters and the control logic may be cleared using the /SRESET signal. The counters are cleared individually using the U0n signals.

Cascading to 32 bits is possible using the inputs /UPn and /DOWNn the outputs /BORROWn, /CARRYn and the input/outputs /XLI-KL0n.

MODES 1-5: DIRECTION DISCRIMINATOR MODES

The quadrature signals U1n and U2n, identify forward or backward directions. If U1n leads U2n, the forward direction is indicated and the counter will count up; if U1n lags U2n, the reverse direction is indicated and the counter will count down.

operation - continued

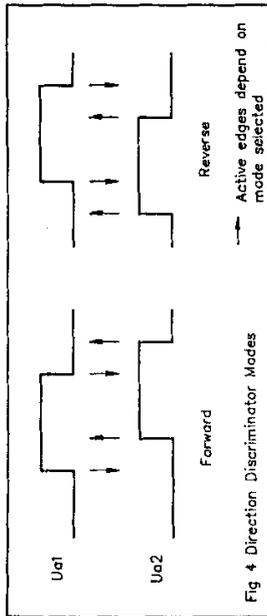


Fig 4 Direction Discriminator Modes

U1n and U2n are both stored in the first of a pair of consecutive D-type flip-flops on the clock falling edge, and transferred to the next on the clock rising edge. By comparing the states of the four flip-flops and checking the mode inputs, the up or down count pulses are generated; see figures 5 and 6.

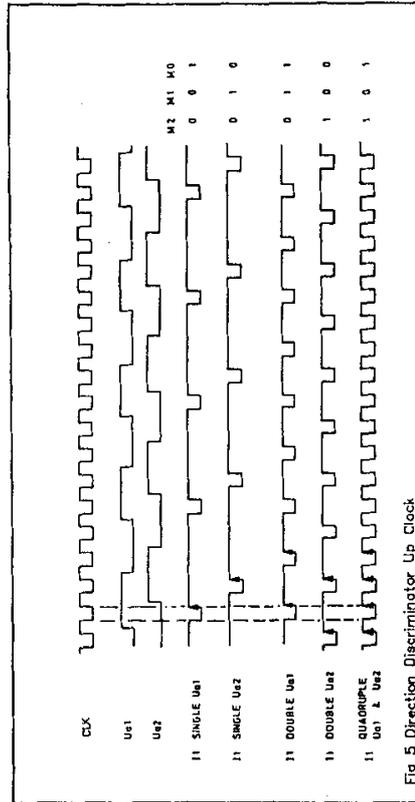


Fig 5 Direction Discriminator Up Clock



THCT12316 TRIPLE INCREMENTAL ENCODER INTERFACE

operation - continued

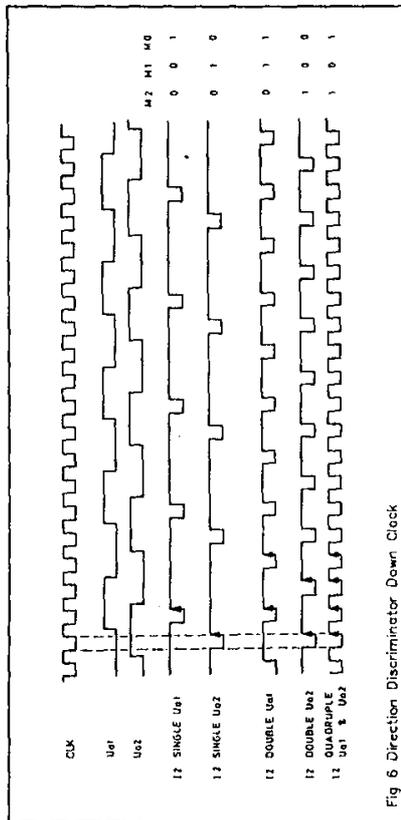


Fig 5 Direction Discriminator Down Clock

MODES 1 to 5 define which edge of the quadrature signals will be counted in accordance with Table 1.

The clock frequency should be at least four times greater than the frequencies of the quadrature signals: this will eliminate problems resulting from timing jitter in the transducer signals and will allow the quadruple counting mode to be used. The frequency of the quadrature signals, Ua1n and Ua2n may be calculated from the relationship:

$$F = \frac{\text{shaft speed}}{\text{resolution of transducer}}$$

MODE 6: PULSE WIDTH MEASUREMENT MODE

In this mode, Ua1n acts as a gate, and is the pulse width to be measured. Synchronised with the clock edge after a low to high transition in Ua1n, counting begins at the input clock frequency. Similarly, synchronised with the clock edge after a high to low transition of Ua1n, counting is disabled; the value in the counter is loaded in the output register; /KLI-KL0n is pulled low; and then the counter clears. See figure 7. If Ua2n is held high, the counter will count up, and if Ua2n is held low, the counter will count down.

Each counter can be preloaded in two bytes by activating /CS, /WE, and selecting the required byte with /A0, and the required channel with /A1 and /A2. This must be done while Ua1n is low. The output register should be read by activating /CS, /RD, and selecting the individual bytes with /A0 after Ua1n has fallen and before the next pre-load takes place.

THCT12316 TRIPLE INCREMENTAL ENCODER INTERFACE

operation - continued

The /KLI-KL0n signal may be used as an interrupt to indicate to the processor when the output register has been loaded. In both the pulse width and frequency modes, the output register will not be loaded via /CS and /RD, but by the falling edge of Ua1n, or by pulling /KLI-KL0n low.

In pulse width mode, the minimum time that can be measured is:

$$T_{min} = 2 (T_o) \quad (\text{Accuracy is } +/- T_o)$$

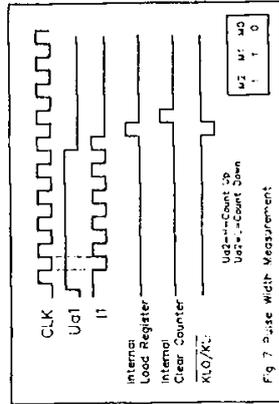


Fig 7 Pulse Width Measurement

MODE 7: FREQUENCY MEASUREMENT MODE

In Mode 7, Ua1n is the signal of unknown frequency to be measured; Ua2n is a gate signal of known width. A low to high transition of Ua2n enables counting at the frequency of Ua1n. When the gate (Ua2n) goes low, counting is disabled, the value of the counter is loaded into the output register, /KLI-KL0n is pulled low, and the counter is then cleared. See Figure 8.

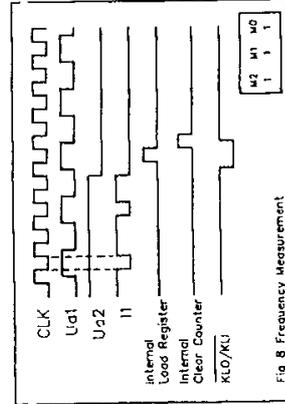


Fig 8 Frequency Measurement



operation - continued

RESET OPERATION

A total reset is initiated by pulling the /RESET pin low. This will clear the counters to zero, reset the D flip-flops at the inputs of the quadrature signals (Ua1n and Ua2n), clear the latches that inhibit the load register pulse, and load zero into the output register. To avoid a spurious count errors (+/- 1) after a reset, the Ua1n and Ua2n inputs should be held to the values indicated in Table 2 during and just after the reset pulse.

MODE	Ua1n	Ua2n
0	X	X
1-5	H	H
6-7	L	L

Table 3

CASCADING DEVICES

The /KLI-KL0n pins of all cascaded THCT12316's should be tied together, so that all of the devices load their output registers at the same time. When the 'master' generates a pulse for the other THCT12316s, /KLI-KL0n on the 'master' works as an output, and /KLI-KL0n on the 'slaves' work as inputs. The /CARRY output of one device should be tied to the /UP input of the next device in the cascade. Similarly, /BORROW should be connected to /DOWN. See 'System Application.'

READ OPERATION

A number may be preloaded into the counter by pulling /CS and /WE low while using /AO to direct the value on the data bus to the selected byte of the counter and /A1 & /A2 to select the required channel. This will cause /READY to go low on the next falling clock edge, and remain low until /CS and /WE go high. See Figure 12.

WRITE OPERATION

When in MODES 0 to 5 the contents of the counter can be read at any time by pulling /CS and /RD low. The channel is selected by using /A1 & /A2. Within this channel the most significant byte may be selected by setting /AO to low, and the least significant byte may be read by setting /AO high. This will cause a load output register pulse to be generated and /KLI-KL0n will go low during the next low clock pulse. /READY will also go low as the clock goes

WRITE OPERATION - continued

low, and will stay low until /CS and/or /RD go high. The load output register pulse stores the current value of the counter in a 16-bit latch register and /AO directs the selected byte through a multiplexer to the outputs: /CS and /RD also enable the 3-state outputs - see Figure 13. The output register will be loaded immediately. If /KLI-KL0n is pulled low externally, this signal normally comes from a cascaded device.

For Modes 6 & 7 see the earlier description of these modes.

Configuration

Special consideration should be paid to the automatic configuration features of the THCT12316. The purpose of these features is to allow for the different order of byte reads (high then low or low then high) of different processors when doing a word read across a byte wide bus and also to configure cascaded devices automatically for correct word read sequence - see below.

Byte order configuration-

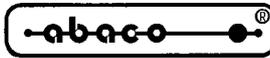
After a system reset has occurred, the first read operation will store the value of /AO in a latch within the device. From that time until the next system reset the load output register pulse during a read operation will only be generated if /AO is this stored value. This means that the internal load output register pulse is correctly generated for word operations regardless of the byte order of the particular processor. Special care should be taken if reading individual bytes to ensure these operations are always done in a consistent order.

Cascaded configuration-

After a system reset the first device and channel to receive a read operation configures itself into "Master" mode and outputs a pulse on /KLI-KL0. In cascaded operation the /KLI-KL0 pins of the cascaded channels are connected together and the input pulse on /KLI-KL0 of the cascaded channels configures these to "Slave" mode. On all subsequent read operations the load output register pulse is only generated by the "Master" channel (for the appropriate polarity of /AO, as noted above) and this is fed to the "Slave" devices via the /KLI-KL0 connection.

Special care should be taken when cascading devices or channels to always read in the same channel order, as well as the byte order already mentioned. To freeze all three channels with a single read cycle (in cascaded or non-cascaded mode) the /KLI-KL0 pins of all channels are connected with a pull-up resistor to Vcc (see Systems Application). This ensures that only one channel is operating as the "Master" and all others are "Slaves".

If an external "freeze" of the positioning system is required, and external /KLI-KL0 pulse will program all channels as slaves. This is derived by generating an external /KLI-KL0 pulse before the first read cycle appears after system reset (See Design Checklist).





THCT12316 TRIPLE INCREMENTAL ENCODER INTERFACE

Pin Description

Pin Name	Pin Number	I/O	Description
/CS	12	Input	Chip Select. A low enables the device.
/RD	8	Input	Read. When this and /CS are active(low), the data from the output register will be present on the data bus.
D0	14	Input/	LSB
	15	Output	Data Bus Buffer: 8-Bit Bi-directional buffer with 3-state outputs connected to the microprocessor system.
	17		
	18		
	20		
	21		
	23		
	24		MSB
D7	49		
/BORROW1	58	Output	Counter underflow signal
/BORROW2	56	Output	
/BORROW3	54	Output	Counter overflow signal
/CARRY1	59	Output	
/CARRY2	57	Output	
/CARRY3	54	Output	
/KLI-KL01	62	Input/	Cascade load input/cascade load output.
/KLI-KL02	61	Output	Open drain output with internal 95uA(nom) pull-up. External pull-up required for full speed operation.
/KLI-KL03	60	Output	
/READY	63	Output	When low signal indicates to the MPU that read or write may be completed. /READY falling edge synchronous with CLK. Open drain output needs external pull-up.
M21	29	Input	Mode select inputs (see Table 1)
M11	28		
M01	27		
M22	34		
M12	32		
M02	30		
M23	37		
M13	36		
M03	35		

12

DRAFT 2

1Q/88



THCT12316 TRIPLE INCREMENTAL ENCODER INTERFACE

Pin Description - continued

Pin Name	Pin Number	I/O	Description
	68		
	PLCC		
	64		
	QFP		
Ua13	44	Input	Measuring input signals (Schmitt characteristics)
Ua12	42	"	
Ua11	39	"	
Ua23	45	"	
Ua22	43	"	
Ua21	41	"	
/Ua01	3	Input	Zero pulse. When active (low), the counter in the appropriate channel is cleared. Other logic is not affected.
/Ua02	2	Input	
/Ua03	1	Input	
CLK	68	Input	Clock. Used for internal synchronisation and control timing.
/A0	9	Input	Byte select. A high level selects the least significant byte. A low level selects the most significant byte
/A1	10	Input	Channel select. See Table 2.
/A2	11	Input	
/RESET	5	Input	Device reset. When active (low), the control logic is reset to a known state and the counter is cleared.
/WE	7	Input	Write enable. When /WE and /CS are active (low), the data that is on the bus is loaded into the counter address -ed by IA0, IA1 and IA3.
/DOWN1	47		
/DOWN2	49	Input	Cascade input for counting down.
/DOWN3	51	Input	
/UP1	46		
/UP2	48	Input	Cascade input for counting up.
/UP3	50	Input	
Vcc	16,22, 9,10, 52,66, 24,39, 47		Power supply voltage 5V +/- 10%.
GND	13,19,25, 11,12,23,36, 53,64, 42,43,44,50		Ground.

1Q/88

DRAFT 2

13





APPENDICE C: INDICE ANALITICO

B

BIBLIOGRAFIA 36
BUS ABACO® 14, 24

C

CARATTERISTICHE ELETTRICHE 7
CARATTERISTICHE FISICHE 6
CARATTERISTICHE GENERALI 6
CARATTERISTICHE TECNICHE 6
CLOCK 2
CONNESSIONI CON IL MONDO ESTERNO 8
CONNETTORI 8
 CN1 10
 CN2 12
 CN3 8
 K1 14

D

DAC 2815 2, 12, 30
DC/DC CONVERTER 2
DESCRIZIONE GENERALE 1
DESCRIZIONE HARDWARE 24
DESCRIZIONE SOFTWARE DELLE PERIFERICHE DI BORDO 28
DISPOSIZIONE COMPONENTI 5

F

FOTO 27

I

INDIRIZZAMENTO REGISTRI INTERNI 26
INGRESSI OPTOISOLATI 4, 8, 29
INSTALLAZIONE 8
INTERFACCIAMENTO ED INDIRIZZAMENTO 4, 14, 24
INTRODUZIONE 1

J

JUMPERS 18, 37
 2 VIE 22
 3 VIE 19
 3 VIE 20
 4 VIE 21

L

LATCH PER THCT 12316 2, 28

LEDS 16

LOGICA DI CONTROLLO 4, 26

M

MAPPAGGIO DELLA SCHEDA 24

P

PERIFERICHE DI BORDO 28

PIANTA COMPONENTI 5

R

REGISTRI INTERNI 26

S

SCHEDE ESTERNE 32

SCHEMA A BLOCCHI 3

SEGNALAZIONI VISIVE 16

SEZIONE D/A CONVERTER 2, 12, 30

SEZIONE DI DC/DC CONVERTER 2

SEZIONE DI INPUT 4, 8, 29

SEZIONE DI INTERFACCIA ED INDIRIZZAMENTO 4, 14, 24

SEZIONE DI OUTPUT 4, 12, 29

SEZIONE INTERFACCIA ENCODER 2, 10, 28, 41

T

THCT 12316 2, 10, 28, 41

U

USCITE A TRANSISTORS 4, 12, 29