

---

UNIVERSIDADE ESTADUAL DE CAMPINAS

***Apostila do Laboratório  
de Eletrônica II  
EE641***

*FEEC / UNICAMP  
Versão 2*

*Prof. Fabiano Fruett*

FACULDADE DE ENGENHARIA ELÉTRICA E DE COMPUTAÇÃO

---

## **ÍNDICE**

<b>1</b>	<i>Introdução.....</i>	<i>03</i>
<b>2</b>	<i>Descrição do Circuito.....</i>	<i>04</i>
<b>3</b>	<i>Descrição da placa de circuito impresso.....</i>	<i>06</i>
<b>4</b>	<i>Configurações de interesse.....</i>	<i>08</i>
<b>4.1</b>	<i>Amplificador Diferencial com carga passiva e resistor como fonte de corrente.....</i>	<i>10</i>
<b>4.2</b>	<i>Amplificador Diferencial com carga passiva e transistor como fonte de corrente.....</i>	<i>11</i>
<b>4.3</b>	<i>Amplificador Diferencial com carga ativa e resistor como fonte de corrente.....</i>	<i>12</i>
<b>4.4</b>	<i>Amplificador Diferencial com carga ativa e transistor como fonte de corrente.....</i>	<i>13</i>
<b>4.5</b>	<i>Amplificador de Dois Estágios (par diferencial + emissor comum).....</i>	<i>14</i>
<b>4.6</b>	<i>Amplificador Operacional com estágio de saída em classe B sem proteção dos transistores de saída.....</i>	<i>15</i>
<b>4.7</b>	<i>Amplificador Operacional com estágio de saída em classe B com proteção dos transistores de saída.....</i>	<i>16</i>
<b>4.8</b>	<i>Amplificador Operacional com estágio de saída em classe AB sem proteção dos transistores de saída.....</i>	<i>17</i>
<b>4.9</b>	<i>Amplificador Operacional com estágio de saída em classe AB com proteção dos transistores de saída.....</i>	<i>18</i>
<b>5</b>	<i>Pinagem dos transistores e do circuito integrado utilizado na placa.....</i>	<i>19</i>

## 1 INTRODUÇÃO

Esta apostila compila as informações básicas para que o aluno de EE641, Laboratório de Eletrônica II, monte e caracterize um amplificador operacional bipolar. A primeira versão deste documento, batizada de Manual de Instruções da Placa Experimental, foi elaborada pelo monitor Murilo Pilon Pessatti, em setembro de 2003, que fez um excelente trabalho coordenado pelo Prof. Carlos Alberto dos Reis Filho. Este curso laboratório se baseia na teoria apresentada em EE530 e EE640, Eletrônica Básica I e II, respectivamente.

Nesta versão do documento incluímos os roteiros dos experimentos.

A cada passo da montagem deste circuito o aluno é estimulado a realizar as análises de ponto de operação e de pequenos sinais, quando for o caso. Na sequência o aluno deve realizar as medidas e tirar suas próprias conclusões. A comparação entre os valores teóricos esperados e os valores experimentais obtidos é inevitável e favorece assim uma valiosa discussão em sala de aula.

O manual está dividido em 5 partes: 1 - Introdução. 2 - Na seção 2 o esquema do circuito contido na placa é descrito. 3 - Na seção 3 a placa de circuito impresso é brevemente explicada. 4 - Os circuitos eletrônicos mais interessantes que podem ser montados na placa são descritos na seção 4. 5 - Na seção 5 constam os esquemas dos transistores e do circuito integrado utilizado na placa.

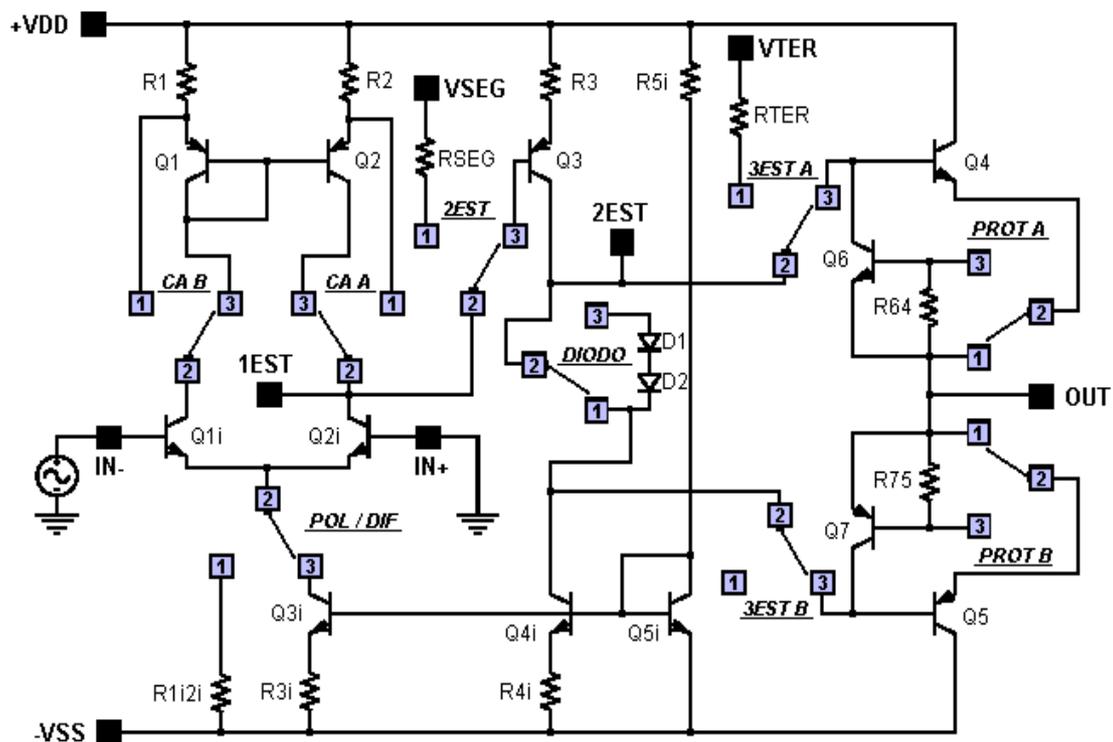
*Prof. Fabiano Fruett*

Julho de 2011

## 2 DESCRIÇÃO DO CIRCUITO

O circuito é basicamente um amplificador operacional bipolar o qual pode ser montado passo-a-passo através da configuração apropriada de *jumpers*.

Como pode ser observado na *Figura 1*, o amplificador operacional possui três estágios. O estágio de entrada é composto por um par diferencial (transistores Q1i, Q2i) o qual pode ter uma carga ativa (transistores Q1, Q2 juntamente com os resistores R1, R2) ou passiva (resistores R1, R2).



*Figura 1 - Esquema do circuito do Amplificador Operacional*

A corrente de lastro que alimenta ambos os transistores do par diferencial também pode ser gerada de duas formas: um simples resistor ( $R_{1i2i}$ ) ou um transistor bipolar ( $Q_{3i}$ ) e um resistor ( $R_{3i}$ ) ambos exercendo a função de uma fonte de corrente.

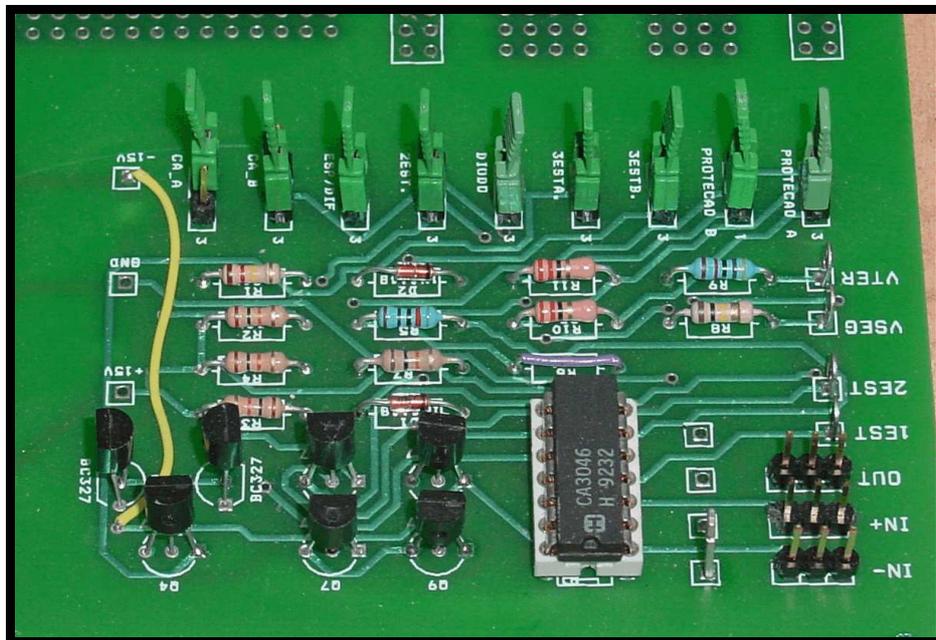
O segundo estágio é composto pelo amplificador emissor comum formado pelo transistor  $Q_3$  juntamente com a fonte de corrente formada pelo transistor  $Q_{4i}$  e pelo resistor  $R_{4i}$ .

O estágio de saída é formado pelos transistores  $Q_4$  e  $Q_5$ , que estão na configuração coletor comum, onde o ganho de tensão é aproximadamente igual à unidade. Os transistores  $Q_6$  e  $Q_7$  juntamente com os resistores  $R_{64}$  e  $R_{75}$  têm a função de limitar a corrente dos transistores do estágio de saída caso elas excedam um determinado limite, controlado pelo valor dos resistores  $R_{64}$  e  $R_{75}$ . O estágio de saída também tem a opção de operar em classe B (quando os diodos  $D_1$  e  $D_2$  não estão conectados) ou classe AB (quando  $D_1$  e  $D_2$  são introduzidos no circuito).

O transistor  $Q_{5i}$  associado ao resistor  $R_{5i}$  é utilizado como fonte de referência para gerar as correntes de polarização do circuito. Os terminais denominados  $V_{SEG}$  e  $V_{TER}$  são utilizados quando se pretende analisar os estágios do amplificador operacional separadamente.

### 3 DESCRIÇÃO DA PLACA DE CIRCUITO IMPRESSO

A *Figura 2* mostra a foto da placa de circuito impresso (Ver. 1.1) Note que, na foto, a placa está rotacionada de 180°. Observa-se que na parte superior encontram-se os *jumpers* que estão esquematizados na *Figura 1*. Começando da esquerda para a direita, tem-se:



*Figura 2 - Placa de Circuito Impresso*

**CA A e CA B** → Permitem escolher a carga do par diferencial entre ativa ou passiva.

**POL / DIF** → Permite escolher a maneira de gerar a corrente alimentação do estágio de entrada (através de um resistor ou de uma fonte de corrente).

- 2EST** → Conecta a saída do estágio de entrada no segundo estágio ou dá acesso ao terminal VSEG através do resistor RSEG.
- DIODO** → Conecta ou não os dois diodos para permutar a operação do estágio de saída em classe B ou AB.
- 3EST A** → Conecta a saída do segundo estágio ao transistor Q4 (do estágio de saída) ou ao terminal VTER através do resistor RTER.
- 3EST B** → Conecta ou não o transistor Q5 ao segundo estágio.
- PROT B** → Habilita ou não a proteção contra curto-circuito do transistor Q5.
- PROT A** → Habilita ou não a proteção contra curto-circuito do transistor Q4.

Na lateral esquerda da placa tem-se acesso aos terminais dos nós mais importantes do amplificador (terminais de entrada IN- e IN+, terminal de saída OUT, saída do primeiro estágio 1EST e saída do segundo estágio 2EST). Os terminais VSEG e VTER são acessados quando é feita a análise dos estágios separadamente. Os nove pinos que se encontram ao lado dos terminais estão todos conectados ao terra (GND) do circuito. A alimentação do circuito é feita através dos pinos +VDD, GND e -VSS.

## 4 ROTEIROS DOS EXPERIMENTOS

### Exp. #1 - Amplificador diferencial com carga ativa

Considerando o amplificador diferencial polarizado com um espelho de corrente mostrado na Fig.3.

- 1.1) Determine o valor de  $R_{3i}$  tal que o ganho de tensão incremental,  $\Delta(V_{o1}-V_{o2})/\Delta V_e$ , seja de 40dB.
- 1.2) Monte o circuito e verifique se o resultado experimental confirma a expectativa.
- 1.3) Meça o ganho “unilateral”, ou seja, tomando como saída a tensão  $V_{o2}$  referida ao terra e não a diferença entre  $V_{o1}$  e  $V_{o2}$ .

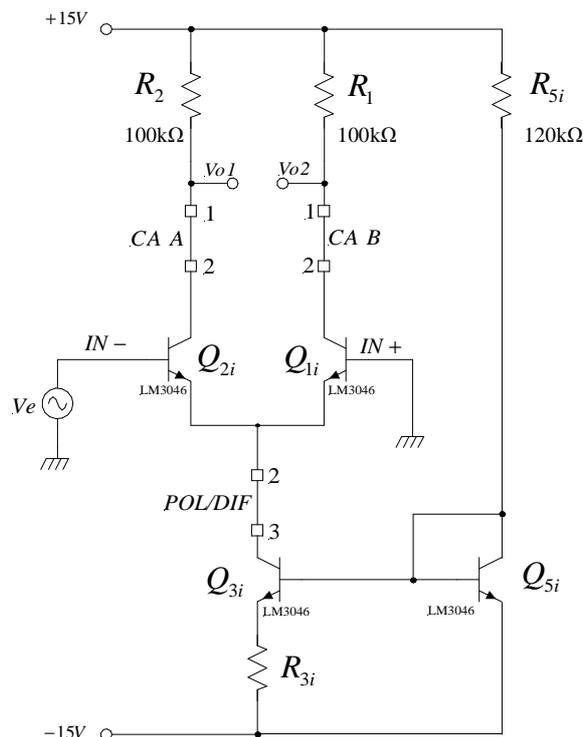


Fig. 3

- 1.4) Aqueça o CI com o ferro de soldar e observe o efeito no ponto de operação e no ganho do circuito. Justifique.

A Fig.4 mostra um amplificador diferencial com “carga ativa”. Os resistores  $R_1$  e  $R_2$  do circuito anterior foram substituídos por um espelho de corrente ( $Q_1$ ,  $Q_2$ ,  $R_1^*$  e  $R_2^*$ ). Monte este circuito, implementando o espelho com transistores PNP discretos (BC327) e:

- 1.5) Calcule o ganho unilateral em baixa frequência. Compare com o item 3 e justifique o resultado.
- 1.6) Com a entrada  $V_e=0V$ , ajuste  $V_{SEG}$  até que a corrente estática em  $R_{SEG}$  se anule. Nesta condição:

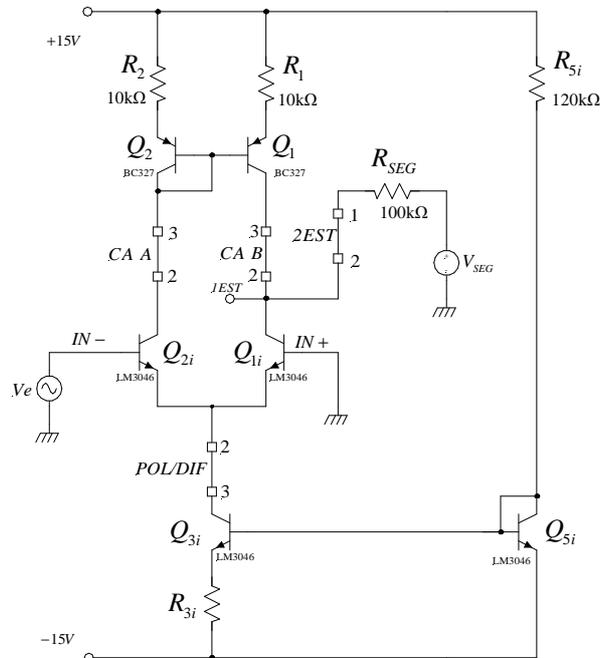


Fig. 4

- 1.7) Meça a resposta em frequência, tendo como saída o sinal em 1EST e estime o valor da capacitância associada ao nó de saída.
- 1.8) Compare o valor medido do ganho em baixa frequência com o valor calculado.
- 1.9) Acrescente um capacitor de 330 pF em paralelo com  $R_{SEG}$  e meça a resposta em frequência.

O circuito mostrado na Fig.5 corresponde a um amplificador de dois estágios formado por um estágio diferencial de entrada, cuja saída, 1EST, é amplificada através de um estágio “Emissor Comum”. Monte este circuito, com o valor de  $R_{4i}$  igual ao de  $R_{3i}$ :

- 1.10) Calcule o ganho de baixa frequência  $\Delta(2EST)/\Delta V_e$ .
- 1.11) Identifique qual o terminal de entrada inversor e não-inversor com relação a saída do primeiro estágio (1EST) e do segundo estágio (2EST).
- 1.12) Ajuste a tensão  $V_{TER}$  até que a corrente estática em  $R_{TER}$  se anule. Nesta condição, proponha um método para medir o ganho e aplique o método neste circuito.

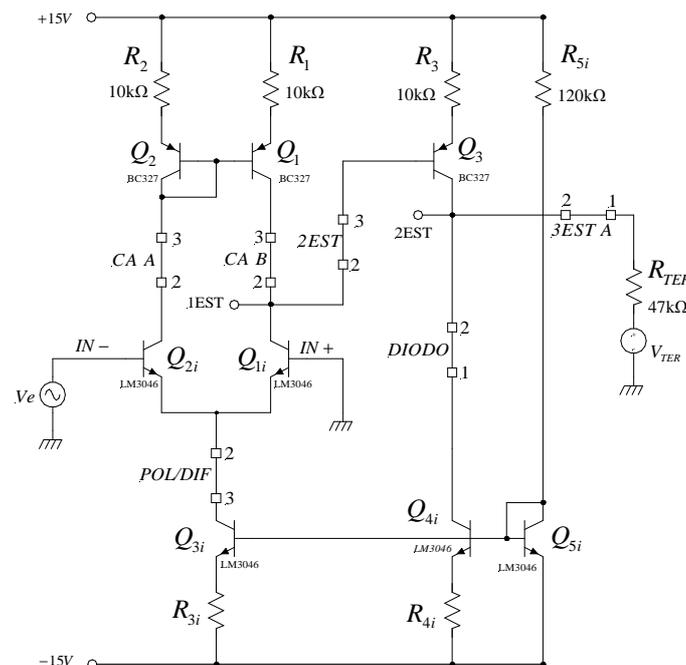


Fig. 5

Observação: Em todas as etapas do experimento, comente as observações e justifique eventuais discrepâncias entre valores medidos e calculados.

Configuração dos Jumpers Roteiro #1						
	CA_A	CA_B	POL/DIF	2EST	DIODO	3ESTA
Figura 3	1-2	1-2	2-3	-	-	-
Figura 4	2-3	2-3	2-3	1-2	-	-
Figura 5	2-3	2-3	2-3	2-3	1-2	1-2

## Exp. #2 - Amplificador operacional

O circuito da Fig.6 resulta de uma modificação feita no circuito do amplificador de tensão tratado no roteiro anterior (Fig.5). Foi acrescentado um ESTÁGIO DE SAÍDA formado por dois transistores complementares. OBS: Meça o ganho de corrente de Q4 e Q5 antes de soldá-los na placa.

2.1) Explique a função deste estágio adicional.

2.2) Calcule literalmente o ganho de tensão em baixa freqüência (malha aberta) deste amplificador. Calcule numericamente o ganho considerando  $\beta=100$  e  $R_L=10\text{ k}\Omega$ .

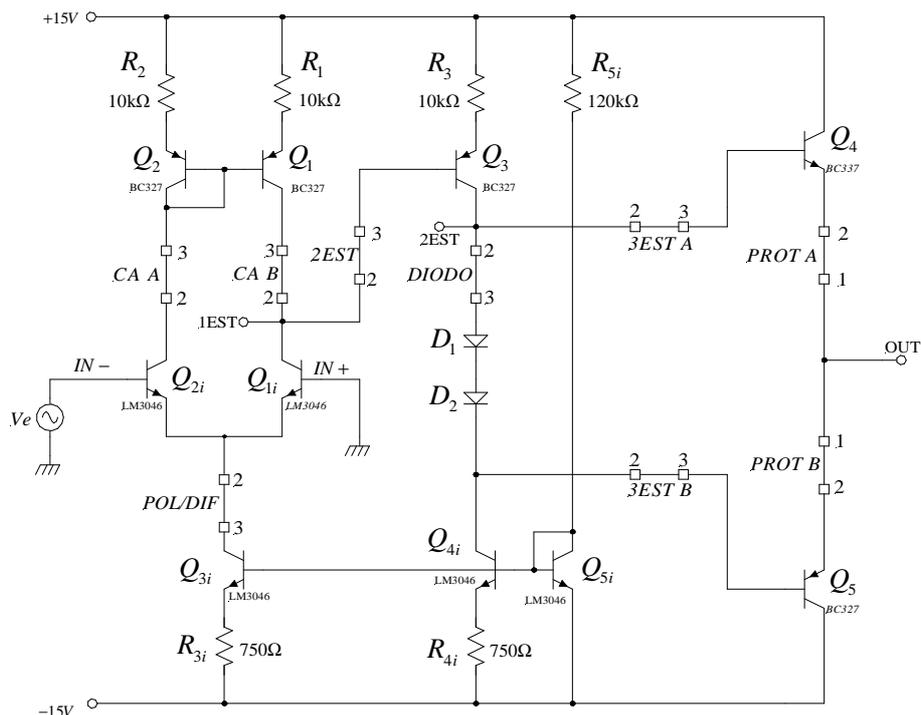


Fig. 6

Utilizando o amplificador operacional da Fig.6:

2.3) Monte um amplificador **inversor** que tenha ganho **10** e verifique experimentalmente se o valor de ganho medido corresponde ao valor projetado.

- 2.4) Monte um amplificador **não-inversor** de ganho **50** e verifique experimentalmente se o valor de ganho medido corresponde ao valor projetado.
- 2.5) Verifique se o amplificador é estável em frequência: Caso não seja, mostre como compensá-lo e implemente no circuito montado. Mostre o resultado (imprima a tela do osciloscópio).
- 2.6) Determine experimentalmente qual a máxima excursão do sinal de saída. Justifique.
- 2.7) Com o amplificador operando em malha aberta, meça os tempos de subida e descida da tensão na saída, aplicando um sinal na entrada de grande amplitude. Relacione estes tempos com a corrente de polarização do par diferencial de entrada e com o capacitor utilizado para a compensação em frequência.
- 2.8) Utilizando o amplificador operacional da Fig.6, monte um integrador que tenha uma constante de tempo de  $1\mu\text{S}$ . e:
- 2.9 Verifique a forma de onda na saída, aplicando na entrada uma onda **quadrada**. Estabeleça valores adequados de amplitude e frequência.

OBS: No relatório, coloque as figuras na sequência do texto.

### Exp. #3 – Oscilador

Na figura abaixo é mostrado o esquema de um oscilador senoidal, conhecido como Ponte de Wien, cuja frequência de oscilação é dada pela expressão:

$$F = \frac{1}{2\pi RC}$$

- 3.1) Explique quais condições que devem ser satisfeitas para que o circuito oscile.
- 3.2) Calcule o valor de R2 para satisfazer uma das condições.
- 3.3) Qual a função de Z1, Z2 e R3 no circuito?
- 3.4) Monte o oscilador a Ponte de Wien, usando um amplificador operacional OP741 e ajuste os componentes RC série e RC paralelo até que o circuito oscile. Registre a forma de onda de saída. Meça a componente espectral do sinal de saída. Comente.
- 3.5) Troque o OP741 pelo amplificador operacional desenvolvido durante o curso. Registre a forma de onda no terminal de saída e também sua componente espectral. Comente sobre as diferenças observadas entre as duas montagens.

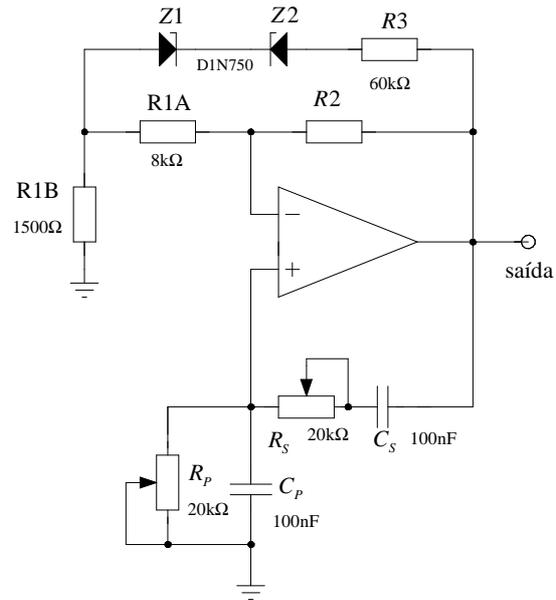


Fig. 7

Obs: Use diodos Zener de 4.7V ou 6.8V

## 5 CONFIGURAÇÕES DE INTERESSE

Existem basicamente 9 combinações interessantes que a placa pode ser utilizada, descritas abaixo:

<i>Configuração</i>	<i>Descrição</i>
<b>1</b>	<i>Amplificador Diferencial com carga passiva e resistor como fonte de corrente</i>
<b>2</b>	<i>Amplificador Diferencial com carga passiva e transistor como fonte de corrente</i>
<b>3</b>	<i>Amplificador Diferencial com carga ativa e resistor como fonte de corrente</i>
<b>4</b>	<i>Amplificador Diferencial com carga ativa e transistor como fonte de corrente</i>
<b>5</b>	<i>Amplificador de Dois Estágios (par diferencial + emissor comum)</i>
<b>6</b>	<i>Amplificador Operacional com estágio de saída em classe B sem proteção dos transistores</i>
<b>7</b>	<i>Amplificador Operacional com estágio de saída em classe B com proteção dos transistores</i>
<b>8</b>	<i>Amplificador Operacional com estágio de saída em classe AB sem proteção dos transistores</i>
<b>9</b>	<i>Amplificador Operacional com estágio de saída em classe AB com proteção dos transistores</i>

*Tabela 1 - Configurações Interessantes que podem ser analisadas na placa experimental*

A *Tabela 2* detalha cada configuração, facilitando a visualização de cada montagem.

	<b>PAR DIFERENCIAL</b>				<b>2° Est.</b>	<b>EST. DE SAÍDA</b>		
	CARGA		POLARIZAÇÃO			PROTEÇÃO	CLASSE	
	PASSIVA	ATIVA	PASSIVA	ATIVA			B	AB
<b>1</b>	•		•					
<b>2</b>	•			•				
<b>3</b>		•	•					
<b>4</b>		•		•				
<b>5</b>		•		•	•			
<b>6</b>		•		•	•		•	
<b>7</b>		•		•	•	•	•	
<b>8</b>		•		•	•		•	
<b>9</b>		•		•	•	•	•	

*Tabela 2 - Detalhe das configurações interessantes*

A seguir o esquemático de cada configuração será mostrado, assim como a respectiva posição de cada *jumper*.

### 4.1 Amplificador Diferencial com carga passiva e resistor como fonte de corrente

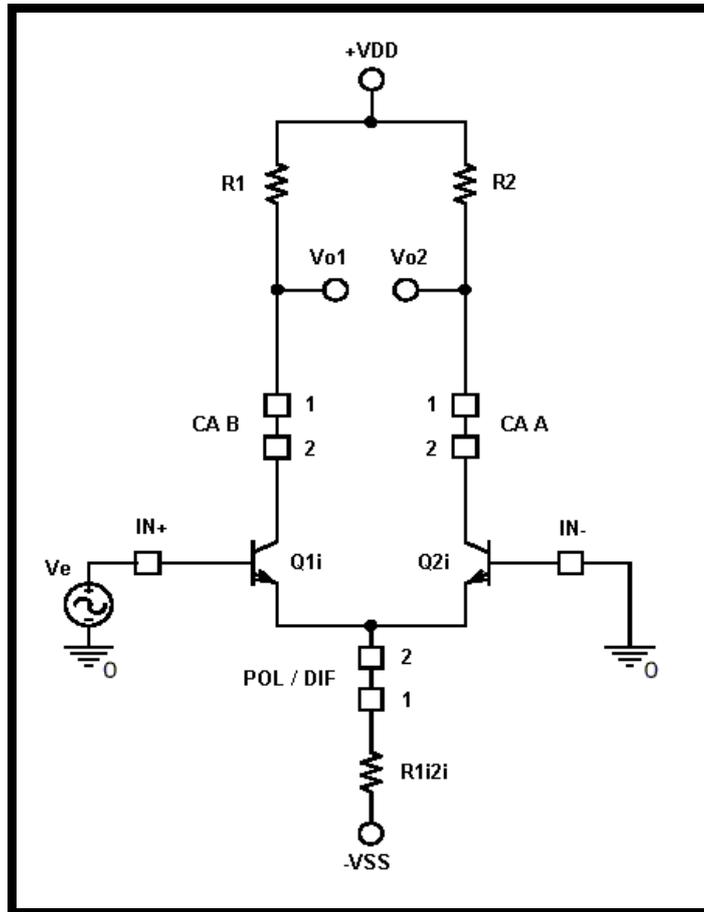
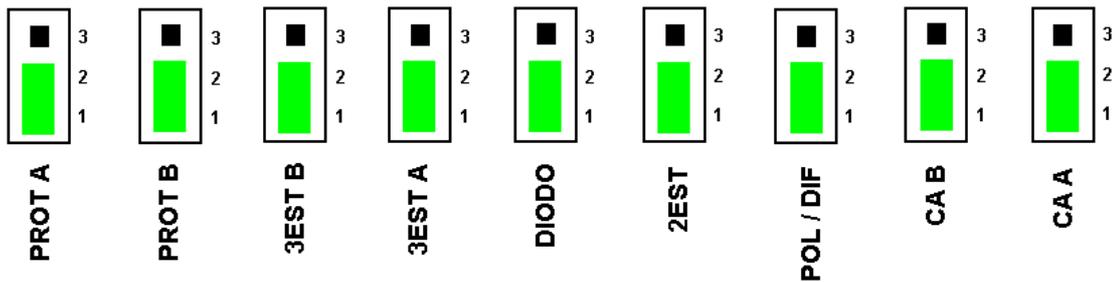


Figura 3 - Esquema da configuração 1



## 4.2 Amplificador Diferencial com carga passiva e transistor como fonte de corrente

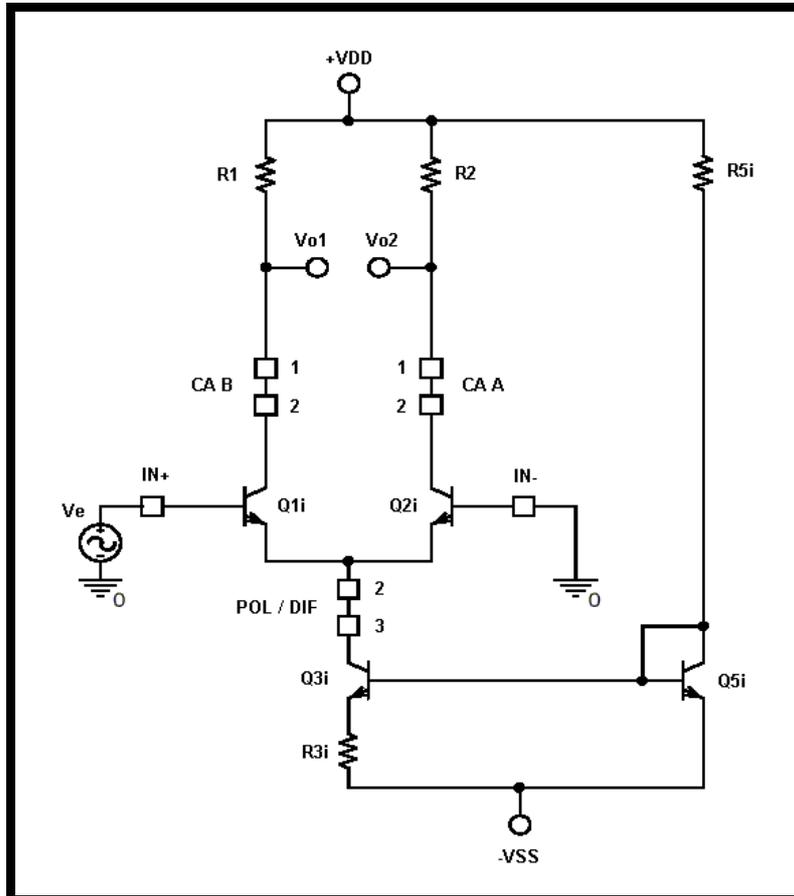
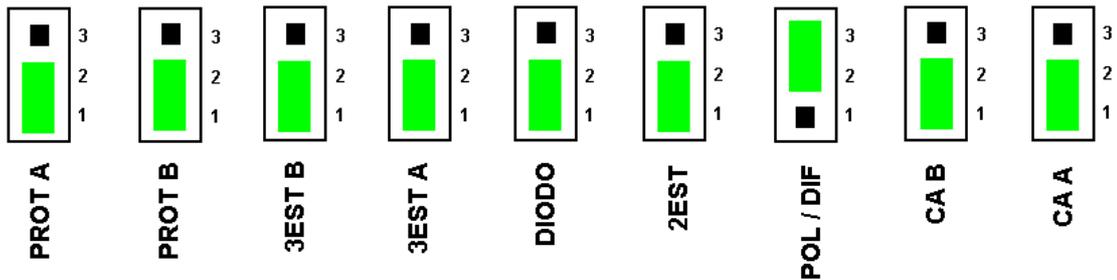


Figura 4 - Esquema da configuração 2



### 4.3 Amplificador Diferencial com carga ativa e resistor como fonte de corrente

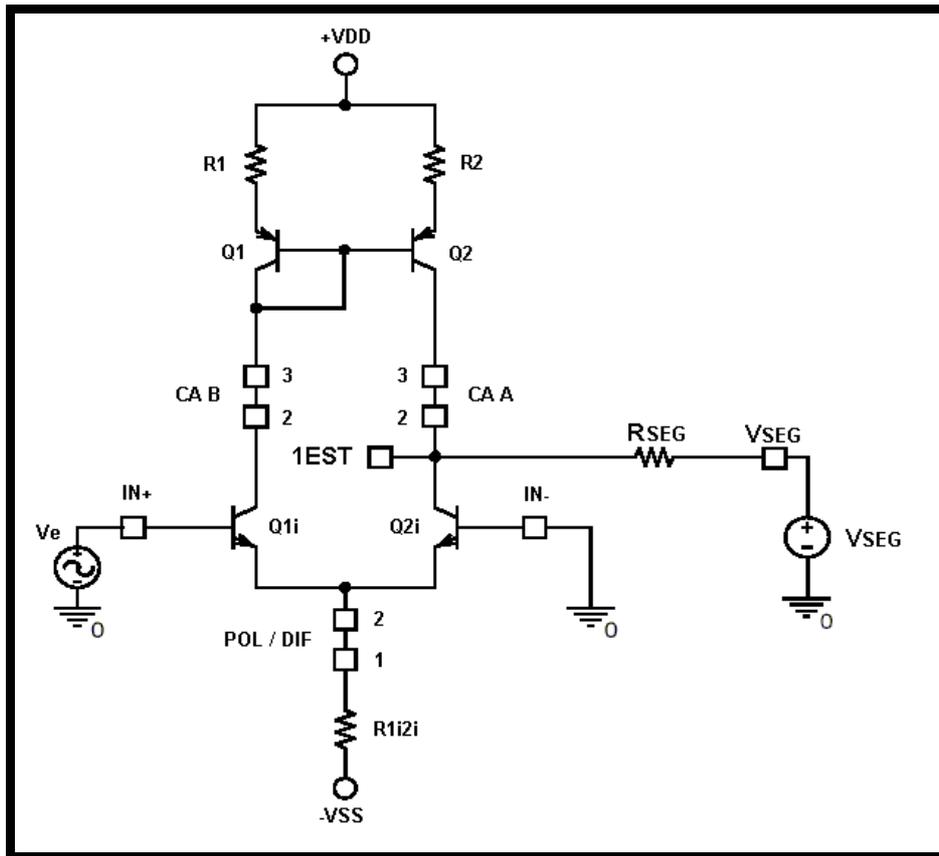
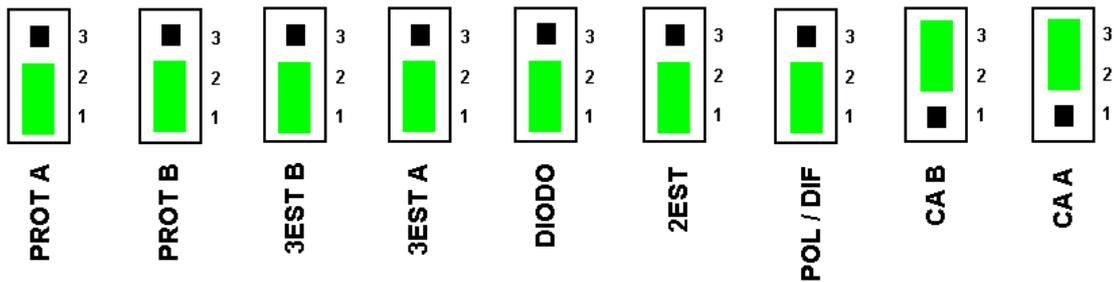


Figura 5 - Esquema da configuração 3



### 4.4 Amplificador Diferencial com carga ativa e transistor como fonte de corrente

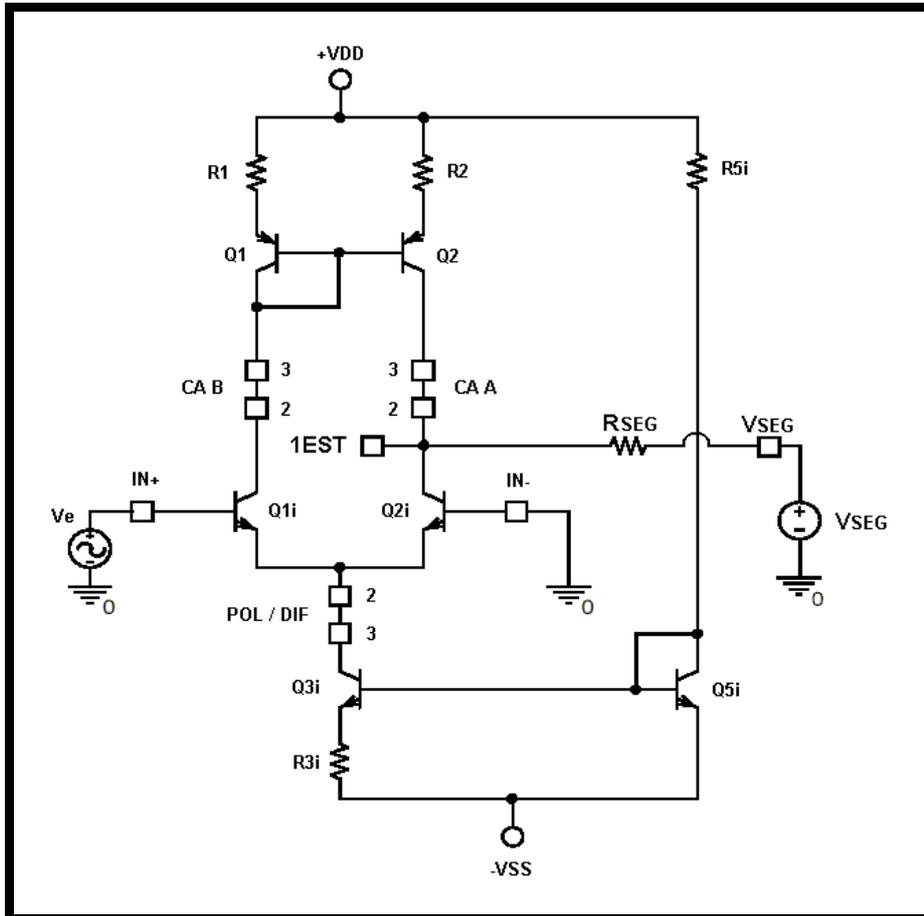
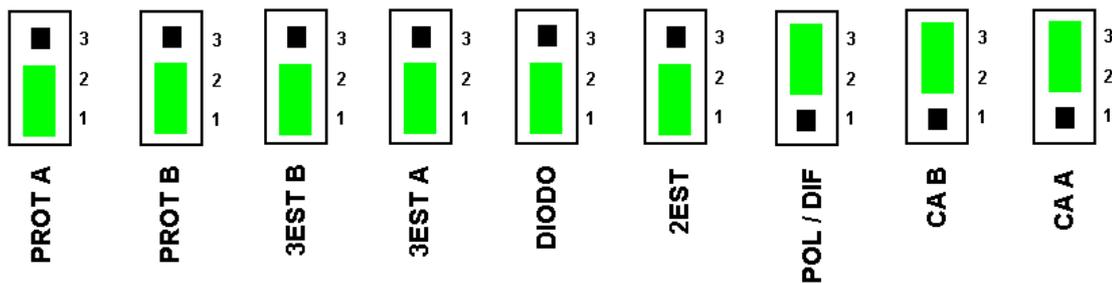


Figura 6 - Esquema da configuração 4



### 4.5 Amplificador de Dois Estágios (Par Diferencial + Emissor Comum)

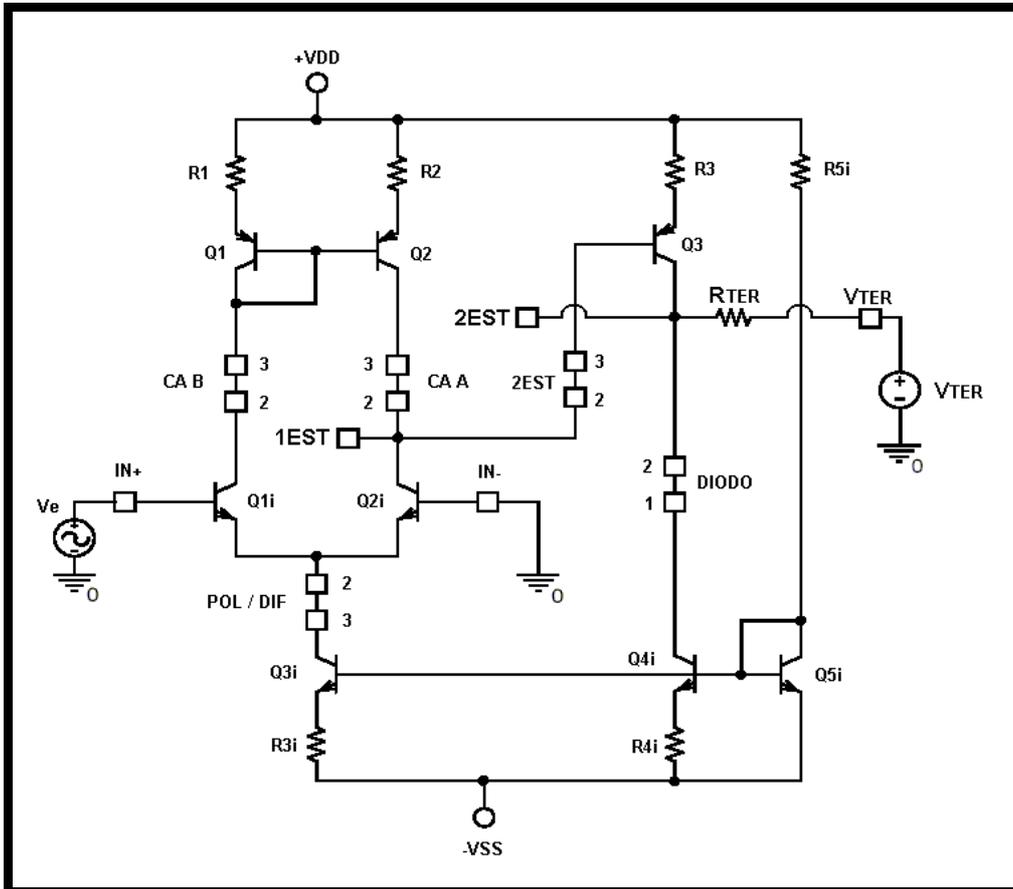
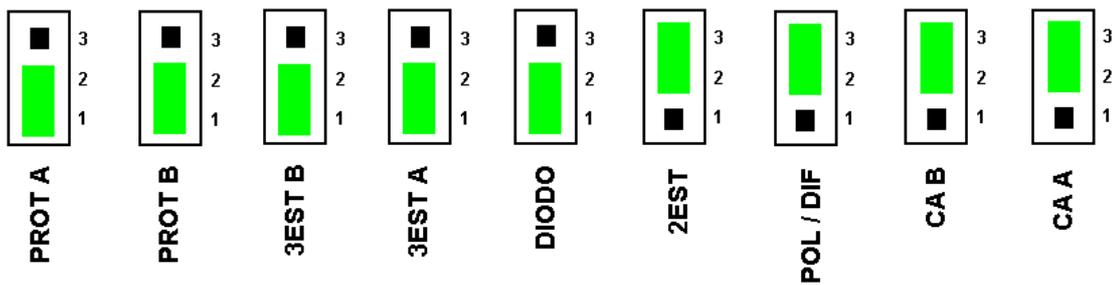


Figura 7 - Esquema da configuração 5



### 4.6 Amplificador Operacional com estágio de saída em classe B sem proteção dos transistores

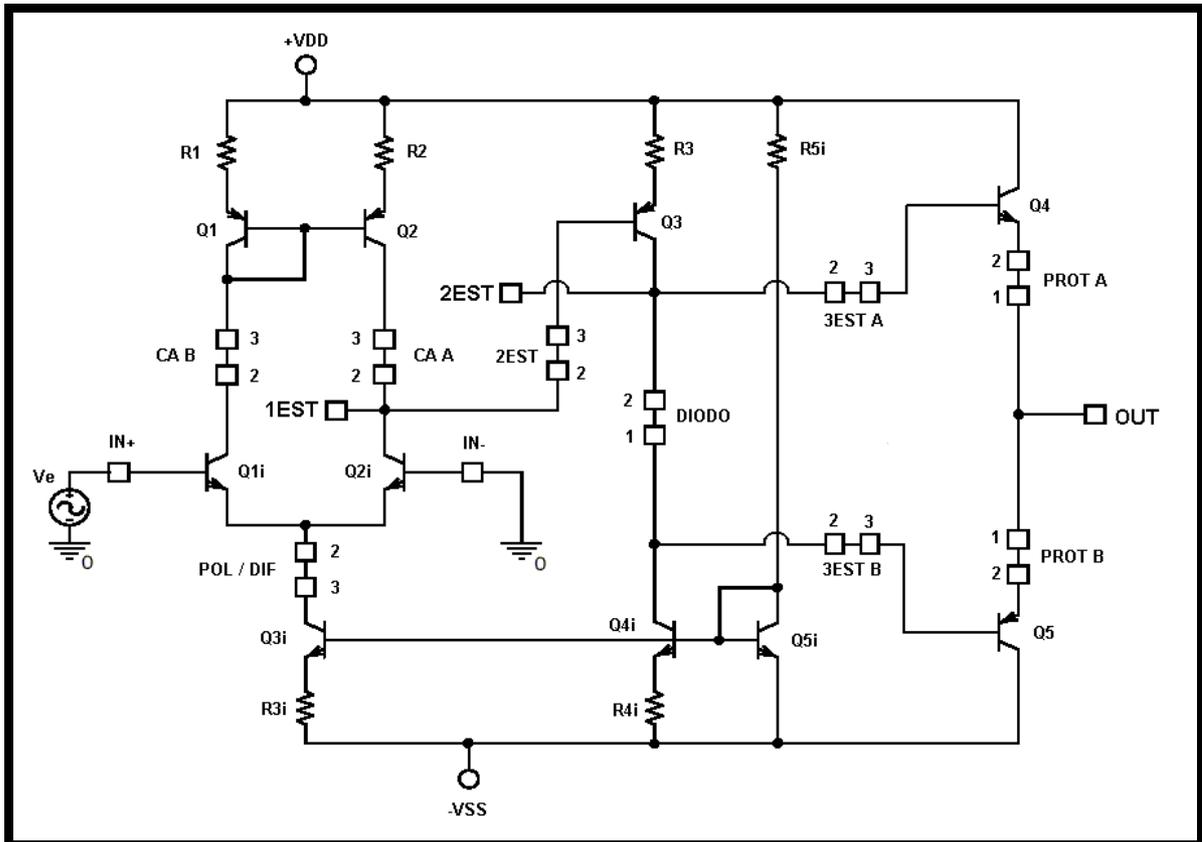
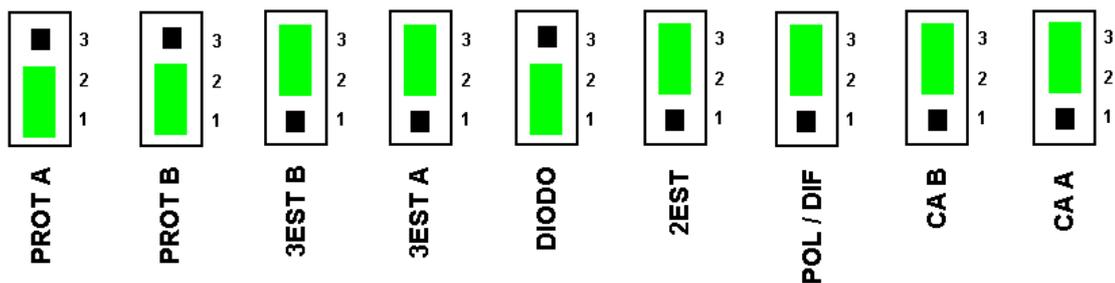


Figura 8 - Esquema da configuração 6



### 4.7 Amplificador Operacional com estágio de saída em classe B com proteção dos transistores

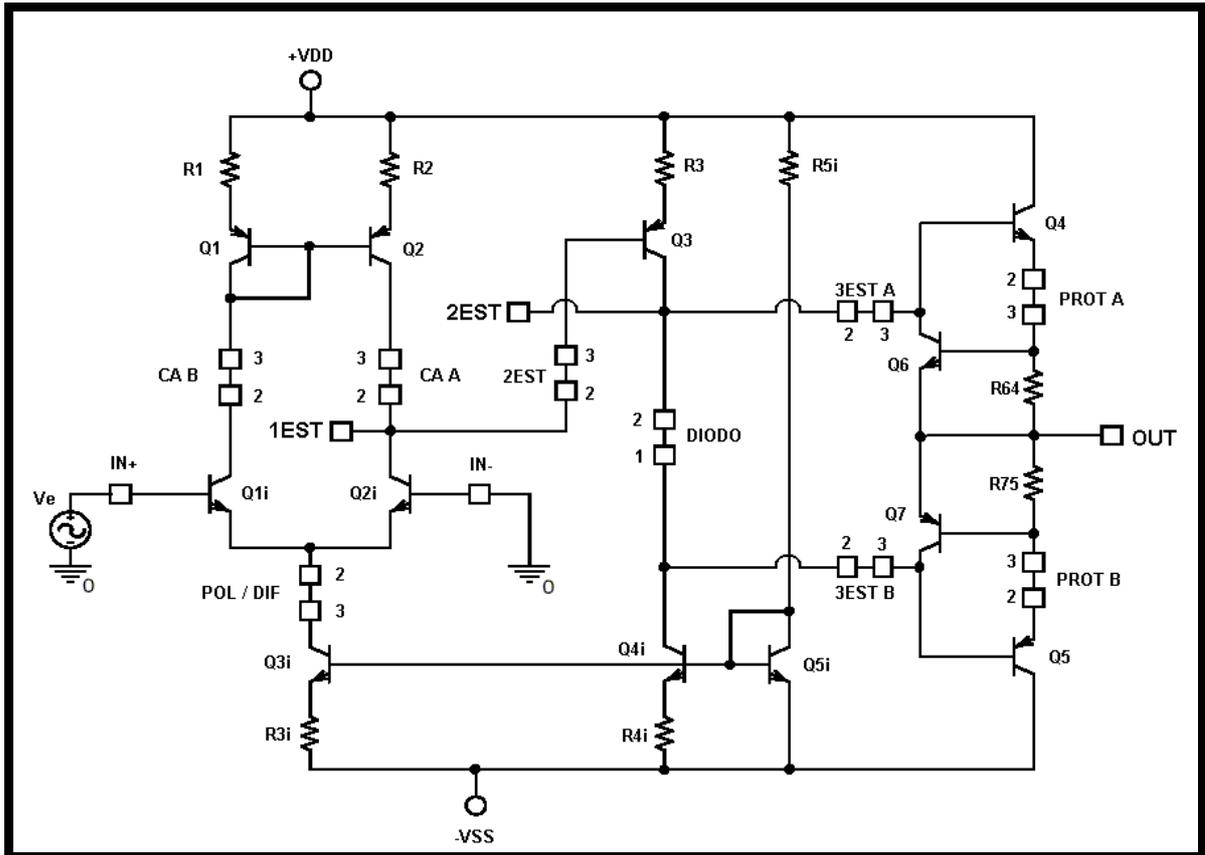
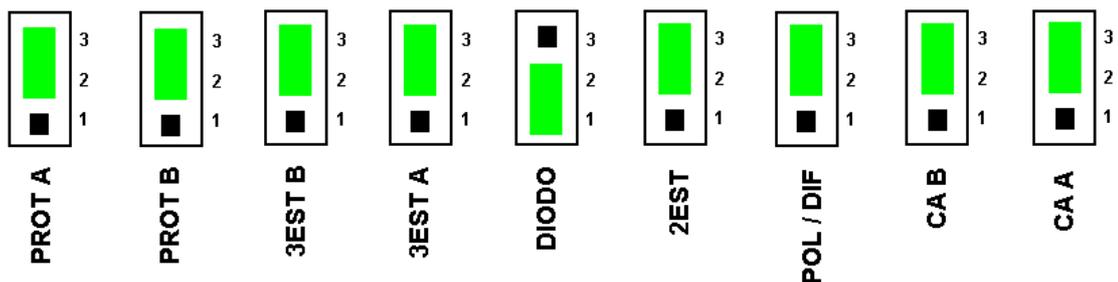


Figura 9 - Esquema da configuração 7



### 4.8 Amplificador Operacional com estágio de saída em classe AB sem proteção dos transistores

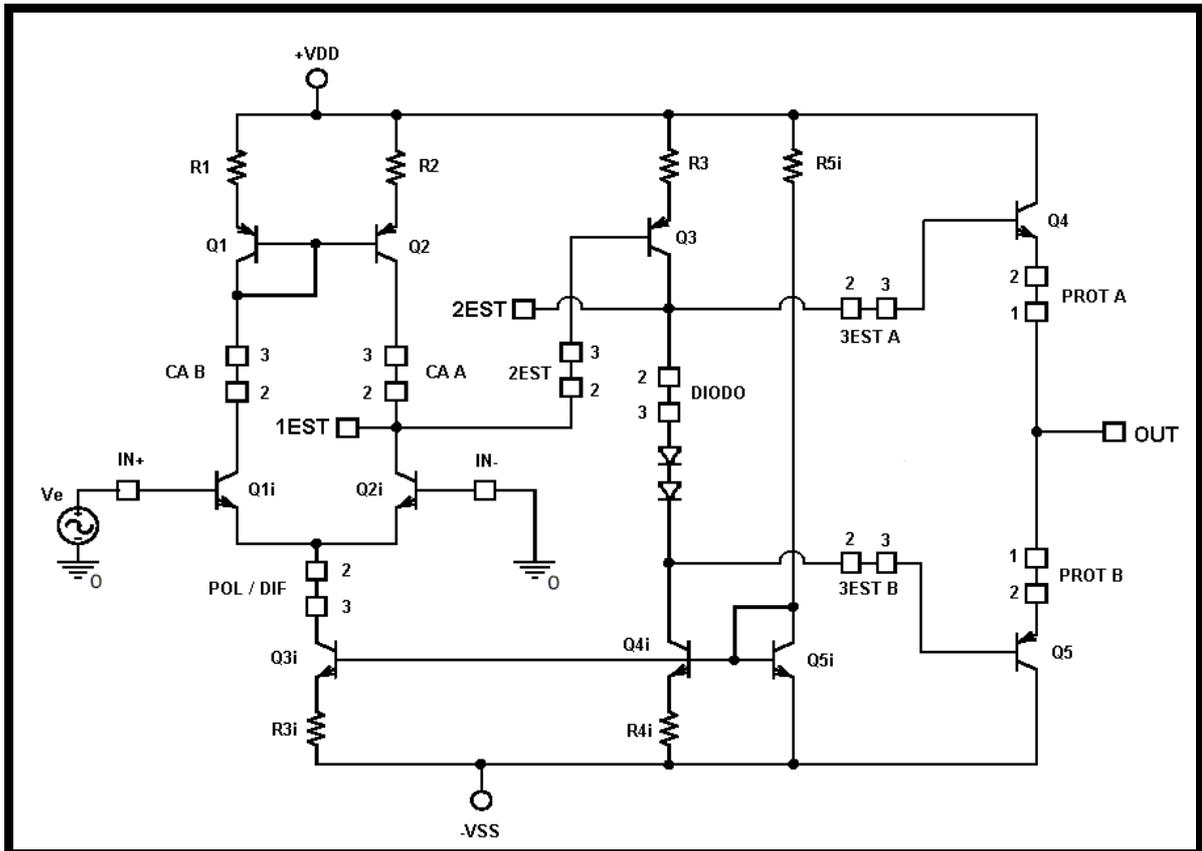
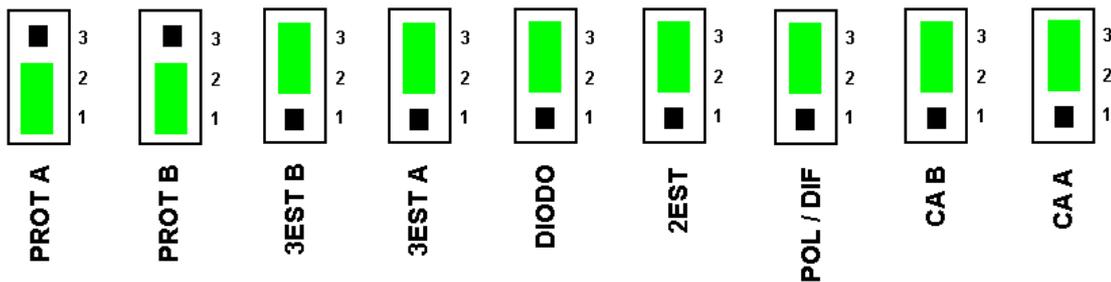


Figura 10 - Esquema da configuração 8



### 4.9 Amplificador Operacional com estágio de saída em classe AB com proteção dos transistores

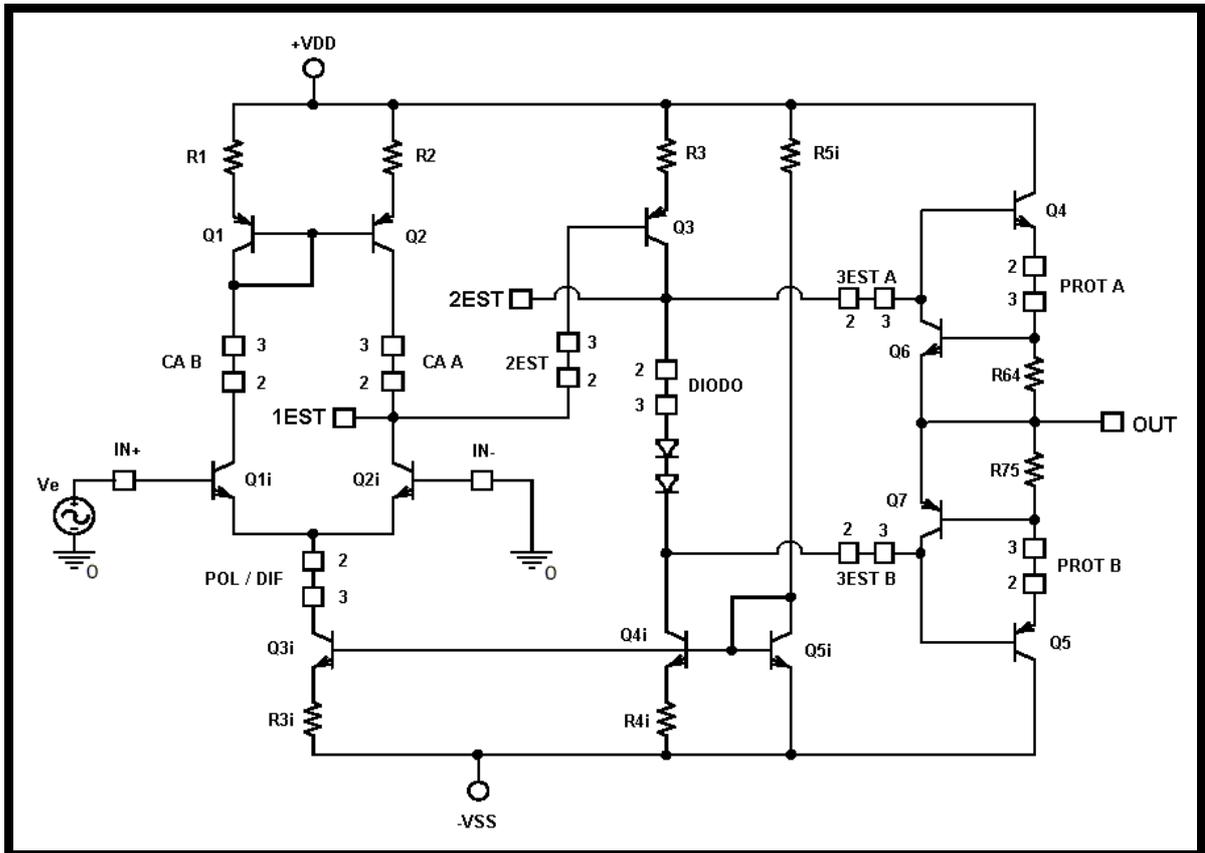
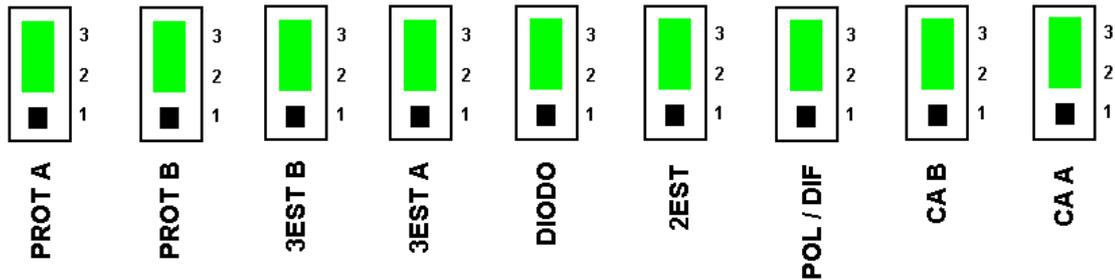
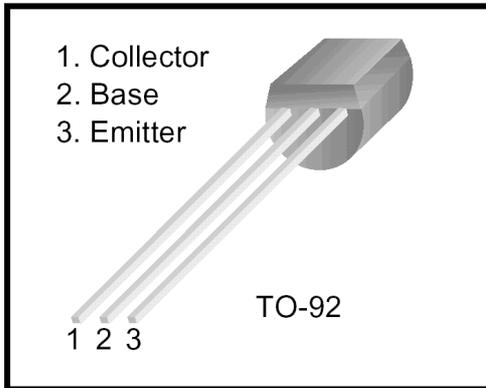


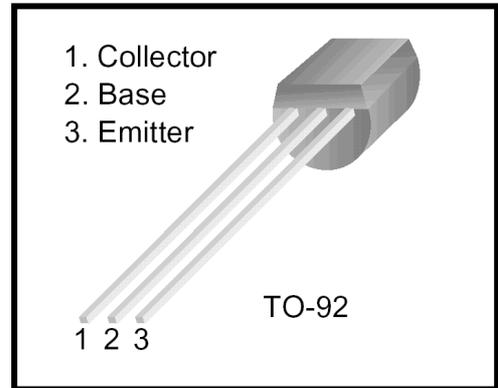
Figura 11 - Esquema da configuração 9



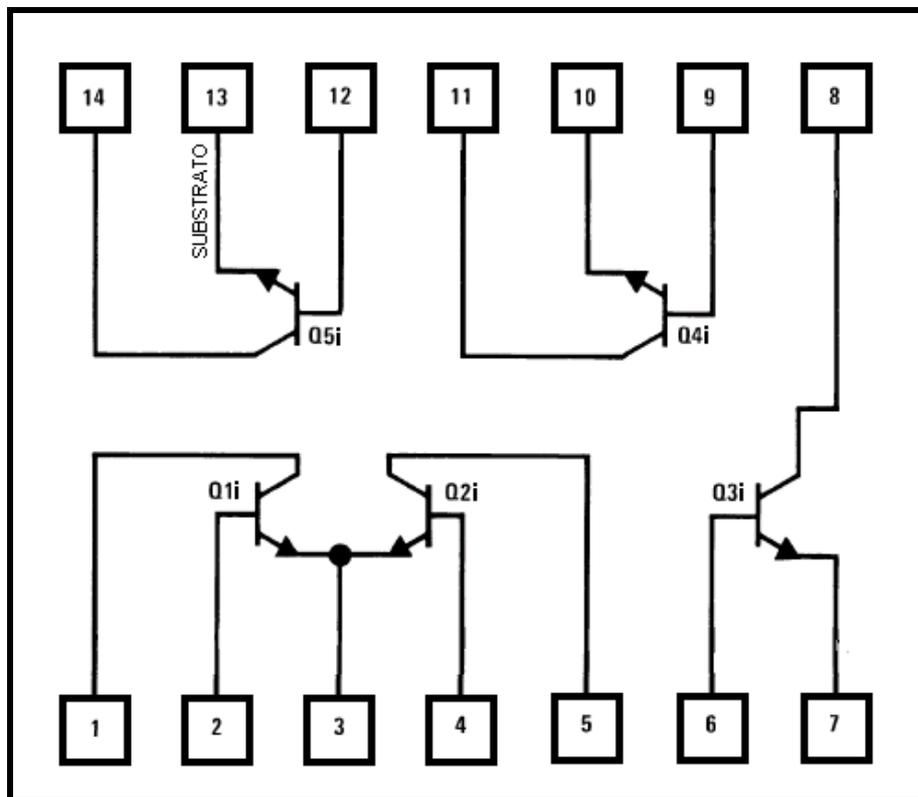
## 5 PINAGEM DOS TRANSISTORES E CIRCUITO INTEGRADO



**BC327**



**BC337**



**LM3046**